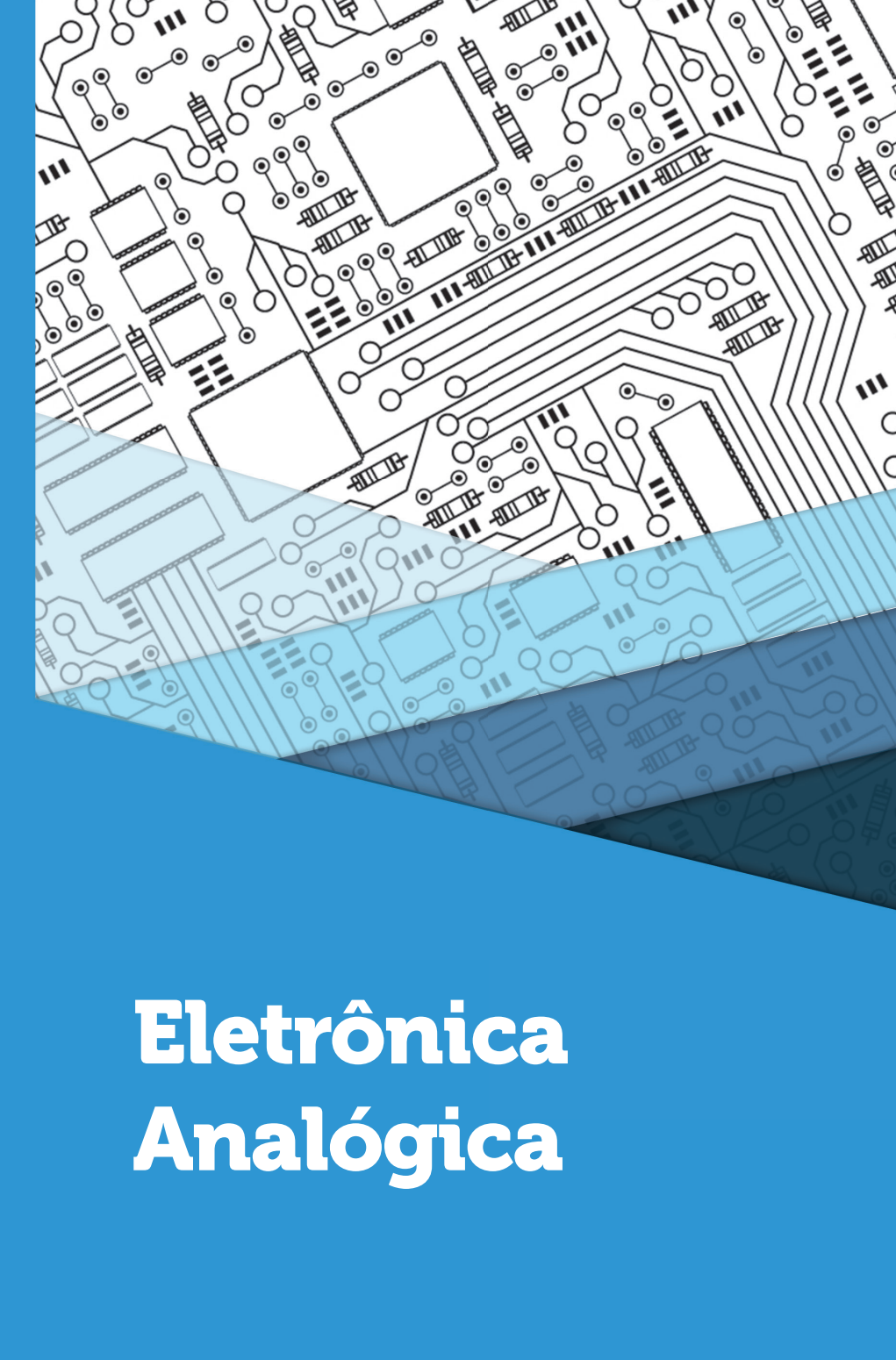




Eletrônica Analógica

Eletrônica Analógica

Hugo Tanzarella Teixeira
Marley Fagundes Tavares

© 2018 por Editora e Distribuidora Educacional S.A.

Todos os direitos reservados. Nenhuma parte desta publicação poderá ser reproduzida ou transmitida de qualquer modo ou por qualquer outro meio, eletrônico ou mecânico, incluindo fotocópia, gravação ou qualquer outro tipo de sistema de armazenamento e transmissão de informação, sem prévia autorização, por escrito, da Editora e Distribuidora Educacional S.A.

Presidente

Rodrigo Galindo

Vice-Presidente Acadêmico de Graduação e de Educação Básica

Mário Ghio Júnior

Conselho Acadêmico

Ana Lucia Jankovic Barduchi

Camila Cardoso Rotella

Danielly Nunes Andrade Noé

Grasiele Aparecida Lourenço

Isabel Cristina Chagas Barbin

Lidiane Cristina Vivaldini Olo

Thatiane Cristina dos Santos de Carvalho Ribeiro

Revisão Técnica

Francisco Ferreira Martins Neto

Rafael Schincariol da Silva

Editorial

Camila Cardoso Rotella (Diretora)

Lidiane Cristina Vivaldini Olo (Gerente)

Elmir Carvalho da Silva (Coordenador)

Leticia Bento Pieroni (Coordenadora)

Renata Jéssica Galdino (Coordenadora)

Dados Internacionais de Catalogação na Publicação (CIP)

Teixeira, Hugo Tanzarella

T266e Eletrônica analógica / Hugo Tanzarella Teixeira, Marley

Fagundes Tavares. – Londrina : Editora e Distribuidora

Educacional S.A., 2018.

256 p.

ISBN 978-85-522-1118-1

1. Aparelhos e dispositivos eletrônico. 2. Circuitos

eletrônicos. 3. Eletrônica. I. Teixeira, Hugo Tanzarella. II.

Tavares, Marley Fagundes. III. Título.

CDD 621.3

Thamiris Mantovani CRB-8/9491

2018

Editora e Distribuidora Educacional S.A.

Avenida Paris, 675 – Parque Residencial João Piza

CEP: 86041-100 – Londrina – PR

e-mail: editora.educacional@kroton.com.br

Homepage: <http://www.kroton.com.br/>

Sumário

Unidade 1 Diodos e circuitos com diodos	7
Seção 1.1 - Diodos semicondutores	9
Seção 1.2 - Circuitos com diodos	32
Seção 1.3 - Circuitos retificadores com diodo	49
Unidade 2 Transistores bipolares de junção (TBJ)	71
Seção 2.1 - Aspectos básicos dos TBJs	74
Seção 2.2 - Polarização CC dos TBJs	94
Seção 2.3 - Análise CA dos TBJs e amplificadores	113
Unidade 3 Transistores de efeito de campo (FET)	136
Seção 3.1 - Aspectos básicos dos FETs	138
Seção 3.2 - Polarização do FET	153
Seção 3.3 - Amplificadores com FET	171
Unidade 4 Amplificadores operacionais (amp-op)	193
Seção 4.1 - Fundamentos de amp-ops	195
Seção 4.2 - Circuitos básicos com amp-ops	212
Seção 4.3 - Aplicações com amp-op	230

Palavras do autor

A eletrônica é um ramo da ciência que estuda as propriedades e aplicações de dispositivos que dependem do movimento de elétrons em semicondutores, em gases ou no vácuo. Podemos considerar o trabalho de J. J. Thomson com raios catódicos (THOMSON, 1897) como o embrião do surgimento da eletrônica, pois possibilitou que, em 1898, Thomson propusesse a existência de uma partícula subatômica com carga negativa, o elétron.

O tubo de vácuo, ou válvula termiônica, inventado em 1904 por John Ambrose Fleming, foi um componente fundamental para a eletrônica durante a primeira metade do século XX. Tal válvula, utilizada até meados dos anos 1980, hoje é um dispositivo raro. Esse componente foi o primeiro dispositivo que possibilitou a condução da corrente elétrica em um único sentido, permitindo um controle do fluxo de elétrons e criando a possibilidade de amplificar sinais elétricos. Assim, nasceu a eletrônica (MARQUES, 2013).

Atualmente, por se tratar de um campo tão vasto, a eletrônica é geralmente dividida em subáreas, como a divisão entre eletrônica analógica e digital. Um dispositivo ou circuito eletrônico digital irá reconhecer ou reproduzir uma saída que possa assumir um número limitado de valores. Um circuito eletrônico analógico pode responder ou produzir uma saída que assuma um número infinito de estados.

Este livro foi pensado inicialmente como uma introdução à eletrônica analógica para cursos de engenharia. No entanto, ele pode ser utilizado por estudantes do curso superior de tecnologia em áreas afins, sem prejuízo. Para compreender os conceitos aqui apresentados esperamos que o aluno tenha conhecimento prévio de teoria e análise de circuitos elétricos em corrente contínua e corrente alternada.

A primeira unidade deste livro introduz o mais simples dos dispositivos semicondutores, o diodo. Conhecer-lo lhe permitirá prever quando ele está, ou não, conduzindo. Você também estará apto a ler suas curvas características e a identificar seus símbolos e terminais. Ainda serão apresentados nesse capítulo importantes tipos de diodos e de circuitos com diodos.

As unidades dois e três introduzem o uso do transistor. Os transistores, embora sejam dispositivos de estado sólido semelhantes aos diodos, são mais complexos e podem ser usados de diversas formas, sendo sua característica mais importante a sua capacidade de amplificar sinais. Na unidade dois são apresentados os transistores bipolares de junção (TBJ) e na unidade três, os transistores de efeito de campo (FET, do inglês field-effect transistor). Esperamos que ao fim dessas unidades você esteja familiarizado com a estrutura e operação básicas dos transistores, seja capaz de aplicar a polarização adequada para assegurar a operação na região ativa e conheça os parâmetros mais importantes que definem a resposta de um transistor.

Por fim, na quarta e última unidade apresentaremos os amplificadores operacionais (amp-ops). Nela, serão abordados os fundamentos dos amp-ops, seu emprego em circuitos e aplicações que o utilizam. Esperamos que ao concluir essa unidade você seja capaz de entender o que faz um amplificador diferencial, aprenda os fundamentos básicos de um amplificador operacional e conheça suas principais aplicações.

Esperamos também que, ao longo dos seus estudos em eletrônica analógica, você desenvolva um raciocínio crítico e aperfeiçoe suas técnicas de resolução de problemas. Para isso, contamos que você seja persistente durante todo o curso e não desista dos seus estudos.

Diodos e circuitos com diodos

Convite ao estudo

Esta primeira unidade do livro de eletrônica analógica introduz o mais simples dos dispositivos semicondutores, o diodo. Mas não deixe que sua simplicidade diminua sua importância, pois os diodos são amplamente utilizados e, por isso, qualquer profissional que trabalhe com eletrônica deve estar familiarizado com ele. Mas antes, para entender como os diodos (e mais adiante, os transistores e amplificadores operacionais) funcionam, você precisa conhecer os semicondutores, materiais que não atuam nem como condutores e nem como isolantes. Nesta primeira seção faremos uma breve revisão sobre os materiais semicondutores do tipo p e do tipo n para, em seguida, apresentarmos o diodo de junção pn. Você também será apresentado à curva característica dos diodos e às diferenças entre o comportamento de operação ideal em relação ao comportamento prático de um diodo. Na segunda seção apresentaremos tipos de circuitos importantes com o diodo, como circuitos ceifadores, grampeadores, multiplicadores e portas com diodo. Por fim, na terceira seção dedicaremos um espaço ao que acreditamos ser um dos mais importantes circuitos com diodo, os circuitos retificadores.

O mercado de trabalho para o profissional de eletrônica está em constante crescimento, em decorrência do avanço da tecnologia e da sua utilização em sistemas de medição e de controle, sistemas embarcados, equipamentos biomédicos e informática médica, telecomunicações e eletrônica de consumo (aparelhos de rádio, televisão e vídeo), para citar alguns casos. O profissional de eletrônica pode atuar em empresas privadas, indústrias, laboratórios de pesquisa, instituições de

ensino, setores da construção naval, química, de petróleo e gás e em serviço público, seja por meio dos serviços de consultoria e assessoramento, desenvolvimento de produtos e serviços tecnológicos e/ou estudos de viabilidade técnico-econômica, bem como na execução e fiscalização de obras e serviços técnicos, vistorias e perícias e/ou emissão de laudos e pareceres. Devido a sua simplicidade e uso em aplicações poderosas, saber trabalhar com o diodo é fundamental. Ao longo dessa unidade, para que os conhecimentos teóricos aqui apresentados sejam melhor fixados por você, vamos propor algumas situações práticas e/ou profissionais em que o conteúdo aprendido seja necessário para a resolução de certos problemas.

Seção 1.1

Diodos semicondutores

Diálogo aberto

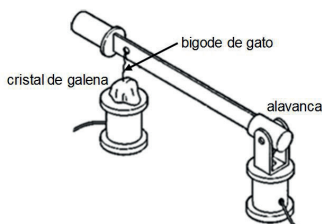
O diodo é um dispositivo eletrônico de dois terminais, composto de um cristal semicondutor, geralmente de silício ou germânio, em uma película cristalina, cujas faces opostas são dopadas por diferentes materiais formando uma junção pn, em que cada face é conectada a cada um dos terminais. Como dissemos, é o tipo mais simples de componente eletrônico semicondutor, e sua aplicação mais comum é controlar a passagem de corrente elétrica em um circuito, permitindo sua passagem em uma direção e bloqueando na direção oposta, sendo, por isso, constantemente comparado às válvulas mecânicas.

Para fixar os conhecimentos a serem adquiridos adiante, vamos pensar na seguinte situação prática: o **rádio galena** é o mais simples receptor de rádio e teve seu auge durante a Segunda Guerra Mundial. Isso ocorreu pois ele não precisa de bateria ou fonte de alimentação e funciona apenas a partir da energia das ondas de rádio captada por sua antena, um longo fio, de pelo menos dez metros de comprimento. Seu nome advém do seu principal elemento, o cristal de galena, um derivado do chumbo que apresentava essa curiosa propriedade de detectar os sinais de rádio.

Figura 1.1 | Detector de ondas de rádio com cristal de galena: (a) foto; (b) esquemático



(a)



(b)

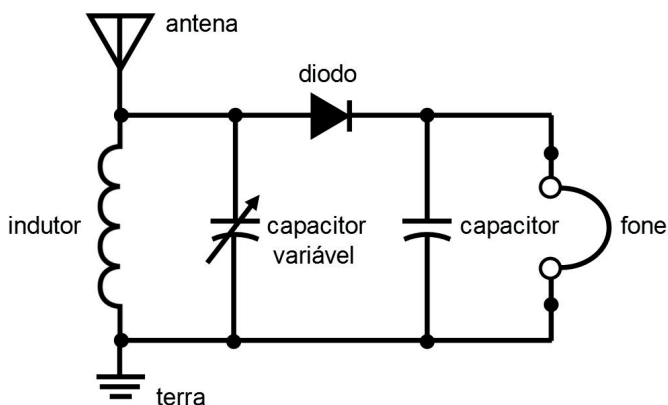
Fonte: (a) <<https://commons.wikimedia.org/wiki/File:CatWhisker.jpg>>. ; (b) adaptada de <<http://www.newtoncbraga.com.br/index.php/projetos-educacionais/491-radio-de-galena-ou-cristal-art031>>. Acesso em: 30 maio 2018.

O sinal captado pela antena era levado ao detector, o cristal de galena, que separava os sinais de alta frequência dos sinais de baixa frequência, que correspondem aos sons.

Na década de 1940, durante a guerra, os rádios eram proibidos, por isso esse tipo de rádio ficou tão famoso. Hoje já não há mais sentido em construir um rádio galena, a não ser para fins educacionais ou por hobby (NOVA ELETRONICA, [s.d.]).

O rádio galena que é montado atualmente substitui o cristal de galena por um diodo e seu esquema elétrico pode ser visto na Figura 1.2.

Figura 1.2 | Esquema elétrico de um rádio galena moderno



Fonte: elaborada pelo autor.

Nesse circuito, o sinal é captado pela antena e levado até o circuito de sintonia, composto pelo indutor e pelo capacitor variável. Ao variar a capacitância, é possível escolher a estação que se deseja ouvir. Na próxima etapa, o sinal é levado ao detector, papel que antes era desempenhado pelo cristal de galena e que agora é feito pelo diodo. Após a detecção, o sinal passa por um capacitor de filtro, a fim de eliminar a alta frequência utilizada para transportar o sinal, e, finalmente, o sinal é reproduzido no fone.

Pensando então que vamos construir um rádio galena, precisamos ter alguns cuidados com os aspectos práticos do seu projeto. Como você pode observar, não há nenhuma fonte de tensão para amplificar o sinal. Portanto, a escolha de um diodo adequado é fundamental para o funcionamento do seu rádio. Qual

característica do diodo deve ser levada em conta na escolha desse componente? Qual tipo de diodo seria mais adequado?

A seguir, apresentaremos os conhecimentos teóricos para ajudá-lo a responder a essas perguntas. Antes de prosseguir, se possível, faça uma pesquisa e tente formular uma hipótese.

Bons estudos.

Não pode faltar

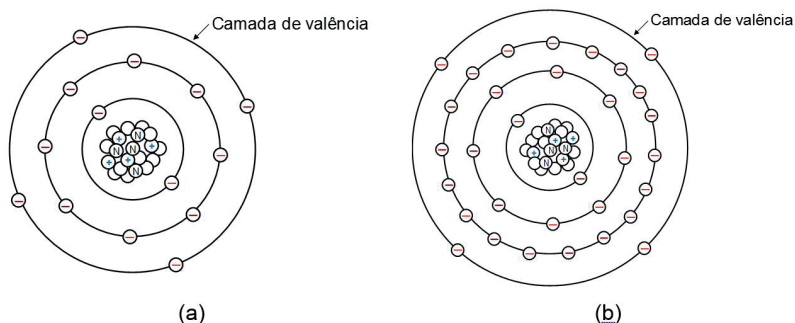
Antes de começarmos a falar sobre dispositivos **semicondutores**, devemos lembrar que a construção de cada dispositivo eletrônico de estado sólido é feita com um material semicondutor de alta qualidade. Segundo Boylestad (2013), os semicondutores são uma classe especial de elementos cuja condutividade está entre a de um bom condutor e a de um isolante.

Um material semicondutor não permite que a corrente flua tão facilmente como ocorre nos condutores. Sob certas condições, os semicondutores podem conduzir tão mal que se comportam como isolantes.

O silício (Si) e o germânio (Ge) são alguns dos materiais semicondutores mais utilizados na indústria atualmente. Eles têm uma estrutura cristalina singular e para compreender porque isso acontece é preciso ter algum conhecimento da estrutura atômica desses elementos e de como os seus átomos se ligam para formar uma estrutura cristalina. Para tanto, podemos considerar o modelo atômico de Bohr, no qual os nêutrons e prótons formam o núcleo, enquanto os elétrons aparecem em órbitas fixas ao redor do núcleo, como é mostrado na Figura 1.3 para os átomos de Si e Ge.

Como pode ser visto, o átomo do Si tem 14 elétrons e o do Ge, 32, no entanto, em ambos há quatro elétrons na camada mais externa, chamados de elétrons de valência. Os materiais compostos por elementos com quatro **elétrons de valência** não são estáveis e tendem a se combinar quimicamente com outros elementos, e por isso são chamados de materiais ativos. É comum que esses materiais se combinem de modo a compartilhar elétrons de valência por meio de **ligações covalentes**, tornando o material estável. A estrutura resultante desse processo de compartilhamento é chamada de **cristal**.

Figura 1.3 | Modelo atômico de Bohr: (a) silício (b) germânio



Fonte: adaptada de Schuler (2013, p. 29).

Um cristal de silício ou de germânio puro se comporta como isolante, porque, embora a ligação covalente resulte em uma ligação mais forte entre os elétrons de valência e seu átomo de origem, ainda é possível que os elétrons de valência absorvam energia suficiente de causas naturais externas para quebrar a ligação covalente e assumir o **estado livre** (BOYLESTAD, 2013). O silício puro é comumente chamado de **silício intrínseco**.



Assimile



O termo intrínseco aplica-se a qualquer material semiconductor que tenha sido cuidadosamente refinado para reduzir o número de impurezas a um nível muito baixo – essencialmente, com o grau máximo de pureza disponibilizado pela tecnologia moderna. (BOYLESTAD, 2013, p. 4)

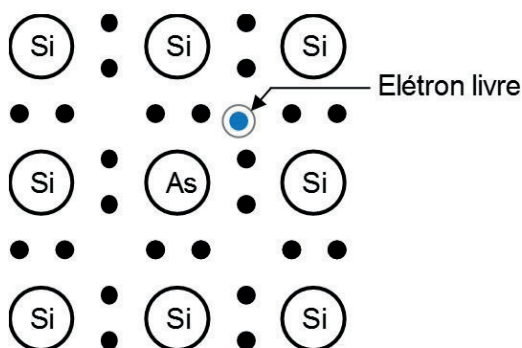
Os cristais de silício e de germânio podem se comportar como condutores quando aquecidos. Nesse caso, o elétron de valência absorve energia do calor e se desloca para uma órbita mais elevada, tornando-se livre para se movimentar e permitindo o fluxo de corrente – esse elétron é chamado de **portador térmico**. Os materiais semicondutores têm coeficiente de temperatura negativo, ou seja, sua resistência diminui com o aumento de temperatura.

As características de um material semiconductor podem ser alteradas adicionando-se átomos específicos de impureza ao cristal semiconductor relativamente puro. A esse processo, dá-se o nome de **dopagem**. Um material semiconductor que tenha sido submetido à dopagem é chamado de **material extrínseco**.

Existem dois materiais extrínsecos muito importantes para a fabricação de dispositivos semicondutores: os materiais do **tipo n** e os do **tipo p**.

Um material do tipo n é criado introduzindo elementos de impureza com cinco elétrons de valência, como antimônio (Sb), arsênio (As) e fósforo (P). A combinação de um elemento pentavalente com um cristal de silício resulta na liberação de um **elétron livre**. Como pode ser visto na Figura 1.4, um átomo de arsênio foi adicionado ao cristal de silício. As quatro ligações covalentes ainda existem, porém, há um quinto elétron adicional devido ao átomo da impureza, dissociado de qualquer ligação covalente em especial, tornando esse elétron relativamente livre para se mover dentro do material do tipo n.

Figura 1.4 | Impureza de arsênio em material tipo n

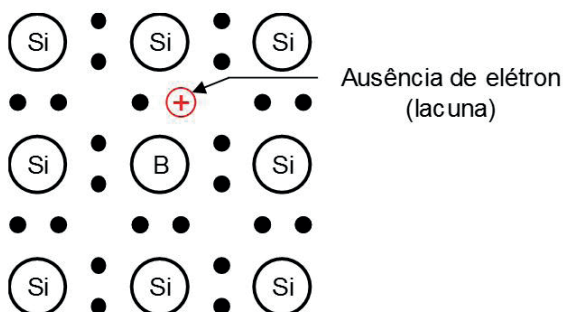


Fonte: adaptada de Schuler (2013, p. 32).

Segundo Schuler (2013), o processo de dopagem pode envolver outros tipos de materiais. O material do tipo p é formado pela inserção de elementos de impureza com três elétrons de valência, como o boro (B), o gálio (Ga) e o índio (In). A combinação de um elemento trivalente com um cristal de silício resulta na criação de uma **lacuna**. Podemos ver, na Figura 1.5, que um átomo de boro

foi adicionado sobre uma base de silício e que agora a quantidade de elétrons é insuficiente para completar as ligações covalentes na vizinhança de tal átomo, produzindo um elétron faltante ou lacuna. A lacuna é vista como uma carga positiva por ser capaz de atrair e ser ocupada por um elétron.

Figura 1.5 | Impureza de arsênio em material tipo n



Fonte: adaptada de Schuler (2013, p. 33).



Refleta

Em um condutor, ou em um semiconductor do tipo n, os portadores são elétrons. Ao se aplicar uma diferença de potencial, os elétrons livres são forçados a se movimentar e se dirigem em direção ao terminal positivo. Mas, em um semiconductor do tipo p, não há elétrons livres, e sim a presença de lacunas. O que ocorre quando esse tipo de material é submetido a uma diferença de potencial?

Quando os materiais semicondutores do tipo n ou p são construídos, o nível de dopagem chega a ser de uma parte por milhão ou uma parte por bilhão (SCHULER, 2013). Mas é importante saber que, na prática, é impossível fabricar um cristal puro de silício. Assim, ocasionalmente, um átomo com três elétrons de valência pode estar presente em um semiconductor do tipo n, como esperamos que em materiais do tipo n só ocorra inserção de átomos com cinco elétrons de valência, essas lacunas são chamadas de **portadores minoritários**, enquanto os elétrons livres são os **portadores majoritários**.

O contrário ocorre em um semiconductor do tipo p, no qual as lacunas são portadores majoritários, enquanto, caso haja alguns elétrons livres, eles serão portadores minoritários.

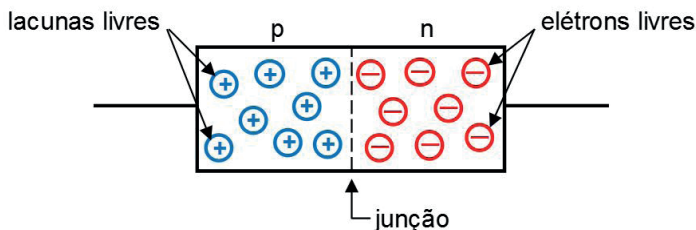
Os materiais do tipo n e p representam os blocos de construção básicos dos dispositivos semicondutores e seu uso mais comum é na construção do **diodo semicondutor**. A Figura 1.6 mostra a representação de um diodo de junção pn.



Assimile

É importante notar que um diodo de junção pn tem uma região do tipo p com lacunas livres e uma região do tipo n com elétrons livres em uma única estrutura, de um terminal a outro, ou seja, ele é feito em um único cristal de silício ou germânio.

Figura 1.6 | Estrutura de um diodo de junção



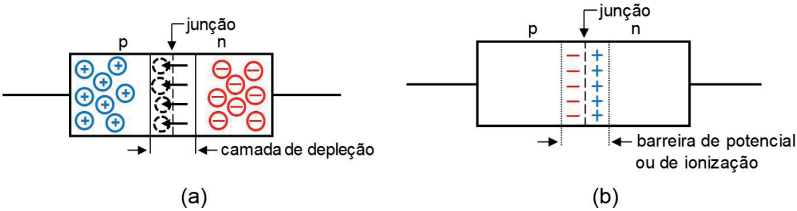
Fonte: adaptada de Schuler (2013, p. 42).

A junção mostrada na Figura 1.6 é a linha divisória que marca o fim de uma seção e o início de outra. Porém, é importante ficar claro que não se trata de uma junção mecânica. Em outras palavras, a junção de um diodo é onde, no cristal, o material do tipo p termina e o material do tipo n começa.

Segundo Boylestad (2013), no instante em que o diodo é construído, os elétrons e as lacunas na região da junção se combinam, resultando em uma falta de portadores livres na região próxima à junção, como podemos observar na Figura 1.7 (a), formando uma região denominada **camada de depleção**. Os elétrons que preencheram as lacunas são capturados e não estão mais disponíveis para serem portadores de corrente, criando uma região sem portadores livres (SCHULER, 2013). Esse movimento de elétrons só termina porque uma camada de carga negativa é formada no material p repelindo os demais elétrons que tentem

cruzar a junção, como pode ser visto na Figura 1.7(b), essa carga negativa é chamada de **potencial de ionização** ou de **barreira**. Como não existem portadores nessa região, espera-se que o material se comporte como um isolante.

Figura 1.7 | Formação da (a) camada de depleção e da (b) camada de barreira

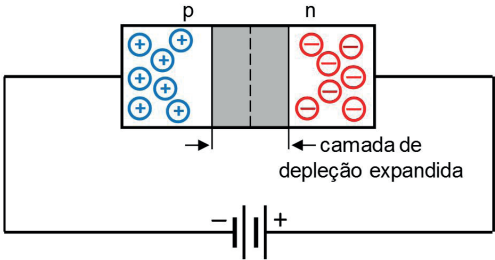


Fonte: adaptada de Schuler (2013, p. 42).

O que vimos até agora é o comportamento do diodo não polarizado, ou **sem polarização**, ou seja, nenhuma diferença de potencial foi aplicada aos seus terminais. Um dispositivo com um isolador como camada central seria incapaz de conduzir, de modo que poderíamos considerar que os diodos de junção pn são isolantes. Porém, a camada de depleção não se comporta como um isolante fixo. Temos ainda duas situações possíveis: a polarização direta e a polarização reversa.

A condição de **polarização reversa** ocorre quando uma diferença de potencial for aplicada ao diodo, de modo que o maior potencial seja ligado ao material do tipo n e o menor potencial ao material do tipo p, como mostrado na Figura 1.8. Nesse tipo de configuração os elétrons livres no material do tipo n são atraídos pelo maior potencial elétrico, enquanto as lacunas no material do tipo p são atraídas pelo menor potencial, aumentando a camada de depleção.

Figura 1.8 | Efeito da polarização reversa na camada de depleção

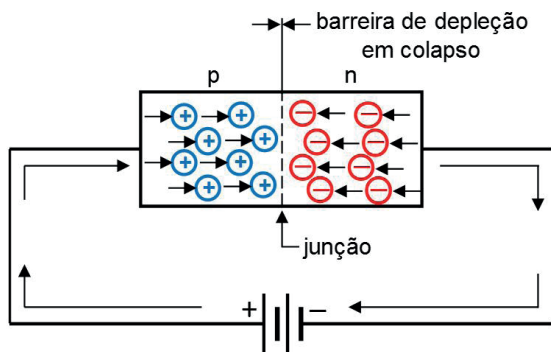


Fonte: adaptada de Schuler (2013, p. 45).

Com o aumento da camada de depleção, espera-se que não flua nenhuma corrente pelo diodo polarizado reversamente. No entanto, uma pequena corrente fluirá devido ao fluxo de portadores minoritários. O material do tipo p apresenta alguns elétrons minoritários, que são empurrados em direção à junção, enquanto o material do tipo n tem algumas lacunas como portadores minoritários as quais também são empurradas em direção à junção. Assim, uma **corrente de fuga** é formada quando os dois tipos de portadores minoritários são forçados pela polarização reversa a se moverem.

Já a condição de **polarização direta** é estabelecida quando o maior potencial é aplicado no material do tipo p e o menor potencial é aplicado no material do tipo n. Essa configuração forçará as lacunas, no material do tipo p, e os elétrons, no material do tipo n, em direção à junção, fazendo com que a camada de depleção entre em colapso, sendo eliminada. Com a camada de depleção em colapso, o diodo opera como um semiconductor. A Figura 1.9, mostra a corrente elétrica deixando o terminal com maior potencial da fonte e fluindo através do diodo. Lembrando que o sentido real da corrente corresponde aos elétrons deixando o terminal de menor potencial elétrico da fonte, percorrendo o circuito e voltando para o terminal de maior potencial.

Figura 1.9 | Efeito da polarização direta na camada de depleção



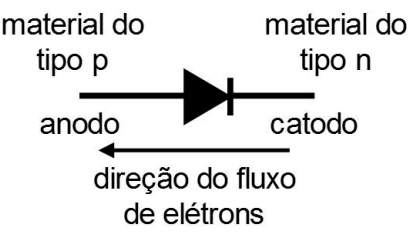
Fonte: elaborada pelo autor.

Devido aos efeitos da polarização nos diodos, podemos dizer que os diodos são dispositivos com **polaridade**. Diferentemente de componentes como os resistores, que não têm polaridade

definida, se um diodo for ligado de forma invertida, ele e outras partes do circuito podem ser danificadas.

Ao lidar com um circuito analógico, é importante ter conhecimento do diagrama esquemático do circuito. A Figura 1.10 mostra o símbolo do diodo em um diagrama esquemático.

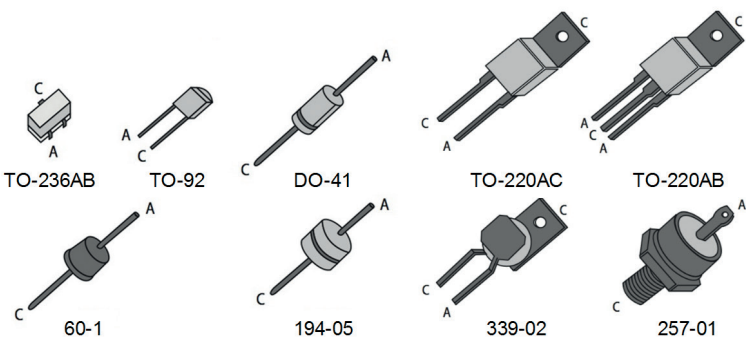
Figura 1.10 | Símbolo esquemático do diodo



Fonte: elaborada pelo autor.

O material do tipo p constitui o **anodo**, o terminal que atrai os elétrons. Já o material do tipo n constitui o **catodo**, o terminal pelo qual os elétrons fluem. Na prática, existem diversos encapsulamentos para os diodos, como os exemplos mostrados na Figura 1.11.

Figura 1.11 | Tipos de encapsulamento de diodos



Fonte: adaptada de Schuler (2013, p. 50).

Os encapsulamentos podem ser feitos de plástico, vidro, metal, cerâmica ou da combinação desses materiais. Existem diversos formatos e tamanhos disponíveis no mercado, sendo que, geralmente, dispositivos de maior tamanho suportam a passagem de uma maior corrente. É comum, no encapsulamento do diodo,

que haja uma marcação para indicar o terminal catodo. Essa marca pode ser uma faixa próxima àquele terminal, como é o caso do encapsulamento DO-41 na Figura 1.11.

Como vimos até agora, os diodos conduzem bem em uma direção, mas não em outra. O diodo semicondutor é frequentemente comparado a uma chave mecânica e a razão dessa analogia pode ser observada na Figura 1.12.

Figura 1.12 | Diodo semicondutor ideal (a) em polarização direta e (b) em polarização reversa

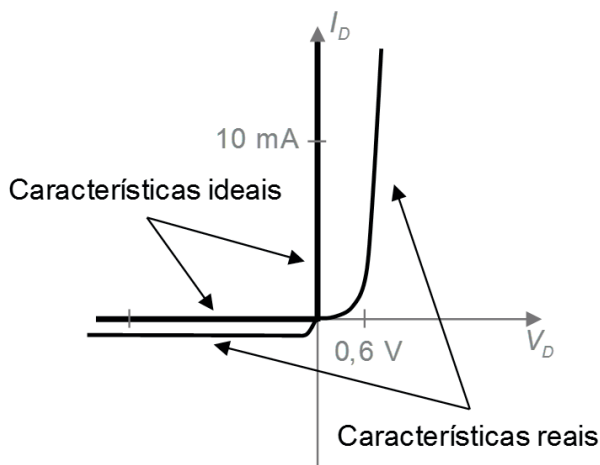


Fonte: adaptada de Boylestad (2013, p. 19).

Quando polarizado diretamente, o diodo funciona como uma chave fechada, como mostra a Figura 1.12(a), permitindo um fluxo abundante de carga no sentido indicado. Quando polarizado reversamente, como mostra a Figura 1.12(b), o nível de corrente circulando é bastante pequeno, na maioria dos casos pode ser considerado nulo e, por isso, o diodo é representado como uma chave aberta. Vale salientar que o diodo semicondutor **difere** de uma chave mecânica, pois, quando estiver funcionando como uma chave fechada, ele permitirá somente que a corrente flua em um sentido.

Se um diodo semicondutor **ideal** deve se comportar como uma chave fechada na região de polarização direta, a resistência do diodo nesse caso deve ser de 0Ω . Analogamente, na região de polarização reversa, sua resistência deve ser de $\infty \Omega$ para representar o equivalente de circuito aberto. Tais características podem ser observadas no gráfico da Figura 1.13.

Figura 1.13 | Características ideais versus características reais dos diodos de silício



Fonte: adaptada de Boylestad (2013, p. 19).

Ainda na Figura 1.13 as características foram sobrepostas para comparar um diodo semicondutor ideal com um diodo de silício real. À primeira vista podemos imaginar que o dispositivo comercial opere de maneira insatisfatória como uma chave ideal. No entanto, se considerarmos que a diferença mais marcante é que o diodo comercial sobe a um nível de 0,6 V em vez de 0 V, observam-se diversas semelhanças entre os dois gráficos.

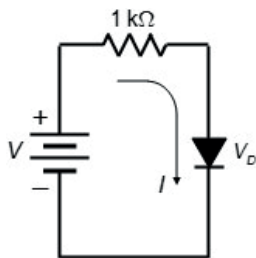
Fica claro, devido à forma e à localização da curva do dispositivo comercial na região de polarização direta, que a resistência associada ao diodo será maior do que 0Ω . No entanto, se essa resistência for suficientemente pequena em relação aos outros resistores em série com o diodo no circuito, usualmente podemos considerar a resistência do diodo como nula. Na região de polarização reversa, se considerarmos que a corrente de saturação reversa é tão pequena que pode ser aproximada a 0 mA, podemos considerar a resistência do diodo como infinita.



Exemplificando

Vamos calcular a corrente I na Figura 1.14, para uma fonte de tensão $V = 1 \text{ V}$ alimentando um resistor de $1 \text{ k}\Omega$ em série com um diodo de silício. Em seguida, determinaremos se é importante considerar a queda de tensão no diodo.

Figura 1.14 | Circuito com diodo



Fonte: elaborada pelo autor.

Primeiramente, calculamos a corrente sem considerar a queda de tensão, ou seja, quando consideramos que a resistência interna do diodo é nula:

$$I = \frac{1}{1 \cdot 10^3} = 1 \text{ mA}$$

Em seguida, fazemos um novo cálculo considerando a queda de tensão no diodo. Nesse caso, estamos considerando a resistência interna do diodo diferente de zero:

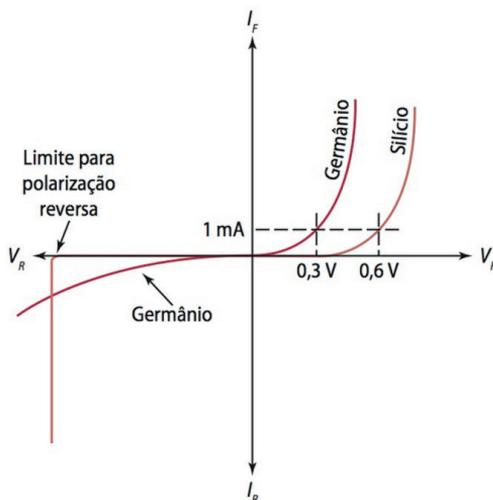
$$I = \frac{1 - 0,6}{1 \cdot 10^3} = 0,4 \text{ mA}$$

Note que, nesse caso, quando consideramos a queda de tensão no diodo, a corrente obtida tem 40% do valor da corrente obtida sem considerarmos a queda, portanto, seria importante considerar a queda de tensão do diodo.

Agora refaça os cálculos, considerando que estamos usando um diodo de germânio. Para isso, pesquise a queda de tensão típica nos diodos de germânio. Nesse caso a queda de tensão do diodo influencia o resultado?

Na Figura 1.15 temos uma comparação entre as curvas características de um diodo de germânio e um de silício.

Figura 1.15 | Curvas características dos diodos de silício e de germânio



Fonte: Schuler (2013, p. 48).

Pelo gráfico da Figura 1.15, podemos deduzir que um diodo de germânio necessita de um valor bem menor de tensão de polarização direta para conduzir, o que pode ser uma vantagem em circuitos que operam com pequenos valores de tensão. É possível notar também que o diodo de germânio apresenta uma tensão de barreira menor para qualquer valor de corrente em comparação ao diodo de silício. Por ser melhor condutor que o silício, os diodos de germânio apresentam uma menor resistência quando estão polarizados diretamente. No entanto, os diodos de silício são preferíveis para a maioria das aplicações devido ao seu baixo custo e pequena corrente de fuga. Ainda em relação à Figura 1.15, podemos comparar o comportamento dos diodos quando estão polarizados reversamente. Para valores adequados de tensão, observamos valores bem pequenos para a corrente de fuga nos diodos de silício, em contrapartida, nos diodos de germânio esses valores são mais altos (SCHULER, 2013).

Note que, se um certo valor crítico de tensão V_R é alcançado, o diodo de silício sofrerá um rápido aumento no valor da corrente reversa, essa tensão recebe o nome de **tensão de avalanche**.



A **avalanche** ocorre quando os portadores são acelerados e ganham energia suficiente para colidir com os elétrons de valências, fazendo com que eles se desprendam do seu átomo. A tensão de avalanche para diodos de silício pode variar entre 50 a 1000 V, dependendo da fabricação do diodo (SCHULER, 2013).

Nesta seção, buscamos aprofundar um pouco nosso conhecimento sobre materiais semicondutores, principalmente quando empregados na construção de dispositivos eletrônicos semicondutores. Aqui, focamos no diodo, vimos seus aspectos construtivos, algumas das suas características e comparamos seu comportamento ideal com o seu comportamento em casos práticos. Na próxima seção, estudaremos alguns circuitos com diodos.



O diodo é um dos componentes mais importantes da eletrônica. Nesta seção, mal tocamos na superfície da imensidão do conhecimento produzido em relação ao diodo. Portanto, não aceite apenas o conhecimento que é passado aqui. Se pretende ser um bom profissional, complemente sempre sua leitura, busque outras fontes.

Para saber mais sobre materiais semicondutores na construção do diodo, leia as Seções 1.1 a 1.6, de:

BOYLESTAD, R. L.; NASHELSKY, L. **Dispositivos eletrônicos e teoria de circuitos**. 11. ed. São Paulo: Pearson Education do Brasil, 2013.

Se ficou interessado nos aspectos teóricos relacionados aos materiais semicondutores, recomendamos a leitura do capítulo 18 do livro:

CALISTER, W. D.; RETHWISCH, D. G. **Ciência e engenharia dos materiais**. 9. ed. Rio de Janeiro: LTC, 2018.

Por fim, se pretende aprofundar seu conhecimento em relação às características de operação do diodo, recomendamos a leitura da Seção 1.7 à 1.9 do livro:

CRUZ, E. C. A.; CHOUERI JÚNIOR, S. **Eletrônica aplicada**. 2. ed. São Paulo: Editora Érica Ltda, 2013.

Sem medo de errar

Relembrando, estamos diante da seguinte situação prática: vamos construir um rádio galena com um esquema elétrico moderno (veja a Figura 1.2) e precisamos decidir que tipo de diodo usar e que característica devemos analisar.

Como foi dito, o rádio galena não apresenta alimentação externa e, conseqüentemente, não há amplificação do sinal. Portanto, podemos inferir que a queda de tensão no diodo é uma característica fundamental para o funcionamento do rádio e que quanto menor for essa queda, maior a chance de o rádio funcionar adequadamente.

Nesta seção você foi apresentado aos diodos de silício e germânio, e, como viu na Figura 1.15, a queda de tensão em polarização direta no diodo de germânio é de aproximadamente 0,3 V, enquanto no diodo de silício essa queda é de aproximadamente 0,6 V. Por isso, o diodo de germânio é preferível para atuar como detector de sinais, possibilitando uma maior sensibilidade.

Avançando na prática

Conhecendo uma folha de dados (*datasheet*)

Descrição da situação-problema

A folha de dados, ou o *datasheet* (provavelmente o termo que você mais vai ouvir e falar), é um documento que resume o desempenho e outras características técnicas de um componente eletrônico. Normalmente, a folha de dados é fornecida pelo fabricante do componente e começa com uma página de introdução que descreve o restante do documento, seguida de uma lista de características específicas do componente.

Voltando ao problema anterior, decidimos usar diodos de germânio como detector de sinal, sendo que os tipos mais usados são o 1N34 e o 1N60. Procure pela folha de dados deles e tente extrair

de lá informações importantes para o uso do diodo nos circuitos. Por exemplo, dois valores de tensão devem ser levados em conta ao se usar um diodo, o valor da queda de tensão no sentido direto e a tensão inversa de pico. Para a corrente, apenas a corrente média no sentido direto pode ser necessária.

Resolução da situação-problema

Vamos usar a folha de dados do 1N60, produzida pela Taitron, como referência, mas saiba que cada fabricante apresentará as informações da maneira que lhe convier. É importante mencionar que os termos nas figuras apresentadas a seguir estão em inglês, pois, em sua grande maioria, as folhas de dados são disponibilizadas nesse idioma. Por isso, é importante que você esteja familiarizado com esses termos.

A Figura 1.16 traz um recorte das primeiras informações da folha de dados. O 1N60 é um **diodo de germânio de vidro** em conformidade com a diretiva RoHS (restrição de certas substâncias perigosas, do inglês *restriction of certain hazardous substances*) que proíbe o uso de certas substâncias perigosas na fabricação de produtos.

Figura 1.16 | Características e aparência do 1N60

Germanium Glass Diode

Features

- Germanium Glass Diode
- RoHS Compliance



DO-7



Fonte: Taitron ([s.d.], p. 1).

Em seguida, são apresentados os aspectos mecânicos do 1N60, reproduzidos no Quadro 1.1. Esse diodo a apresenta encapsulamento de vidro do tipo DO-7, seus terminais são axiais chapeados e de chumbo, soldáveis pelo método 208 MIL-STD-202E. O traço colorido indica o catodo e ele pesa 0,2 g.

Quadro 1.1 | Aspectos mecânicos do 1N60

Case	DO-7, molded glass
Terminals	Planted axial lead, solderable per MIL-STD-202E, Method 208
Polarity	Color band denotes cathode end
Weight	0.2 gram

Fonte: Taitron (l.s.d.), p. 1).

Em seguida é apresentado no Quadro 1.2 as características elétricas e os valores máximos.

Quadro 1.2 | Características elétricas do 1N60

Symbol	Description	1N60	1N60P	Unit	Conditions
V_{RRM}	Maximum Repetitive Peak Reverse Voltage	50	45	V	
V_{DC}	Maximum DC Blocking Voltage		20	V	
$I_F (AV)$	Maximum Average Forward Rectified Current	50		mA	
I_{FM}	Peak Forward Current		150	mA	
I_{FSM}	Peak Forward Surge Current		500	mA	8.3 ms single half sine-wave superimposed on rated load (JEDEC Method)
V_F	Maximum Instantaneous Forward Voltage	1.0		V	$I_F = 5mA$
I_F	Minimum Forward Current		4	mA	$V_F = 1V$
V_R	Maximum Reverse Leakage	20		V	$I_R = 40\mu A$
I_R	Maximum DC Reverse Current at Rated DC Blocking Voltage		50	μA	$V_R = 10V$

η	Minimum Rectification Efficiency		55	%	$V_R = 20V,$ $R_{ms} = 5k\Omega,$ $C = 20pF,$ $f = 40MHz,$
R_{thJA}	Typical Thermal Resistance Junction to Ambient	250		$^{\circ}C / W$	
T_J	Operating Temperature range	-55 to +70		$^{\circ}C$	
T_{STG}	Storage Temperature range	-55 to +100		$^{\circ}C$	

Fonte: Taitron ([s.d.], p. 1-2).

Considerando que:

V_{RRM} é a tensão reversa máxima que o diodo suporta repetitivamente.

V_{DC} é a máxima tensão contínua que o diodo suporta no sentido inverso (polarizado reversamente).

$I_F (AV)$ é o máximo valor que a corrente média no sentido direto pode conduzir quando o diodo é diretamente polarizado.

I_{FM} é a máxima corrente que o diodo suporta conduzir quando polarizado diretamente.

I_{FSM} é a máxima corrente de surto que o diodo suporta conduzir quando polarizado diretamente.

V_F é a queda de tensão que aparece no diodo quando ele está polarizado diretamente, nesse caso para uma corrente de 5 mA.

I_F é a corrente mínima que ocorre quando o diodo está polarizado diretamente, nesse caso para uma tensão de 1 V.

V_R é a tensão máxima que o diodo é capaz de suportar quando polarizado reversamente.

I_R é a corrente que circula pelo diodo quando ele é polarizado com a tensão inversa máxima.

η é a eficiência mínima de retificação.

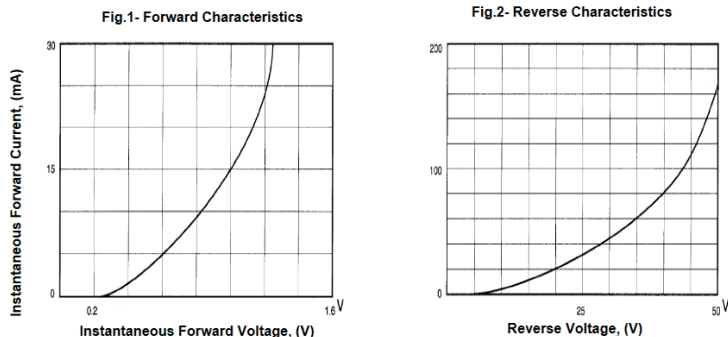
R_{thJA} é a resistência térmica típica da junção para o ambiente.

T_J é a faixa de temperatura de operação da junção.

T_{STG} é a faixa de temperaturas em que se pode guardar um diodo, quando ele não está em funcionamento.

Após essas informações, é apresentada a curva característica do diodo em dois gráficos, reproduzidos na Figura 1.17.

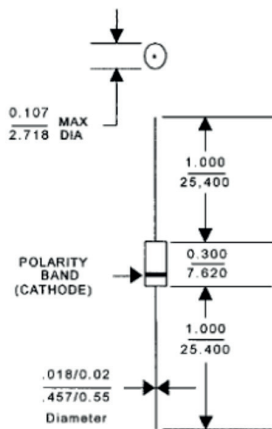
Figura 1.17 | Curva característica do 1N60



Fonte: Taitron ([s.d.], p. 2).

E por fim, um esquema com as dimensões, em polegadas, do componente, reproduzido na Figura 1.18.

Figura 1.18 | Curva característica do 1N60



DO-7

Fonte: Taitron ([s.d.], p. 3).

A situação apresentada serviu apenas como uma pequena demonstração de como ler uma folha de dados. Saber extrair informações desse tipo de documento exige prática, então, não pare por aqui. Procure por *datasheets* de outros componentes e tente fazer uma leitura.

Faça valer a pena

1. Segundo Boylestad (2013), os semicondutores são uma classe especial de elementos cuja condutividade está entre a de um bom condutor e de um isolante. Um material semicondutor não permite que a corrente flua tão facilmente como ocorre nos condutores. Mas, sob certas condições, os semicondutores podem conduzir tão mal que se comportam como isolantes.

Nesse contexto, avalie as afirmações a seguir.

- I. Os elétrons de valência estão localizados nos núcleos dos átomos.
- II. Os portadores de corrente nos condutores são elétrons de valência.
- III. O silício é um condutor.
- IV. O cristal de silício é formado por ligações covalentes.

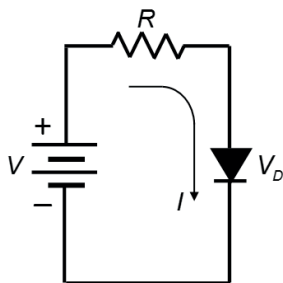
É correto o que se afirma em:

- a) I e III, apenas.
- b) II e IV, apenas.
- c) I, II e IV, apenas.
- d) II, III e IV, apenas.
- e) I, II, III e IV.

2. Em eletrônica, a polarização é a aplicação de uma tensão ou uma corrente em um dispositivo. O diodo, quando polarizado diretamente, funciona como uma chave fechada permitindo um fluxo abundante de carga no sentido do anodo para o catodo.

Um diodo Schottky tem uma queda de tensão de 0,3 V quando está conduzindo. Calcule a corrente no circuito da figura a seguir, considerando um diodo Schottky, uma bateria de 1 V e um resistor de $1\text{ k}\Omega$.

Figura | Circuito com diodo



Fonte: elaborada pelo autor.

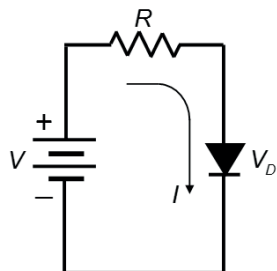
Assinale a alternativa correta:

- a) $I = 0,7 \text{ mA}$
- b) $I = 1 \text{ mA}$
- c) $I = 0,4 \text{ mA}$
- d) $I = 0,3 \text{ mA}$
- e) $I = 0,7 \text{ A}$

3. Um diodo semicondutor ideal deve se comportar como uma chave fechada na região de polarização direta e a resistência do diodo, nesse caso, deve ser de 0Ω . Pelo mesmo raciocínio, na região de polarização reversa, sua resistência deve ser de $\infty \Omega$ para representar o equivalente de circuito aberto.

Considerando esse contexto e analisando a figura do circuito com diodo, avalie as asserções e a relação proposta entre elas.

Figura | Circuito com diodo



Fonte: elaborada pelo autor.

I. Considerando um diodo de silício, uma fonte de tensão de 100 V e um resistor de $1\text{ k}\Omega$, podemos desconsiderar a queda de tensão do diodo no cálculo da corrente.

PORQUE

II. A fonte de tensão apresenta um valor relativamente elevado se comparado com a queda de tensão do diodo.

A respeito dessas asserções, assinale a opção correta.

- a) As asserções I e II são proposições verdadeiras, e a II é uma justificativa da I.
- b) As asserções I e II são proposições verdadeiras, e a II não é uma justificativa da I.
- c) A asserção I é uma proposição verdadeira, e a II é uma proposição falsa.
- d) A asserção I é uma proposição falsa, e a II é uma proposição verdadeira.
- e) As asserções I e II são proposições falsas.

Seção 1.2

Circuitos com diodos

Diálogo aberto

A análise de circuitos eletrônicos pode ser feita de duas maneiras: usando-se as características reais ou aplicando-se um modelo aproximado para o dispositivo. Na seção anterior, a estrutura e as características dos diodos semicondutores foram apresentadas. Nesta seção, usaremos os conhecimentos adquiridos para examinar alguns circuitos com diodo, sem que haja necessidade de reexaminar a resposta do dispositivo para cada aplicação. Em seguida, serão apresentados alguns tipos de circuitos com diodo importantes, muito utilizados na eletrônica.

Novamente, para fixar o conteúdo que será apresentado a seguir, vamos pensar na seguinte situação prática: um receptor de FM (frequência modulada, do inglês *frequency modulation*), ou, como costumamos chamar, o rádio FM, é um equipamento capaz de sintonizar, demodular e amplificar os sinais modulados em frequência. Há diversos tipos de receptor de FM, sendo um deles o receptor por conversão direta, que consiste em três blocos básicos responsáveis por: sintonia, detecção e amplificação de saída.

O bloco de sintonia, ou sintonizador FM, consiste em um circuito ressonante cuja frequência de ressonância é ajustada de acordo com a rádio emissora que se deseja sintonizar. Uma vez que a frequência é ajustada, o circuito sintonizador basicamente transmite o sinal que recebe da antena para o detector de FM, como pode ser visto na Figura 1.19.

Figura 1.19 | Diagrama de blocos do sintonizador FM



Fonte: elaborada pelo autor.

Um aspecto importante sobre esse módulo do rádio FM é que ele é um circuito *sensível*, operando com um sinal de entrada da ordem de milivolts (mV) recebido pela antena, e uma tensão de pouco mais de 1 V na entrada seria suficiente para danificá-lo.

Sendo assim, pense em um circuito para proteger o sintonizador FM de uma sobrecarga de tensão. Primeiro, tente responder à seguinte pergunta: é possível projetar tal circuito de proteção utilizando diodos? Caso a resposta seja afirmativa, projete um circuito de proteção para o sintonizador FM utilizando prioritariamente diodos na sua construção.

Para ajudá-lo com seu projeto, a seguir serão apresentados os conhecimentos teóricos pertinentes a esse problema. Porém, antes de prosseguir, sugerimos que recorra ao que aprendeu até o momento e tente formular um esboço.

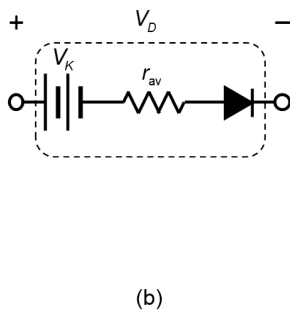
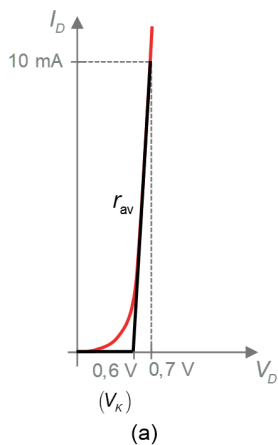
Bons estudos.

Não pode faltar

Antes de iniciarmos a discussão sobre circuitos com diodos, vamos conhecer os **circuitos equivalentes do diodo**. Como você já deve saber, um circuito equivalente consiste em uma combinação de elementos escolhidos de maneira a representar as características reais de um dispositivo ou sistema em uma determinada região de operação.

Uma maneira de descrever o comportamento de um diodo é aproximar a curva característica do dispositivo por segmentos de reta, como mostra a Figura 1.20(a). O circuito equivalente resultante é chamado de **circuito equivalente linear por partes**.

Figura 1.20 | Circuito equivalente linear por partes: (a) aproximação da curva característica; (b) componentes do circuito equivalente em polarização direta



Fonte: elaborada pelo autor.

Observando a Figura 1.20(a), é possível notar que os segmentos de reta não resultam em uma representação exata da curva característica real, sobretudo na região do joelho. No entanto, os segmentos resultantes estão suficientemente próximos da curva real para proporcionar uma excelente primeira aproximação do comportamento real do diodo. O circuito equivalente linear por partes pode ser representado por uma bateria V_K oposta ao sentido de condução, com valor de tensão igual ao da tensão de condução do diodo em série, com a resistência interna do diodo r_{av} , que pode ser calculada pela inclinação da reta do gráfico da Figura 1.20(a) e com um diodo ideal, incluído para indicar que existe um único sentido de condução no dispositivo, como aparece na Figura 1.20(b).



Exemplificando

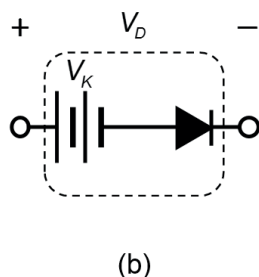
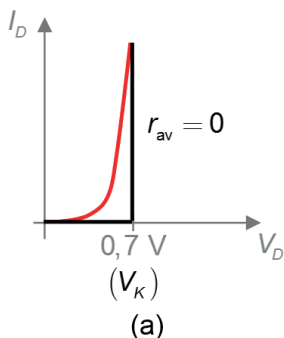
É possível determinar o valor aproximado de r_{av} a partir de um ponto de operação especificado na folha de dados. Por exemplo, para o diodo da Figura 1.20(a), temos uma corrente de condução $I_F = 10 \text{ mA}$, para $V_D = 0,7 \text{ V}$, e sabemos que para o diodo começar a conduzir ele precisa vencer a tensão de polarização direta de $0,6 \text{ V}$. Assim, pela lei de Ohm, obtemos:

$$r_{av} = \frac{\Delta V_D}{\Delta I_D}$$

$$r_{av} = \frac{0,7 - 0,6}{10 \cdot 10^{-3} - 0} = 10 \, \Omega$$

Como na maioria dos circuitos a r_{av} é pequena em relação aos demais elementos do circuito, ela pode ser desprezada, resultando no **circuito equivalente simplificado**. De fato, essa é uma aproximação utilizada com frequência na análise de circuitos com semicondutores, e a aproximação da curva característica e o circuito equivalente podem ser vistos na Figura 1.21(a) e (b), respectivamente.

Figura 1.21 | Circuito equivalente simplificado: (a) aproximação da curva característica, (b) componentes do circuito equivalente em polarização direta

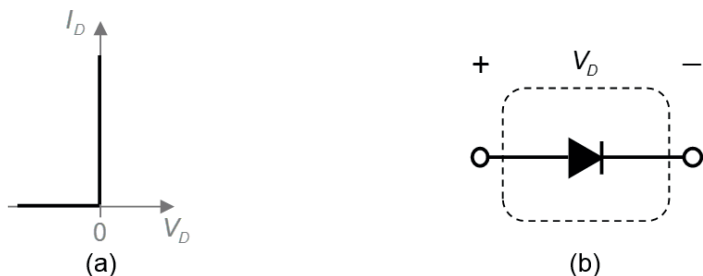


Fonte: elaborada pelo autor.

Nessa aproximação, o diodo de silício apresenta uma queda de 0,7 V no estado de condução para qualquer valor de corrente através do diodo.

Por fim, nos casos em que o valor de 0,7 V pode ser desprezado em comparação com o nível de tensão aplicado no circuito, podemos aproximar o diodo a um **diodo ideal**, como pode ser visto na Figura 1.22.

Figura 1.22 | Circuito equivalente do diodo ideal: (a) aproximação da curva característica, (b) componentes do circuito equivalente em polarização direta



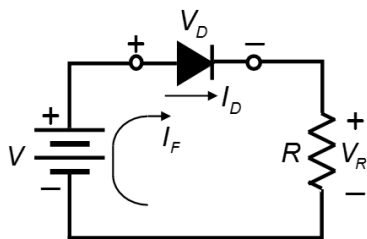
Fonte: elaborada pelo autor.

Na indústria, é comum a utilização da expressão **modelo do diodo**, em vez de circuito equivalente do diodo; um modelo é, por definição, a representação de um objeto, dispositivo ou sistema.

Para uma boa utilização dos diodos é importante conhecermos sua **reta de carga**, com a qual é possível determinar o seu ponto de operação.

Considerando que no circuito da Figura 1.23 a tensão da bateria é maior do que a barreira de potencial do diodo ($V > 0,6 \text{ V}$, para um diodo de silício), o diodo encontra-se polarizado diretamente, pois seu anodo está ligado ao polo positivo da bateria e seu catodo, através do resistor, está ligado ao polo negativo da bateria.

Figura 1.23 | Polarização direta de um diodo



Fonte: elaborada pelo autor.

Uma parte da tensão da bateria fica sobre o diodo, cujo valor é $V_D \cong 0,6 \text{ V}$, e a outra parte fica sobre o resistor de polarização R , e seu valor é $V_R = V - V_D$ (1.1).

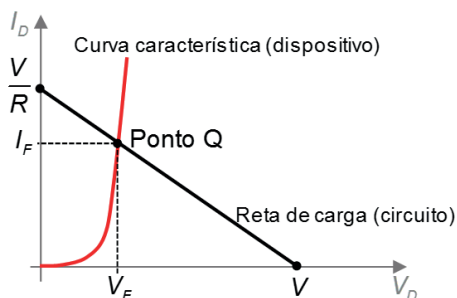
A corrente que atravessa o diodo, a mesma que atravessa o resistor, pode ser determinada aplicando-se a lei de Ohm no resistor, de modo que:

$$I_F = \frac{V_R}{R} \quad (1.2)$$

Resolver o circuito da Figura 1.23, ou seja, as Equações 1.1 e 1.2, significa determinar os valores de corrente e tensão que vão satisfazer, ao mesmo tempo, tanto as características do diodo quanto os parâmetros do circuito escolhido (BOYLESTAD; NASHELSKY, 2013).

Na Figura 1.24 a curva característica do diodo é colocada sobre o mesmo conjunto de eixos de uma linha reta definida pelos parâmetros do circuito. A linha reta é chamada de **reta de carga**, porque a interseção dela com o eixo vertical é definida pela carga aplicada R .

Figura 1.24 | Reta de carga e ponto quiescente



Fonte: elaborada pelo autor.

Para traçar a reta de carga, precisamos considerar dois pontos de operação do circuito. Por facilidade, escolhemos os pontos sobre os eixos do gráfico, pois sempre uma das grandezas é nula. Assim, o valor máximo de corrente que circula pelo circuito ocorre quando V_D é nula, ou seja, quando o diodo está em curto.

$$V_D = 0 \rightarrow I_D = \frac{V}{R} \quad (1.3)$$

De maneira semelhante, determinamos a máxima tensão sobre o diodo, que ocorre quando a corrente que o atravessa for nula, isto é, quando o diodo for considerado um circuito aberto.

$$I_D = 0 \rightarrow V_D = V \quad (1.4)$$



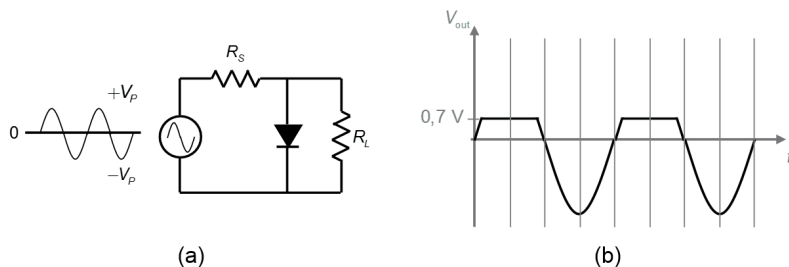
O ponto Q, na Figura 1.24, indica a interseção entre a curva característica do diodo e a reta de carga e é chamado de **ponto de operação** ou **ponto quiescente**. As suas coordenadas correspondem à tensão V_F e à corrente I_F de operação do diodo no circuito, obtido analiticamente por meio das equações (1.1) e (1.2).

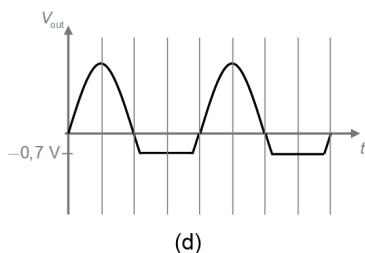
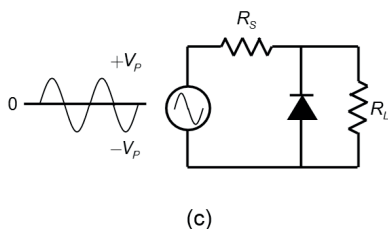
Agora que conhecemos as ferramentas de análise vamos analisar algumas configurações importantes de circuitos com diodo.

Um **ceifador** é um circuito que utiliza diodos para “ceifar” uma porção de um sinal de entrada sem distorcer o restante da forma de onda aplicada, retirando as partes negativas ou positivas de uma forma de onda. Esse tipo de tratamento é útil para moldar um sinal, proteger circuitos e para a comunicação. A Figura 1.25(a) mostra um circuito **ceifador positivo**, considerando o modelo simplificado do diodo de silício, com tensão no diodo de 0,7 V, quando está conduzindo. Portanto, durante o semiciclo positivo, quando a tensão de entrada supera a tensão de corte, o diodo conduz fornecendo uma tensão de 0,7 V para o resistor de carga. Já no semiciclo negativo, o diodo funciona como um circuito aberto, transmitindo integralmente o sinal de entrada para a saída, como pode ser visto na Figura 1.25(b).

Se invertermos a polaridade do diodo, como feito na Figura 1.25(c), obteremos um ceifador negativo e, como podemos esperar, ele retira as partes negativas do sinal com valor abaixo de -0,7 V, conforme pode ser visto na Figura 1.25(d).

Figura 1.25 | Circuito (a) ceifador positivo e sua (b) forma de onda de saída; (c) ceifador negativo e sua (d) forma de onda de saída





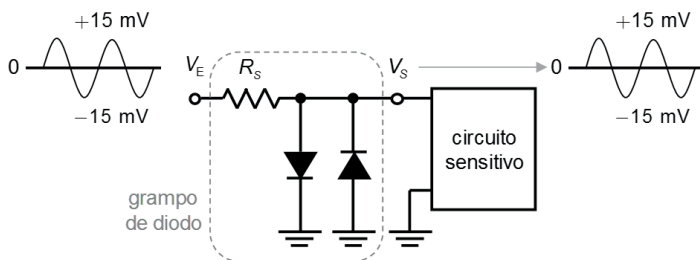
Fonte: adaptada de Malvino e Bates (2011, p. 123-124).



Exemplificando

O ceifador é útil para moldar uma forma de onda, mas ele apresenta ainda uma outra aplicação. Vejamos o circuito da Figura 1.26, no qual sua entrada (V_E) é um sinal de 15 mV de pico apenas, de modo que a saída (V_S) é o mesmo sinal da entrada, pois nenhum dos diodos entra em condução durante o ciclo.

Figura 1.26 | Grampo de diodo para proteção de circuito



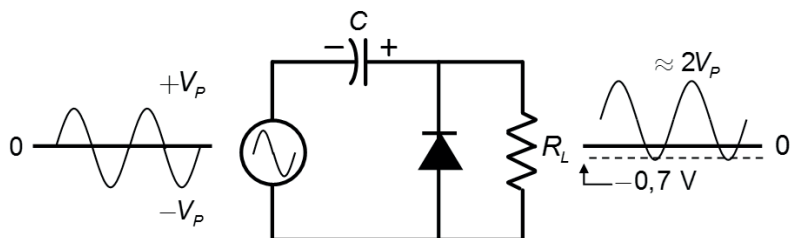
Fonte: adaptada de Malvino e Bates (2011, p. 125).

Se você está se perguntando qual é a vantagem desse circuito, pense em situações que temos *circuitos sensíveis*, ou seja, que não podem receber uma tensão muito alta. Dessa forma o circuito, chamado de grampo de diodo, limita a tensão de entrada do circuito sensível entre $\pm 0,7 \text{ V}$.

O grampo de diodo, supramencionado, protege circuitos sensíveis, mas não devemos confundirlos com o **circuito grameador**, utilizado para adicionar uma tensão contínua (CC) ao sinal. Assim, o grameador desloca o nível de referência do sinal de corrente alternada (CA), normalmente zero, para o nível CC.

Na Figura 1.27 temos um grampeador positivo. Idealmente, o capacitor (C) está inicialmente descarregado. No primeiro semiciclo negativo o diodo conduz e, já no primeiro pico negativo, o capacitor está completamente carregado com uma tensão V_p na polaridade indicada. No segundo quarto do semiciclo negativo, ligeiramente acima do pico negativo, o diodo entra em corte.

Figura 1.27 | Circuito grampeador positivo



Fonte: adaptada de Malvino e Bates (2011, p. 128).



Assimile

A constante de tempo $R_L C$ é escolhida de forma a ser muito maior do que o período T do sinal, assim, o capacitor permanecerá quase totalmente carregado durante o tempo em que o diodo estiver em corte. Segundo Malvino e Bates (2011), *muito maior* é pelo menos 100 vezes maior, de modo que:

$$R_L C > 100T \quad (1.5)$$

O capacitor, então, funciona como uma fonte de tensão com valor V_p volts, por isso a tensão de saída da Figura 1.27 é um sinal grampeado positivamente. Qualquer grampeador que satisfaça (1.5) é chamado de **grampeador quase ideal**.

Como estamos aproximando que a queda no diodo seja de 0,7 V, quando está conduzindo, a tensão no capacitor não chega a alcançar V_p , por isso o grampo não é perfeito e os picos negativos apresentam um nível de -0,7 V.



O que acontecerá se invertermos a posição do diodo na Figura 1.27?

Circuitos multiplicadores de tensão são usados associados com transformadores, permitindo manter uma tensão de pico relativamente pequena no transformador e multiplicando a tensão de pico na saída por duas vezes ou mais.

O circuito da Figura 1.28 é um **dobrador de tensão**. Durante o semiciclo negativo no secundário do transformador, o diodo D_1 conduz e o diodo D_2 está cortado, carregando o capacitor C_1 até próximo à tensão de pico, assim como vimos no circuito grampeador. Durante o semiciclo positivo, o diodo D_1 está cortado e o diodo D_2 conduzindo, carregando o capacitor C_2 . Como o diodo D_2 funciona como curto, é possível somar as tensões ao longo da malha externa:

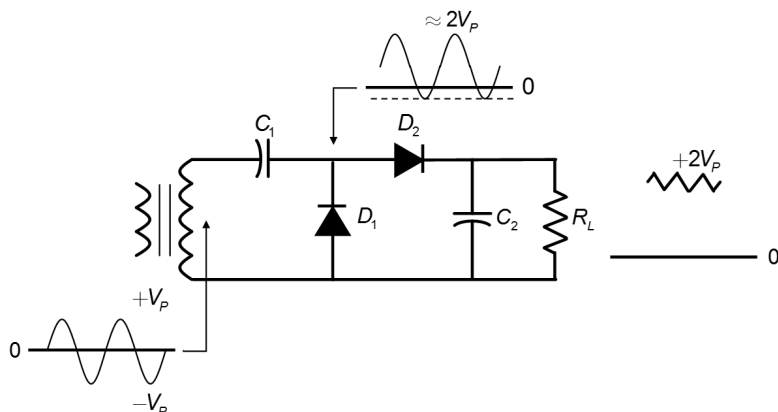
$$V_P + V_{C_1} - V_{C_2} = 0,$$

$$V_P + V_P - V_{C_2} = 0,$$

$$V_{C_2} = 2V_P \quad (1.6).$$

No semiciclo negativo seguinte, o diodo D_2 não estará conduzindo e o capacitor C_2 descarregará pela carga.

Figura 1.28 | Circuito dobrador de tensão



Fonte: adaptada de Malvino e Bates (2011, p. 130-131).

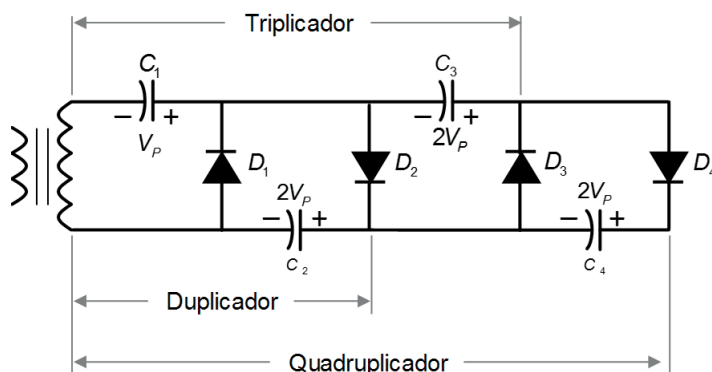


Refleta

Por que usar um circuito dobrador de tensão quando é possível mudar a relação de espiras de um transformador a fim de se obter um valor maior de tensão na saída?

A Figura 1.29 mostra uma extensão do circuito duplicador de tensão que produz três e quatro vezes o pico de entrada. Naturalmente, observando o padrão de conexão do circuito, podemos concluir que adicionando mais diodos e capacitores podemos multiplicar ainda mais o nível de tensão de entrada.

Figura 1.29 | Circuito triplicador e quadruplicador de tensão



Fonte: adaptado de Malvino e Bates (2011, p. 131).



Pesquise mais

Conforme vimos, a análise de circuitos eletrônicos pode ser feita de duas maneiras: a partir das características reais dos dispositivos utilizados ou por meio da aplicação de um modelo aproximado desses dispositivos. Para saber mais sobre a análise por reta de carga e circuitos equivalentes do diodo, recomendamos a leitura das Seções 2.2 e 1.9, respectivamente, da obra a seguir:

BOYLESTAD, R. L.; NASHELSKY, L. **Dispositivos eletrônicos e teoria de circuitos**. 11. ed. São Paulo: Pearson Education do Brasil, 2013.

Se estiver interessado em conhecer mais sobre os circuitos com diodo, sugerimos a leitura do capítulo 4 do livro:

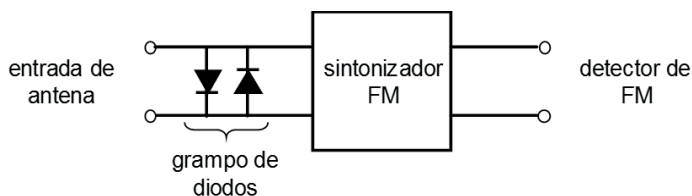
MALVINO, A. BATES, D. J. **Eletrônica:** diodos, transistores e amplificadores. 7. ed. versão concisa. Porto Alegre: AMGH, 2011.

Sem medo de errar

Conforme apresentado no início desta seção, você precisa projetar um circuito de proteção que impeça o seu sintonizador FM de receber sinais de tensão mais altos. Até o momento, você já conheceu os circuitos ceifadores de tensão positivo e negativo, além de ter visto que é possível combinar esses dois circuitos produzindo um circuito chamado de *grampo de diodos*, para ceifar a tensão tanto positivamente quanto negativamente, o que será bastante útil nessa aplicação.

Como queremos bloquear sinais menores do que 1 V aproximadamente, podemos utilizar diodos de silício, que geralmente tem queda de tensão quando polarizado diretamente de 0,7 V. Assim, se o sinal de entrada tiver uma tensão de pico maior do que 0,7 V, o nosso grampo garante que o circuito sintonizador não receberá mais do que os 0,7 V. Na Figura 1.30, temos um diagrama do circuito de proteção acoplado ao sintonizador FM.

Figura 1.30 | Sintonizador FM com proteção por grampo de diodos



Fonte: elaborada pelo autor.

Avançando na prática

Análise por reta de carga

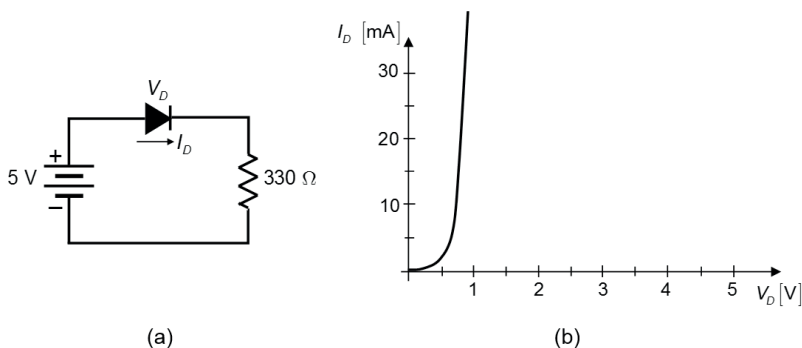
Descrição da situação-problema

A análise de circuitos eletrônicos pode ser feita a partir das características reais dos dispositivos utilizados ou por meio da

aplicação de um modelo aproximado desses dispositivos. Embora os resultados obtidos utilizando as características reais possam ser um pouco diferentes dos alcançados por meio de aproximações, devemos ter em mente que as características obtidas a partir de uma folha de dados podem ser um pouco diferentes das do dispositivo real usado na prática.

Portanto, vamos imaginar que você precisa determinar o ponto de operação de um diodo em um circuito eletrônico. Para fins didáticos, vamos considerar que o circuito foi reduzido, seu equivalente pode ser visto na Figura 1.31(a) e a curva característica do diodo utilizado é mostrada na Figura 1.31(b).

Figura 1.31 | Análise por reta de carga: (a) circuito com diodo (b); curva característica



Fonte: adaptada de Cruz e Choueri (2013, p. 28).

Em uma primeira situação, determine o ponto de operação de forma analítica. Em seguida, determine-o de forma gráfica.

Resolução da situação-problema

Você precisa determinar o ponto de operação do diodo da Figura 1.31(a) e fará isso de duas maneiras: analiticamente e graficamente.

De forma analítica, temos:

A tensão de operação do diodo vale aproximadamente $V_F = 0,6$ V.

A tensão no resistor de polarização vale $V_R = V - V_F = 5 - 0,6$
 $\rightarrow V_R = 4,4$ V.

A corrente de operação do diodo vale $I_F = \frac{V_R}{R} = \frac{4,4}{330}$
 $\rightarrow I_F = 13,33 \text{ mA}$.

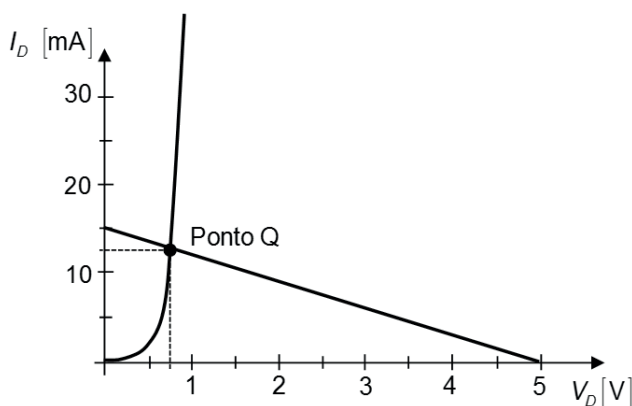
De forma gráfica, temos:

A corrente máxima no diodo equivale a: $I'_F = \frac{V}{R} = \frac{5}{330}$
 $\rightarrow I'_F \cong 15 \text{ mA}$.

A tensão máxima no diodo vale: $V'_F = V \rightarrow V'_F = 5 \text{ V}$.

Com esses valores é possível traçar a reta de carga sobre a curva característica do diodo, obtendo-se o gráfico da Figura 1.32.

Figura 1.32 | Reta de carga e ponto quiescente



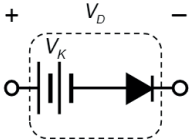
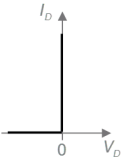
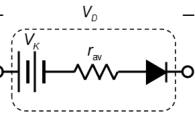
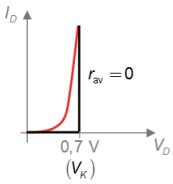
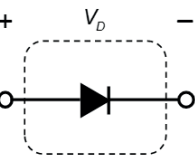
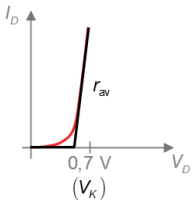
Fonte: adaptada de Cruz e Choueri (2013, p. 29).

Assim, a corrente de operação do diodo obtida por esse método é $I_F = 13 \text{ mA}$ e a tensão $V_F = 0,7 \text{ V}$. Observe que os resultados obtidos pelos dois métodos são bastante próximos. Agora refaça, o segundo método, mas utilize o modelo do diodo linear por partes no lugar da curva característica. Você espera que o resultado seja muito diferente do obtido com a curva característica? Compare o seu novo resultado com o obtido aqui.

Faça valer a pena

1. A análise de circuitos eletrônicos pode ser feita de duas maneiras: a partir das características reais dos dispositivos utilizados ou por meio da aplicação de um modelo aproximado desses dispositivos. Um modelo consiste em uma combinação de elementos escolhidos de maneira a representar as características reais de um dispositivo ou sistema em uma determinada região de operação.

A partir desse contexto, relacione as três colunas a seguir, sendo a primeira o tipo do modelo, a segunda o modelo propriamente dito e a terceira a curva característica.

I. Modelo linear por partes	1. 	a. 
II. Dispositivo ideal	2. 	b. 
III. Modelo simplificado	3. 	c. 

Assinale a alternativa que contém a sequência correta de associações.

- a) I-2-c; II-3-a; III-1-b.
- b) I-3-c; II-2-a; III-1-b.
- c) I-2-c; II-1-b; III-3-a.
- d) I-1-a; II-2-b; III-3-c.
- e) I-2-b; II-3-c; III-1-a.

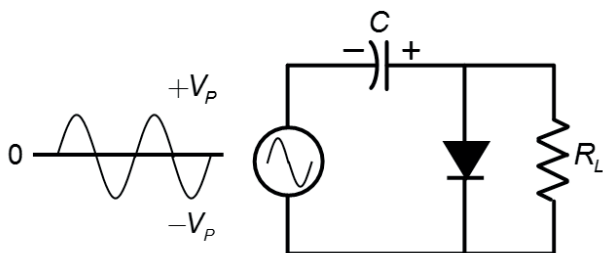
2. O circuito grampeador é utilizado para adicionar uma tensão contínua (CC) ao sinal. Ou seja, o grampeador desloca o nível de referência do sinal de corrente alternada (CA), normalmente zero, para o nível CC.

Em relação ao circuito grampeador, assinale a alternativa que caracteriza um **circuito grampeador quase ideal**.

- a) No circuito grampeador quase ideal, a queda de tensão no diodo é nula.
- b) Nesse tipo de circuito, a capacitância do capacitor deve ser pelo menos 100 vezes maior do que a resistência do resistor de carga: $C > 100R_L$.
- c) Em tal circuito, a constante de tempo $R_L C$ é pelo menos 100 vezes maior do que o período T: $R_L C > 100T$.
- d) O circuito em questão tem o período pelo menos 100 vezes maior do que a constante de tempo $R_L C$: $100T > R_L C$.
- e) No circuito grampeador quase ideal, a queda de tensão no diodo é 0,7 V.

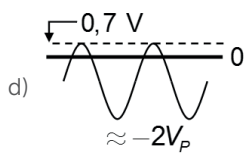
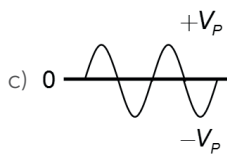
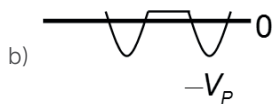
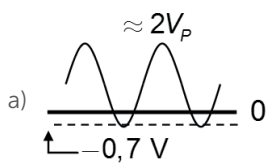
3. Embora o diodo seja um dispositivo bastante simples, é muito versátil, existindo uma gama de aplicações envolvendo-o. Considere o circuito da figura a seguir e a forma de onda de entrada.

Figura | Circuito com diodo



Fonte: elaborada pelo autor.

Assinale a alternativa que apresenta a forma de onda da saída.



Seção 1.3

Circuitos retificadores com diodo

Diálogo aberto

Diversos circuitos eletrônicos necessitam de corrente contínua (CC), uma vez que as companhias de energia fornecem corrente alternada (CA). Um retificador converte CA em CC, uma das aplicações mais simples e mais importantes dos diodos (que são, às vezes, chamados de retificadores).

Para finalizar a unidade sobre diodos, vamos discutir uma situação prática a fim de ajudá-lo a assimilar os conteúdos apresentados adiante. É muito comum o profissional de eletrônica precisar fazer adaptações em algum eletroeletrônico já projetado e lançado no mercado. É o caso, por exemplo, da cadeirinha de descanso para bebês, vista na Figura 1.33.

Figura 1.33 | Cadeira de descanso automática



Fonte: iStock.

Essa cadeirinha tem um circuito que proporciona um balanço automático com controle de velocidade, melodias relaxantes e sons da natureza. Embora o produto tenha tido uma aceitação elevada no mercado, seus compradores, em geral, fazem reclamações sobre o gasto excessivo com pilhas, pois a cadeira funciona com 4 pilhas do tipo C, ligadas em série, e, por ter muitos recursos, rapidamente as pilhas descarregam. Além disso, há o efeito ambiental negativo,

pois o uso de pilhas gera um tipo de resíduo perigoso se não for descartado corretamente.

Diante desse cenário, imagine que você deverá elaborar o projeto de atualização do produto para uma empresa, modificando o circuito de alimentação da cadeirinha para que ela também possa ser ligada em uma tomada da rede elétrica.

Considere no seu projeto, que este produto será vendido na região que opera com tensão de 120 V nas residências e que você tem a sua disposição um pequeno transformador com relação de espiras 12:1 e alguns componentes eletrônicos, como diodos, resistores e capacitores. Considere, também, que o circuito da cadeira tem uma potência de 0,6 W. Com isso, você acha que é possível projetar um circuito para que a cadeira passe a funcionar ligada na tomada? Use sua criatividade e projete tal atualização para o circuito do produto.

Para dar andamento em seu projeto, a seguir serão apresentados os conhecimentos teóricos pertinentes a esse problema.

Bons estudos!

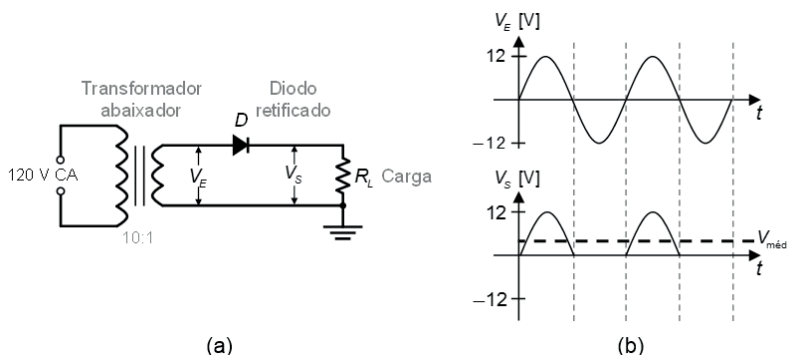
Não pode faltar

A corrente alternada flui em ambas as direções pelo condutor e a corrente contínua, em apenas uma direção. Como os diodos permitem que a corrente flua em apenas uma direção, eles podem ser utilizados como retificadores (SCHULER, 2013).

No Brasil, a tensão alternada fornecida para as casas é padronizada em 220/127 V CA ou 380/220 V CA, dependendo do estado, na frequência de 60 Hz. Os circuitos eletrônicos geralmente operam com tensões mais baixas e isso é resolvido com a utilização de transformadores abaixadores. A Figura 1.34(a) mostra um circuito retificador de meia onda. O transformador utilizado tem uma relação de tensão 10:1, portanto, a tensão de entrada do circuito retificador (V_E) é uma tensão de 12 V CA. A carga representada por R_L pode ser um circuito eletrônico, uma bateria que está sendo carregada ou mesmo algum outro dispositivo. Para facilitar nossa análise, consideraremos o diodo empregado como ideal. Durante os

semiciclos positivos o diodo estará conduzindo, mas não conduzirá durante os semiciclos negativos.

Figura 1.34 | Retificador de meia onda (a) circuito (b) relação entrada-saída



Fonte: adaptada de Schuler (2013, p. 73).

O diodo é posicionado em série com a carga e, por isso, eles compartilham a mesma corrente. Então, como a corrente na carga flui em apenas uma direção, ela é uma **corrente contínua**. A corrente direta flui pela carga ocasionando uma tensão CC (V_S) pulsante de meia onda, como pode ser visto na Figura 1.34(b). Note também que, se antes a tensão de entrada tinha um valor médio nulo (pois a área acima do eixo é igual a área abaixo do eixo), agora a tensão de saída tem uma área resultante média acima do eixo, indicada por $V_{méd}$ na Figura 1.34(b), e valor determinado por

$$V_{méd} = 0,318 \cdot V_P, \quad (1.7)$$

em que V_P é o valor de pico da onda.



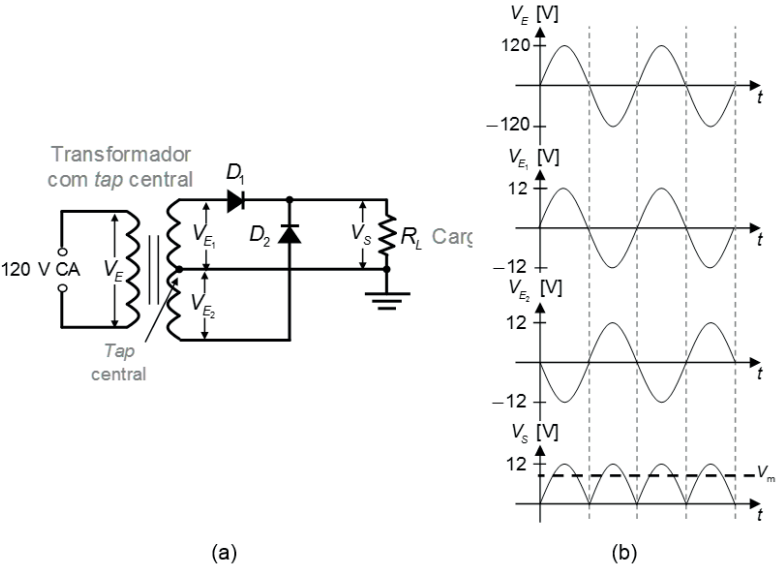
Refleta

Como seria a forma de onda da saída (V_S) se o diodo retificador da Figura 1.34(a) tivesse sua polaridade invertida? E ainda, como seria a forma de onda da saída (V_S) na Figura 1.34(b) se considerássemos a queda de tensão de polarização no diodo de 0,7 V? Poderíamos calcular o valor médio desse sinal utilizando a expressão (1.7)?

Em geral, os retificadores de meia onda têm sua aplicação limitada à baixa potência, pois, por não fornecerem nenhuma corrente de carga durante metade do tempo, eles disponibilizam apenas metade da energia fornecida pela fonte de entrada CA durante um ciclo.

Aplicações de alta potência necessitam receber grande quantidade de energia em um certo período. Uma maneira de sanar essa necessidade é com um **circuito retificador de onda completa com tap central**, mostrado na Figura 1.35(a). O transformador utilizado tem uma relação de espiras 5:1, mas com uma derivação central, o tap central, que nos permite estabelecer o sinal de entrada (12 V CA) em cada seção do secundário do transformador. Note, na Figura 1.35(a), que o tap central está aterrado, sendo, portanto, nosso referencial. Assim, as tensões de entrada em cada seção do secundário, V_{E_1} e V_{E_2} , são defasadas em 180° , como pode ser visto na Figura 1.35(b).

Figura 1.35 | Retificador de onda completa com tap central (a) circuito (b) relação entrada-saída



Fonte: adaptado de Schuler (2013, p. 76).

Para nossa análise, vamos considerar como referência a tensão de entrada (V_E) no primário do transformador. O semiciclo positivo de V_E é coincidente com o semiciclo positivo de V_{E_1} e com o semiciclo negativo de V_{E_2} , de modo que D_1 conduzirá e D_2 não. A corrente sai do terminal superior do secundário do transformador, flui pelo diodo D_1 , pela carga e retorna ao transformador pela derivação central. Durante o semiciclo negativo de V_E , V_{E_1} encontra-se no seu semiciclo negativo e V_{E_2} no seu semiciclo positivo, agora D_2 conduzirá e D_1 não. Nesse momento, a corrente sai do terminal inferior do secundário do transformador, flui pelo diodo D_2 , pela carga e retorna ao transformador pela derivação central. Note que o sentido da corrente vista pela carga é o mesmo em ambos os semiciclos. Portanto, como a direção da corrente nunca muda, a tensão de carga (V_S) é contínua, o que pode ser visto na Figura 1.35(b). Uma vez que a área acima do eixo para o ciclo completo agora é o dobro da área obtida para um retificador de meia onda, o valor da tensão média também é dobrado. Agora,

$$V_{\text{méd}} = 0,636 \cdot V_P. \quad (1.8)$$

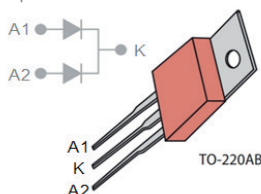
É importante notar também que a frequência do sinal de saída é o dobro da frequência do sinal de entrada. Isso acontece porque, enquanto no sinal de entrada um período (intervalo de tempo onde não há repetição do sinal) abrange dois semiciclos, o positivo e o negativo, no sinal de saída esse período volta a se repetir a cada semiciclo, ou seja, na metade do tempo do sinal de entrada.



Assimile

Retificadores de onda completa com tap central podem ser construídos com dois diodos em encapsulamentos diferentes ou por um único encapsulamento contendo dois diodos, como o TO-220AB mostrado na Figura 1.36.

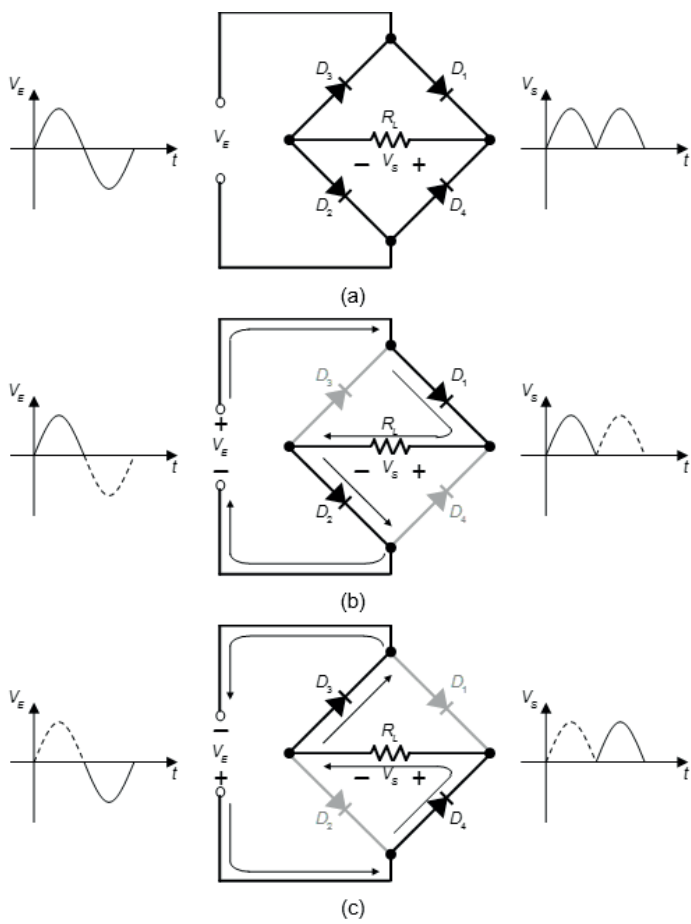
Figura 1.36 | Retificador encapsulamento TO-220AB



Fonte: adaptado de Schuler (2013, p. 76).

Uma desvantagem desse tipo de retificador é o fato de o transformador precisar ter um tap central, o que nem sempre ocorre. Segundo Schuler (2013), existem situações em que não é desejável o uso de nenhum tipo de transformador por causa das restrições de tamanho, peso ou custo do projeto. Nesses casos, é possível montar um circuito **retificador de onda completa em ponte**, utilizando quatro diodos, como pode ser visto na Figura 1.37(a).

Figura 1.37 | Retificador de onda completa em ponte (a) circuito (b) resposta ao semiciclo positivo (c) resposta ao semiciclo negativo



Fonte: adaptado de Schuler (2013, p. 78).

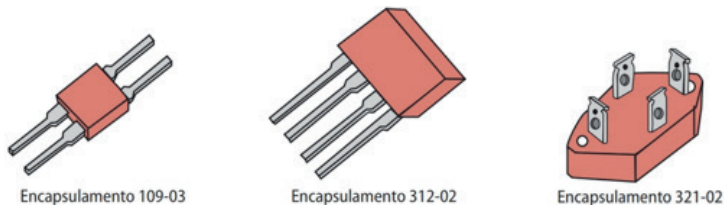
Para entendermos o funcionamento da ponte retificadora, vamos analisar o seu funcionamento em dois momentos: o semiciclo positivo e o semiciclo negativo. A Figura 1.37(b) mostra o funcionamento do circuito durante o semiciclo positivo da entrada CA (V_E). Nele, os diodos D_1 e D_2 estão conduzindo, enquanto D_3 e D_4 estão cortados. Por isso, a corrente sai da fonte pelo terminal marcado com o sinal positivo (+), passa pelo diodo D_1 , pela carga, pelo diodo D_2 e volta à fonte pelo terminal marcado com o sinal negativo (-). Já a Figura 1.37(c) mostra o funcionamento do circuito no semiciclo negativo da entrada. Nesse semiciclo, são os diodos D_3 e D_4 que estão conduzindo e D_1 e D_2 estão cortados. Agora, a corrente sai da fonte pelo terminal marcado com o sinal positivo (note que agora ele está em outro lugar), passa pelo diodo D_4 , pela carga, pelo diodo D_3 e volta à fonte pelo terminal marcado com o sinal negativo. Como você já deve ter percebido, a corrente sempre flui da direita para a esquerda por meio da carga. Para determinar a polaridade da corrente contínua na carga, basta escolher em quais dos seus terminais (direito ou esquerdo) será colocado o terra.



Assimile

O retificador de onda completa em ponte requer quatro diodos isolados em encapsulamentos diferentes ou um encapsulamento único contendo quatro diodos conectados em ponte, como os exemplos mostrados na Figura 1.38.

Figura 1.38 | Retificador encapsulamento TO-220AB



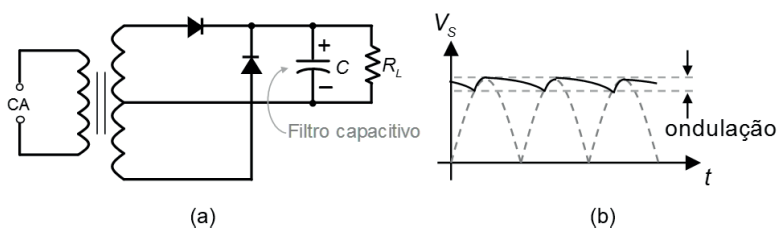
Fonte: adaptado de Schuler (2013, p. 78).

É de grande importância para o projeto de um retificador considerar a tensão de pico inversa do diodo, sendo a sua tensão máxima nominal. Tensões superiores à máxima nominal na região de polarização reversa ocasionará a entrada do diodo na região de **avalanche**. Portanto, devemos sempre escolher para o nosso projeto diodos com a tensão de pico inversa **maior** do que a tensão de pico do sinal de entrada do retificador.

Como vimos até agora, um problema prático que os retificadores enfrentam é o de que a corrente contínua pulsante não serve para ser utilizada diretamente na maioria dos circuitos eletrônicos (SCHULER, 2013). Por isso, é necessário algo próximo a uma corrente contínua pura, ou constante, como seria obtido com uma bateria, por exemplo.

A corrente CC pulsante não é pura porque ela contém uma componente CA, chamada **ondulação**. Segundo Schuler (2013), grande parte da ondulação pode ser removida com a utilização de **filtros**. A técnica mais comum utilizada para filtragem é a conexão de um capacitor em paralelo com a saída, como pode ser visto na Figura 1.39(a). A forma de onda da tensão na carga (V_s), na Figura 1.39(b), mostra que a ondulação é significativamente reduzida pela adição do capacitor.

Figura 1.39 | Retificador de onda completa com filtro capacitivo (a) circuito (b) forma de onda da saída



Fonte: adaptado de Schuler (2013, p. 85).

Capacitores são dispositivos armazenadores de energia, eles podem ser carregados eletricamente pela fonte e posteriormente devolver essa carga elétrica para a carga. Quando o retificador está produzindo o valor de pico da saída, a corrente de carga está fluindo e carregando o capacitor. Depois, quando a tensão

no retificador começa a diminuir, o capacitor passa a descarregar fornecendo corrente à carga. Como esta corrente de carga está sempre sendo mantida, a tensão de carga, também se manterá (SCHULER, 2013).

A eficiência do filtro capacitivo é determinada considerando-se os seguintes fatores: o tamanho do capacitor, o valor da carga e o tempo entre os pulsos, relacionados pela equação:

$$\tau = R \cdot C, \quad (1.9)$$

em que τ é a constante de tempo do circuito em segundos, R a resistência em ohms e C a capacitância em Farads. Um capacitor leva aproximadamente $5T$ segundos para descarregar completamente.



Exemplificando

Vamos determinar a eficiência relativa entre a aplicação de capacitores de **100 μF** e **1000 μF** em um filtro para um retificador de meia onda em 60 Hz com uma carga de **100 Ω** . Para isso, primeiro devemos encontrar as duas constantes de tempo:

$$T_1 = 100 \cdot 100 \cdot 10^{-6} = 0,01 \text{ s},$$

$$T_2 = 100 \cdot 1000 \cdot 10^{-6} = 0,1 \text{ s}.$$

O tempo entre dois picos em um retificador de meia onda operando em 60 Hz é de aproximadamente 0,016 s, portanto, o filtro com o capacitor de menor valor de capacitância descarregará durante aproximadamente uma constante de tempo, gerando um valor significativo de ondulação. Assim, o capacitor de **1000 μF** atuará de maneira mais efetiva como filtro.

A escolha de um filtro capacitivo pode ser feita utilizando-se a seguinte relação:

$$C = \frac{I}{V_{P-P}} T, \quad (1.10)$$

em que, T é o período em segundos, V_{P-P} é a ondulação de pico a pico em volts e I a corrente de carga em ampères.



Exemplificando

Vamos escolher um filtro capacitivo para um circuito retificador de onda completa, alimentado por uma fonte em 100 kHz, de modo que, quando a corrente de carga for 5 A, o valor de ondulação será de no máximo $1 V_{P-P}$.

O primeiro passo para obter o valor do capacitor é calcular o período da tensão de saída. Como se trata de um retificador de onda completa, a sua frequência é o dobro da do sinal de entrada, assim:

$$T = \frac{1}{f} = \frac{1}{2 \cdot 100 \cdot 10^3} = 5 \mu s.$$

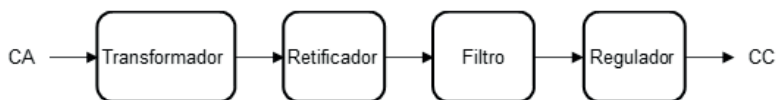
Em seguida, podemos aplicar a relação (1.10), de modo que:

$$C = \frac{5}{1} \cdot 5 \cdot 10^{-6} = 25 \mu F.$$

Portanto, é necessário um capacitor de **25 μF** para filtrar a tensão de saída desse circuito retificador de onda completa.

A tensão de saída nos retificadores tende a mudar caso a carga mude, ou quando a tensão de entrada variar, o que pode ocasionar um mal funcionamento de alguns circuitos eletrônicos. Nesses casos, é necessário regular a saída do retificador. Quando combinamos transformador, retificador, filtro e regulador, temos uma **fonte de tensão regulada**, como pode ser visto no diagrama de blocos da Figura 1.40.

Figura 1.40 | Diagrama de blocos de uma fonte de tensão regulada.



Fonte: adaptado de Schuler (2013, p. 98).

Os reguladores podem ser circuitos complexos que utilizam circuitos integrados e transistores. Mas, para algumas aplicações, podemos usar um simples **regulador Zener paralelo**, chamado também de regulador shunt. Esse regulador é um **diodo Zener** colocado em paralelo com a carga. Se a tensão nos terminais do diodo for constante, a tensão na carga também será.

O diodo Zener, cujo símbolo é visto na Figura 1.41, é um dispositivo eletrônico, semelhante ao diodo semicondutor que conhecemos, mas especialmente projetado para trabalhar sob o regime de condução inversa.

Figura 1.41 | Diodo Zener



Fonte: elaborada pelo autor.

Quando o diodo Zener atinge a tensão Zener, geralmente menor do que a tensão de ruptura de um diodo comum, o dispositivo passa a permitir a passagem de correntes bem maiores do que a corrente de saturação inversa, mantendo constante a tensão em seus terminais. Segundo Braga (2017) os diodos Zener tipicamente apresentam tensões entre 1,8 V e 200 V, como podemos ver no Quadro 1.3, que traz a tensão, a potência e a nomenclatura comercial (americana) para os diodos Zener mais comuns.

Quadro 1.3 | Tipos mais comuns de diodo Zener

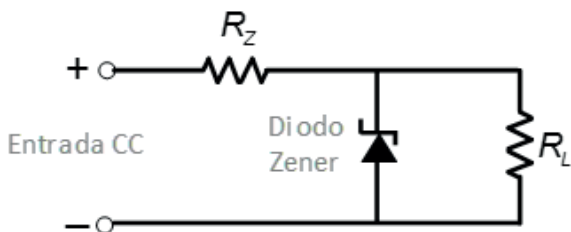
	Potência (Watts)							
Tensão	0.25	0.4	0.5	1.0	1.5	5.0	10.0	50.0
1.8	1N4614							
2.0	1N4615							
2.2	1N4616							
2.4	1N4617	1N4370						
2.7	1N4618	1N4370						
3.0	1N4619	1N4372	1N5987					
3.3	1N4620	1N5518	1N5988	1N4728	1N5913	1N5333		
3.6	1N4621	1N5519	1N5989	1N4729	1N5914	1N5334		
3.9	1N4622	1N5520	1N5844	1N4730	1N5915	1N5335	1N3993	1N4549
4.7	1N4624	1N5522	1N5846	1N4732	1N5917	1N5337	1N3995	1N4551
5.6	1N4626	1N5524	1N5848	1N4734	1N5919	1N5339	1N3997	1N4553
6.2	1N4627	1N5525	1N5850	1N4735		1N5341		1N4553
7.5	1N4100	1N5527	1N5997	1N4737	1N3786	1N5343	1N4000	1N4556
10.0	1N4104	1N5531	1N6000	1N4740	1N3789	1N5347	1N2974	1N2808

12.0	1N4106	1N5532	1N6002	1N4742	1N3791	1N5349	1N2976	1N2810
14.0	1N4108	1N5534	1N5860			1N5351	1N2978	1N2812
16.0	1N4110	1N5536	1N5862	1N4745	1N3794	1N5353	1N2980	1N2814
20	1N4114	1N5540	1N5866	1N4747	1N3796	1N5357	1N2984	1N2818
24	1N4116	1N5542	1N6009	1N4749	1N3798	1N5359	1N2986	1N2820
28	1N4119	1N5544	1N5871			1N5362		
60	1N4128		1N5264			1N5371		
100	1N4135	1N985		1N4764	1N3813	1N5378	1N3005	
120		1N987	1N6026	1N3046	1N5951	1N5380	1N3008	1N2841

Fonte: adaptado de <<http://www.newtoncbraga.com.br/index.php/artigos/49-curiosidades/3983-art540.html>>. Acesso em: 7 jun. 2018.

O mais simples regulador Zener é mostrado na Figura 1.42. Como nesse caso a tensão CC e o resistor de carga são fixos, podemos dividir a análise desse circuito em duas etapas.

Figura 1.42 | Regulador shunt com diodo Zener



Fonte: adaptado de Schuler (2013, p. 99).

Primeiramente, determinamos o estado do diodo Zener, removendo-o do circuito e calculando a tensão através do circuito aberto resultante, como visto na Figura 1.43(a), aplicando a regra do divisor de tensão:

$$V = V_L = \frac{R_L V_{CC}}{R_z + R_L}, \quad (1.11)$$

em que V_L é a tensão na carga e V_{CC} a tensão fornecida pela entrada CC. Se $V \geq V_z$, o diodo Zener está ligado e pode ser substituído na análise pelo modelo equivalente apropriado.

Por outro lado, se $V < V_Z$, o diodo está desligado e pode ser substituído por um circuito aberto como equivalente.

O estado ligado resulta no circuito da Figura 1.43(b), de modo que:

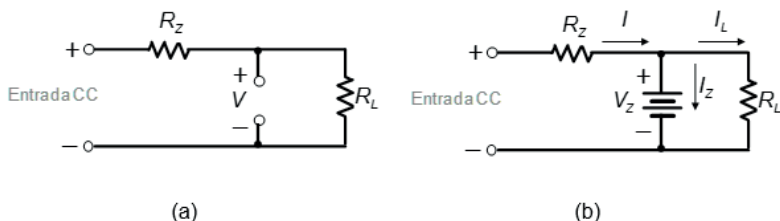
$$V_L = V_Z. \quad (1.12)$$

A corrente no diodo Zener deve ser determinada aplicando-se a Lei de Kirchhoff para corrente,

$$I_Z = I - I_L, \quad (1.13)$$

$$\text{em que } I_L = \frac{V_L}{R_L} \text{ e } I = \frac{V_{R_Z}}{R_Z} = \frac{V_{CC} - V_L}{R_Z}.$$

Figura 1.43 | Análise do regulador shunt com diodo Zener (a) determinação do estado do diodo; (b) substituição do equivalente Zener para estado ligado



Fonte: elaborada pelo autor.



Exemplificando

É simples projetar um regulador shunt, pois apenas alguns cálculos simples são necessários. Como podemos ver nesse exemplo de Schuler (2013), suponha que uma fonte de alimentação forneça 16 V e que a carga necessite de uma tensão regulada em 12 V. Portanto, a diminuição de tensão deve ser de 4 V. Esse valor deverá ser a queda de tensão nos terminais de R_Z , mostrado na Figura 1.42. Considere, por exemplo, que a corrente de carga seja de 100 mA e que se deseje especificar a corrente no Zener como sendo 50 mA. Com isso, calculamos o valor de R_Z como:

$$R_Z = \frac{V}{I_{\text{total}}} = \frac{4}{0,1 + 0,05} = 26,67 \, \Omega.$$

O valor comercial de resistor mais próximo a esse valor é $27 \, \Omega$.

A potência dissipada no resistor é calculada como:

$$P = V \cdot I = 4 \cdot 0,15 = 0,6 \text{ W}.$$

Podemos usar um resistor de 1 W, ou até mesmo um maior, de 2 W, para aumentar a confiabilidade.

A potência dissipada no diodo, será:

$$P = V \cdot I = 12 \cdot 0,05 = 0,6 \text{ W}.$$

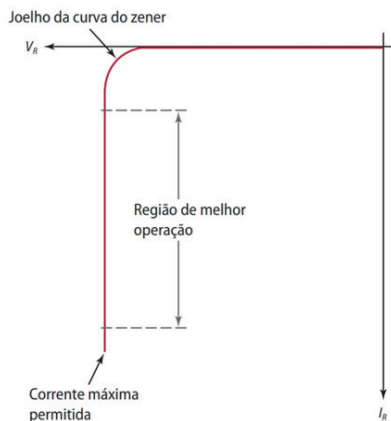
A princípio, um diodo Zener de 1 W parece ser uma escolha adequada. Porém, se a carga for desconectada, o Zener terá de dissipar uma potência consideravelmente maior, pois toda a corrente (150 mA) fluirá pelo Zener. Portanto,

$$P = V \cdot I = 12 \cdot 0,15 = 1,8 \text{ W}.$$

De modo que seria melhor escolher um Zener de 5 W.

E se a carga demande mais corrente? Suponha que no exemplo anterior a corrente de carga aumente para 200 mA. Assim, a queda no resistor R_Z seria de 5,4 V, causando uma diminuição na queda de tensão na carga para 10,6 V. Nesse caso, o regulador não está mais funcionando, pois, reguladores Zener trabalham apenas em valores que estão acima daqueles em que o Zener para de conduzir. Como mostra a Figura 1.44, a região da curva próxima ao joelho apresenta uma regulação pobre.

Figura 1.44 | Curva característica de um diodo Zener



Fonte: Schuler (2013, p. 99).

Em muitas aplicações práticas pode ser desejável obter tensões diferentes das fornecidas pelos diodos individualmente, sendo realizada sua ligação em série. Mas devemos tomar um certo cuidado ao fazer esse tipo de ligação, para que a dissipação seja uniforme e, para que não ocorram outros problemas de operação, os valores dos diodos devem ser mantidos os mais próximos possíveis. Por exemplo, para obter 15 V podemos ligar dois Zener de 7,5 V em série, mas deve-se evitar o uso de um diodo de 12 V com um de 3,0 V (BRAGA, 2017).



Pesquise mais

Extrapole o conteúdo apresentado nessa unidade e procure aprender mais sobre diodos. Para começar, recomendamos a leitura da Seção 2.13 (p. 90-100), que traz aplicações práticas do diodo, do livro:

BOYLESTAD, R. L.; NASHIELSKY, L. **Dispositivos eletrônicos e teoria de circuitos**. 11. ed. São Paulo: Pearson Education do Brasil, 2013.

Em seguida, no capítulo 5, Diodos para aplicações especiais, do livro:

MALVINO, A.; BATES, D. J. **Eletrônica: diodos, transistores e amplificadores**. 7. ed. concisa. Porto Alegre: AMGH, 2011.

Sem medo de errar

Relembrando, você precisa atualizar o circuito de um produto eletroeletrônico para eliminar o uso de pilhas construindo uma fonte de alimentação CC. Seu primeiro passo é calcular a tensão necessária para alimentar a carga (nesse caso, a própria cadeia de descanso). Como já sabemos, ela funciona com quatro pilhas do tipo C ligadas em série. Como cada pilha fornece 1,5 V, a tensão de carga é dada por:

$$V_L = 4 \cdot 1,5 = 6 \text{ V}.$$

Como a potência do circuito é de 0,6 W, a corrente de carga pode ser obtida como

$$I_L = \frac{0,6}{6} = 100 \text{ mA}.$$

O seu transformador tinha uma relação de espiras de 12:1, portanto, ele é capaz de fornecer, quando ligado na tomada, uma tensão de 10 V CA.

Com essas informações, vamos começar o projeto da fonte de tensão CC pelo retificador e, como esse transformador não apresentava tap central, será preciso montar um circuito em ponte para uma retificação completa.

Agora, vamos calcular o capacitor para o filtro, afinal não queremos que haja uma ondulação alta na tensão fornecida para o circuito. Como projetamos um retificador de onda completa, a frequência da tensão fornecida por ele é o dobro da do sinal de entrada, de modo que o seu período é dado por:

$$T = \frac{1}{f} = \frac{1}{2 \cdot 60} = 8,3 \text{ ms}.$$

A escolha da quantidade de ondulação permitida é uma decisão do projetista. Se desejarmos uma ondulação de no máximo $1 V_{P-P}$, que representa 10% da tensão de pico, e portanto, um valor razoável para o nosso projeto, aplicando a relação (1.10), temos:

$$C = \frac{0,1}{1} \cdot 8,3 \cdot 10^{-3} = 830 \text{ } \mu\text{F}$$

Assim, o valor do capacitor deve ser maior ou igual a **830 μF** e o valor comercial mais próximo que você encontrou foi de **1000 μF** .

Nesse momento, temos um retificador que fornece uma tensão de 10 V CC com ondulação de $1 V_{P-P}$ e sabemos que a carga necessita de uma tensão regulada em 6 V. Portanto, a diminuição de tensão deve ser de 4 V. Esse valor deverá ser a queda de tensão nos terminais de R_Z , assim, sendo a corrente de carga de 100 mA e fazendo a corrente no Zener como sendo 50 mA, temos:

$$R_Z = \frac{V}{I_{\text{total}}} = \frac{4}{0,1 + 0,05} = 26,67 \text{ } \Omega.$$

A potência dissipada no resistor é calculada como:

$$P = V \cdot I = 4 \cdot 0,15 = 0,6 \text{ W}.$$

Optaremos por usar um resistor de $27\ \Omega$ de 2 W, para aumentar a confiabilidade.

A potência dissipada no diodo será:

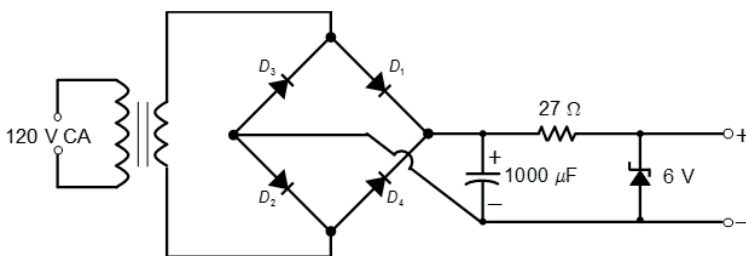
$$P = V \cdot I = 6 \cdot 0,05 = 0,3\ \text{W}.$$

Mais uma vez, para aumentar a confiabilidade, se considerarmos que a carga for desconectada, o Zener terá de dissipar uma potência consideravelmente maior, pois toda a corrente (150 mA) fluirá pelo Zener. Portanto,

$$P = V \cdot I = 6 \cdot 0,15 = 0,9\ \text{W}.$$

Logo, podemos usar um diodo Zener de 1 W. O projeto do circuito pode ser visto na Figura 1.45.

Figura 1.45 | Fonte de tensão regulada



Fonte: elaborada pelo autor.

Avançando na prática

Regulador Zener

Descrição da situação-problema

Segundo Braga (2017) o diodo Zener é um dispositivo eletrônico fundamental no projeto de diversos tipos de fontes, reguladores de tensão, referências ou circuitos de limitação de sinais e, como vimos, ele é um tipo de diodo especial que pode operar no sentido inverso, sem que a tensão de ruptura o danifique.

Na eletrônica, é muito comum que, em determinados circuitos, deseje-se que a tensão de saída seja estável, ou seja, isenta de qualquer variação ou ondulação. Podemos tomar como exemplo os equipamentos odontológicos que funcionam com um micromotor

CC, como o mostrado na Figura 1.46. A tensão de alimentação do motor não pode variar, pois isso causaria variação na velocidade de rotação e consequentemente trepidação no instrumento, prejudicando a prática do profissional.

Figura 1.46 | Instrumento odontológico com micromotor elétrico



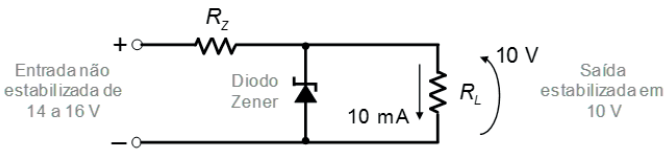
Fonte: <<https://www.istockphoto.com/br/foto/dentista-local-com-um-instrumento-de-corte-gm674266362-124426063>>. Acesso em: 7 jun. 2018.

Portanto, vamos imaginar a seguinte situação de projeto: o equipamento odontológico é ligado na rede elétrica e, para alimentar o motor CC, já foi projetada uma fonte de tensão CC com uma ondulação de 14 V a 16 V. Porém, notam-se recorrentes trepidações no manuseio do equipamento. Dessa forma, surgem os seguintes questionamentos: é possível evitar as trepidações no motor CC por meio de um regulador de tensão? Nesse projeto, considere que o motor CC é alimentado com uma tensão de 10 V e uma corrente de 10 mA.

Resolução da situação-problema

Nesse caso, a saída mais simples e eficiente é projetar um regulador de tensão com o diodo Zener, como pode ser visto no circuito da Figura 1.47.

Figura 1.47 | Regulador de tensão



Fonte: elaborada pelo autor.

Para isso, podemos modelar o motor CC como uma resistência de carga dada por:

$$R_L = \frac{V}{I} = \frac{10}{10 \cdot 10^{-3}} = 1 \text{ k}\Omega$$

Agora, é preciso escolher o valor de R_Z que leve o diodo para seu estado ligado. Primeiramente, removemos o diodo do circuito e aplicamos a regra do divisor de tensão:

$$V_L = \frac{R_L V_{CC}}{R_Z + R_L}$$

Como queremos o diodo em seu estado ligado, $V_L \geq V_Z$, utilizaremos o pior caso da tensão de entrada $V_{CC} = 14 \text{ V}$, assim:

$$V_L = \frac{1000 \cdot 14}{R_Z + 1000}$$

Portanto:

$$\frac{1000 \cdot 14}{R_Z + 1000} \geq 10$$

$$\frac{14000}{10} \geq R_Z + 1000$$

$$R_Z + 1000 \leq 1400$$

$$R_Z \leq 400 \Omega$$

Dessa forma, podemos usar qualquer resistor menor do que 400Ω para que o diodo Zener esteja ligado. Comercialmente, temos o resistor de 390Ω .

Faça valer a pena

1. Segundo Schuler (2013), a corrente alternada flui em ambas as direções pelo condutor e a corrente contínua, em apenas uma direção. Como os diodos permitem que a corrente flua em apenas uma direção, eles podem ser utilizados como retificadores.

Nesse contexto, avalie as afirmações a seguir.

- I. Em um retificador de onda completa e transformador com tap central, o valor médio da tensão de saída é o dobro do valor médio da tensão de saída de um retificador de meia onda.
- II. Em um retificador de onda completa em ponte o valor médio da tensão de saída é quatro vezes o valor médio da tensão de saída de um retificador de meia onda.
- III. O circuito retificador em ponte, embora use mais diodos do que o retificador de onda completa com transformador com tap central, geralmente é desejável economicamente por questões de projeto, como o tamanho do transformador.

É correto o que se afirma em:

- a) I e II, apenas.
- b) II e III, apenas.
- c) I e III, apenas.
- d) I, apenas.
- e) III, apenas.

2. Segundo Schuler (2013), capacitores são dispositivos armazenadores de energia que podem ser carregados pela fonte e posteriormente devolver essa carga elétrica para a carga. Enquanto o retificador produz o valor de pico da saída, a corrente de carga flui e carrega o capacitor. Depois, quando a tensão no retificador começa a diminuir, o capacitor passa a descarregar fornecendo corrente à carga. Como essa corrente de carga está sempre sendo mantida, a tensão de carga, também se manterá.

Escolha um filtro capacitivo para um circuito retificador de meia onda, alimentado na rede, de modo que, quando a corrente de carga for 1 A, o valor da ondulação seja menor ou igual a $2 V_{P-P}$.

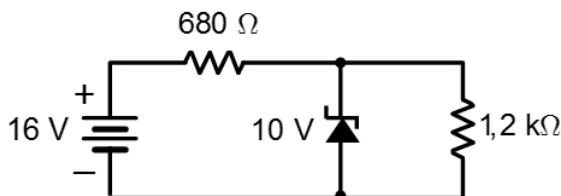
Assinale a alternativa que contém o valor do capacitor correto.

- a) $8,3 \mu\text{F}$.
- b) 8300 F .
- c) 8300 mF .
- d) $8,3 \text{ F}$.
- e) $8300 \mu\text{F}$.

3. O diodo Zener é um dispositivo eletrônico fundamental no projeto de diversos tipos de fontes, reguladores de tensão, referências ou circuitos de limitação de sinais. Como vimos, ele é um tipo de diodo especial que pode operar no sentido inverso sem que a tensão de ruptura o danifique.

Considere o circuito da figura a seguir:

Figura | Regulador de tensão



Fonte: elaborada pelo autor.

Assinale a alternativa que indica o estado do diodo e a potência dissipada por ele.

- a) Ligado, 5 mW.
- b) Desligado, 5 mW.
- c) Ligado, nula.
- d) Desligado, nula.
- e) Ligado, 5 W.

Referências

BOYLESTAD, R. L.; NASHELSKY, Louis. **Dispositivos eletrônicos e teoria de circuitos**. 11. ed. São Paulo: Pearson Education do Brasil, 2013.

BRAGA, N. C. **Séries comuns de diodos zener**. 2017. Disponível em: <<http://www.newtoncbraga.com.br/index.php/artigos/49-curiosidades/3983-art540.html>>. Acesso em: 7 jun. 2018.

CALISTER, W. D.; RETHWISCH, D. G. **Ciência e engenharia dos materiais**. 9. ed. Rio de Janeiro: LTC, 2018.

CRUZ, E. C. A.; CHOUERI JÚNIOR, S. **Eletrônica aplicada**. 2. ed. São Paulo: Editora Érica Ltda, 2013.

MALVINO, A.; BATES, D. J. **Eletrônica: diodos, transistores e amplificadores**. 7. ed. concisa. Porto Alegre: AMGH, 2011.

MARQUES, A. E. B.; CHOUERI JÚNIOR, S.; CRUZ, E. C. A. **Dispositivos semicondutores: diodo e transistores**. 13. ed. São Paulo: Editora Érica Ltda, 2013.

NOVA ELETRONICA. **Rádio galena: o rádio de cristal – o início da era dos semicondutores**. Disponível em: <<http://blog.novaeletronica.com.br/radio-galena-o-inicio-da-era-dos-semicondutores/>>. Acesso em: 7 jun. 2018.

SCHULER, C. **Eletrônica I**. 7. ed. Porto Alegre: AMGH, 2013.

TAITRON **Components incorporated. Germanium Glass Diode 1N60/1N60P**. São Paulo: TAITRON Components incorporated e representações do Brasil Ltda, [s.d.]. Disponível em: <https://www.posttenebraslab.ch/wiki/_media/projects/diodegermanium-1n60-0_3v.pdf>. Acesso em: 25 maio 2018.

THOMSON, J. J. Cathode Rays. **Philosophical Magazine**, [S.l.], v. 44, p. 293, 1897.

Transistores bipolares de junção (TBJ)

Convite ao estudo

Os transistores são dispositivos de estado sólido semelhantes aos diodos estudados na unidade anterior. No entanto, são mais complexos e podem ser utilizados de diversas formas, e por isso podemos dizer que o transistor é o componente ativo mais importante na eletrônica e sua descoberta tornou possível a revolução dos computadores e equipamentos eletrônicos. Atualmente os transistores têm substituído quase todos os dispositivos eletromecânicos, a maioria dos sistemas de controle aparecem em grandes quantidades em tudo que envolva eletrônica, desde os computadores aos carros. Na prática, hoje seria difícil encontrar um equipamento eletrônico que não possua um transistor em seu circuito, seja como um componente discreto ou internamente em um circuito integrado (CI), que pode possuir até mesmo milhões de transistores.

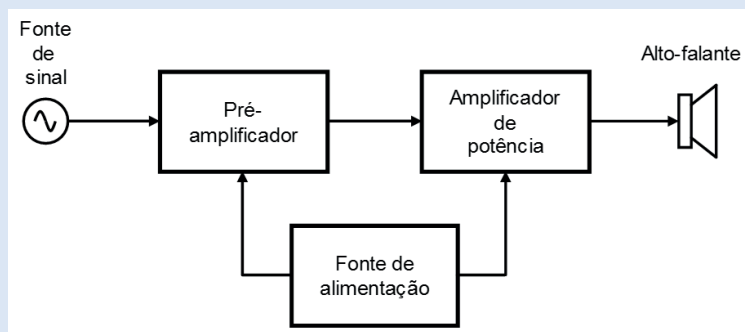
Mesmo com a evolução de eletrônica para o mundo da microeletrônica dos circuitos integrados é de extrema importância que o profissional de eletrônica conheça as características e funcionamento dos transistores, pois mesmo internamente em um CI, as propriedades do transistor pouco mudam.

Há dois tipos principais de transistores: nesta unidade aprenderemos sobre transistores bipolar de junção (TBJs), enquanto a próxima unidade tratará dos transistores de efeito de campo, hoje o tipo dominante em eletrônica digital. Apenas fazendo uma comparação superficial, os TBJs se destacam pela precisão e baixo nível de ruído, enquanto

os FETs se destacam pelo baixo consumo de potência, alta impedância e comutação de alta corrente. Na primeira seção apresentaremos os aspectos básicos dos TBJs, como sua construção e operação e suas configurações de uso. Na segunda seção trataremos da polarização dos TBJs, para isso mostraremos o ponto quiescente e a reta de carga em um transistor e os principais circuitos de polarização na configuração emissor comum. Por fim, na terceira seção faremos uma análise CA dos TBJs como amplificadores. Dessa forma, surgem as seguintes questões: quais as aplicações dos TBJs e FETs? Como os circuitos integrados estão presentes no cotidiano do profissional de engenharia elétrica?

Para aprimorar seus conhecimentos, além do conteúdo teórico, nesta unidade apresentaremos situações práticas que podem ocorrer no dia a dia do profissional de eletrônica. Tomaremos como exemplo o caso de um circuito amplificador de áudio, visto em seu diagrama de blocos na Figura 2.1.

Figura 2.1 | Diagrama de blocos de um amplificador de áudio



Fonte: elaborada pelo autor.

Embora este amplificador seja bastante simples, ele pode ter muitas aplicações como amplificar o som captado por um microfone de eletreto ou por um captador magnético de uma guitarra, ou ainda, amplificar o sinal de um intercomunicador.

Como estudo de caso focaremos apenas no estágio de pré-amplificação, nesta seção faremos a escolha da configuração

mais adequada para utilizar o transistor nesse tipo de amplificador, na segunda seção projetaremos o circuito de polarização e por fim, na Seção 2.3, faremos a análise AC. O conhecimento adquirido aqui facilmente poderá ser aplicado em outros casos de uso do transistor bipolar de junção.

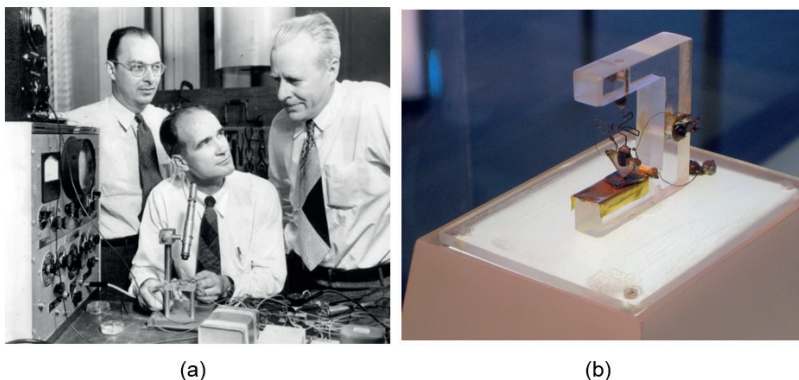
Seção 2.1

Aspectos básicos dos TBJs

Diálogo aberto

Se entre os anos de 1904 e 1947, a válvula foi o dispositivo eletrônico de maior interesse e desenvolvimento, em 1947, John Bardeen, Walter Brattain e William Shockley (Figura 2.2(a)) inventavam no Bell Labs um pequeno dispositivo semicondutor chamado **transistor** e isso mudaria o mundo (MACNEIL, 2016).

Figura 2.2 | (a) Bardeen, Brattain e Shockley; (b) primeiro transistor de ponto de contato



Fonte: <https://commons.wikimedia.org/wiki/File:Bardeen_Shockley_Brattain_1948.JPG>. Acesso em: 22 maio 2018; (b) <<http://www.computerhistory.org/siliconengine/invention-of-the-point-contact-transistor/>>. Acesso em: 22 maio 2018.

O transistor original (um transistor de contato de ponto), mostrado na Figura 2.1(b), era menor e mais leve, não precisava ser aquecido para funcionar e, por isso, não apresentava perdas por aquecimento. O que deixava ele com grande vantagem em relação às válvulas.

Hoje, o transistor é o componente essencial de um circuito eletrônico, desde um simples amplificador ou oscilador até o computador digital mais elaborado. Os circuitos integrados (CIs), que têm substituído em grande parte os circuitos construídos a partir de transistores discretos, são eles próprios apenas matrizes de

transistores e outros componentes construídos a partir de um único chip de material semicondutor. Por isso, mesmo que hoje a grande maioria de seus circuitos seja feita de CIs, um bom entendimento do funcionamento dos transistores é essencial, pois você precisa entender as propriedades de entrada e saída do CI, a fim de conectá-lo ao restante do seu circuito e ao mundo exterior.

Para fixar os conhecimentos a serem adquiridos adiante vamos pensar em uma situação prática envolvendo o emprego de transistores, bastante comum no campo da eletroeletrônica: o uso do transistor com amplificador. Para isso consideraremos o circuito de pré-amplificação do amplificador de áudio da Figura 2.1.

Nessa primeira etapa, vamos nos concentrar em responder duas perguntas básicas: qual é a configuração de uso do transistor mais adequada para ser usado como amplificador? Considerando que a corrente de entrada para polarização desse circuito é de aproximadamente **4,8 μA** e a sua corrente de saída é de **2 mA**, qual é o ganho de corrente desse transistor? Indique, também, um transistor comercial que pode ser usado no amplificador. A seguir apresentaremos os conhecimentos teóricos para te ajudar nessa etapa de projeto.

Bons estudos!

Não pode faltar

O **transistor** é um dispositivo semicondutor de três camadas que tem como propriedade a capacidade de poder **controlar a corrente** que flui por ele. Ele pode consistir em duas camadas do tipo p e uma camada do tipo n, ou em duas camadas do tipo n e uma camada do tipo p. No primeiro caso, o mesmo é denominado **transistor pnp** e no segundo **transistor npn**, como mostrados na Figura 2.3, com a polarização apropriada.

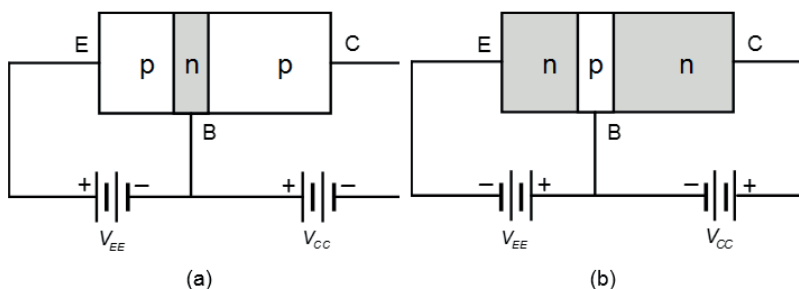


Assimile

A sigla TBJ, de **transistor bipolar de junção** (em inglês, BJT – *bipolar junction transistor*) é aplicada a esse dispositivo de três terminais. Uma vez que as lacunas e elétrons participam do processo de injeção

no material com polarização opostas, elucidada a utilização do termo **bipolar** (BOYLESTAD; NASHELSKY, 2013). Se apenas um portador é empregado (elétron ou lacuna), o dispositivo é considerado **unipolar**, como é o caso do diodo Schottky.

Figura 2.3 | Tipos de transistor (a) pnp e (b) npn

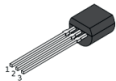
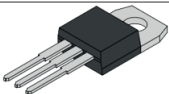


Fonte: adaptada de Boylestad e Nashelsky (2013, p. 116).

Os terminais da extremidade são chamados de **emissor** (E) e **coletor** (C) e a camada central de **base** (B). A camada do emissor é fortemente dopada, e tem como função emitir portadores de carga para a camada da base, que tem uma dopagem média, de modo que a maioria dos portadores lançados pelo emissor conseguem atravessá-la. O coletor possui uma dopagem leve, e coleta os portadores que vem da base. As camadas externas possuem largura maiores que as camadas internas de material do tipo p ou n. Segundo Boylestad e Nashelsky (2013) a razão entre a largura total e a largura da camada central pode ser de 150:1. Ainda, a dopagem da camada interna também é consideravelmente menor em relação às externas (normalmente 1:10 ou menos), contribuindo para reduzir a condutividade (aumentar a resistência) desse material, limitando o número de portadores “livres”.

O transistor é hermeticamente fechado em um encapsulamento plástico ou metálico. No Quadro 2.1 podemos ver exemplos de transistores, o código do seu encapsulamento e a sua potência máxima.

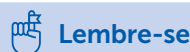
Quadro 2.1 | Aspecto físico dos transistores

Aspecto físico	Encapsulamento	Potência máxima
	TO-92	1 W
	TO-220	100 W
	T0-3	200 W

Fonte: adaptado de Marques (2013, p. 110).

Para descrever a **operação básica** de um transistor usaremos o transistor pnp da Figura 2.3(a), mas salientamos que a operação de um transistor npn é exatamente igual, desde que troquemos as lacunas pelos elétrons. Na Figura 2.4(a) o transistor pnp está sujeito somente à polarização base-emissor, ou seja, sem a polarização base-coletor. A região de depleção teve a largura reduzida devido à diferença de potencial aplicada, resultando em um denso fluxo de portadores majoritários do material do tipo p para o material do tipo n. Note que essa situação é semelhante ao diodo polarizado diretamente da unidade anterior.

Em uma segunda situação (Figura 2.4(b)), removemos a polarização base-emissor do transistor pnp e voltamos com a polarização base-coletor. Nesse caso, o fluxo de portadores majoritários é nulo, o que resulta em apenas um pequeno fluxo dos portadores minoritários, causando inclusive um aumento da camada de depleção. Essa situação é análoga ao diodo reversamente polarizado. Resumindo, nos TBJs uma junção pn é polarizada diretamente, enquanto a outra é polarizada reversamente.

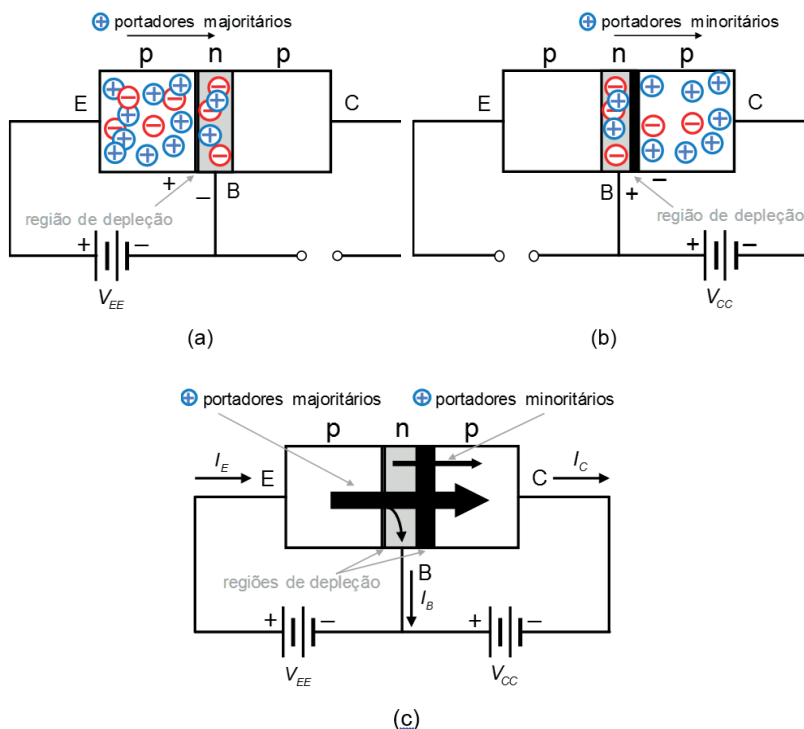


Lembre-se

Em um material do tipo p, as lacunas (⊕) são os portadores majoritários e os elétrons (⊖) são os portadores minoritários. No material tipo

n temos a situação inversa, elétrons como portadores majoritários e lacunas como portadores minoritários.

Figura 2.4 | Polarização de um transistor: (a) direta e (b) reversa e (c) fluxo resultante dos portadores majoritários e minoritários



Fonte: adaptada de Boylestad e Nashelsky (2013, p. 117).

Na Figura 2.4(c), os dois potenciais de polarização são aplicados ao transistor pnp e o fluxo resultante dos portadores majoritários e minoritários é indicado. Ao observar a largura das regiões de depleção, nota-se que a junção base-emissor está polarizada diretamente e que a base-coletor está polarizada reversamente.

Segundo Boylestad e Nashelsky (2013), muitos portadores majoritários se difundirão no material do tipo n através da junção pn polarizada diretamente. Como o material interno do tipo n é muito fino e tem baixa condutividade, um número muito baixo de

portadores majoritários seguirá para o terminal de base contribuindo para a formação da corrente de base I_B , que tem valor da ordem de microampères. Ainda segundo os autores, no caso da corrente de coletor, I_C , e de emissor, I_E têm valor da ordem de miliampères. Dessa forma, podemos deduzir que a maior parte dos portadores majoritários entra através da junção polarizada reversamente no material do tipo p conectado ao terminal coletor. Isso ocorre porque quando a junção np é polarizada reversamente os portadores majoritários se comportam como portadores minoritários, por haver uma injeção de portadores minoritários no material do tipo n da base.

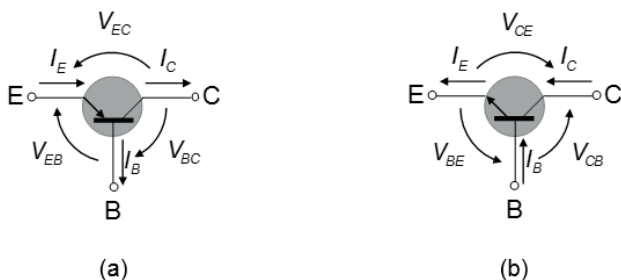
O valor da corrente do emissor é dado pela soma das correntes de base e de coletor. A corrente de coletor possui duas componentes devido aos portadores minoritários e majoritários. A corrente devido aos portadores minoritários é chamada **corrente de fuga** e tem símbolo I_{co} . Mas, melhorias técnicas na construção dos transistores resultam em níveis significativamente menores de I_{co} , de modo que seu efeito possa geralmente ser ignorado.



Assimile

Na Figura 2.5 temos a notação e os símbolos para o transistor na maior parte dos livros e manuais. Os sentidos das correntes refletem o fluxo convencional de lacunas, não de elétrons.

Figura 2.5 | Notação e símbolo de um transistor: (a) pnp e (b) npn



Fonte: elaborada pelo autor.

A seta do símbolo gráfico define o sentido da corrente de emissor através do dispositivo.

Para fazer a análise das correntes podemos considerar o transistor como um único nó e aplicar a lei de Kirchhoff para correntes, de modo que,

$$I_E = I_B + I_C \quad (2.1)$$

Já para a análise das tensões, aplicamos a lei de Kirchhoff para tensões, e obtemos para o transistor pnp:

$$V_{EC} = V_{EB} + V_{BC}, \quad (2.2)$$

e, para o transistor npn:

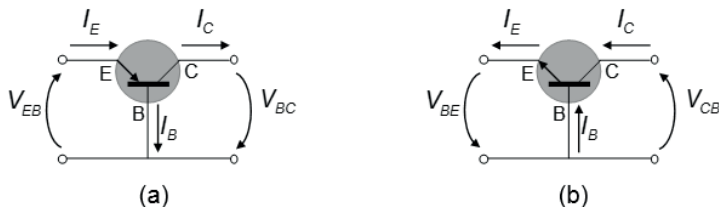
$$V_{CE} = V_{BE} + V_{CB}. \quad (2.3)$$

Os transistores podem ser utilizados em três configurações básicas: **base comum (BC)**, **emissor comum (EC)** e **coletor comum (CC)**. Em todas essas configurações, existe um terminal que é comum à entrada e a saída do circuito e, dessa forma, utiliza-se o termo “comum” em sua nomenclatura.

Visando facilitar o cálculo da polarização dos transistores, os fabricantes, em geral, fornecem duas funções na forma gráfica, relacionadas as características de entrada e saída, respectivamente. O mais comum é que sejam fornecidas as curvas da configuração EC, sendo que a partir delas é possível obter os parâmetros para as demais configurações (MARQUES, 2013).

Na configuração **base comum** o emissor é o terminal de entrada de corrente e o coletor o é o terminal de saída de corrente do circuito com o terminal de base comum às tensões de entrada e saída, como mostra a Figura 2.6.

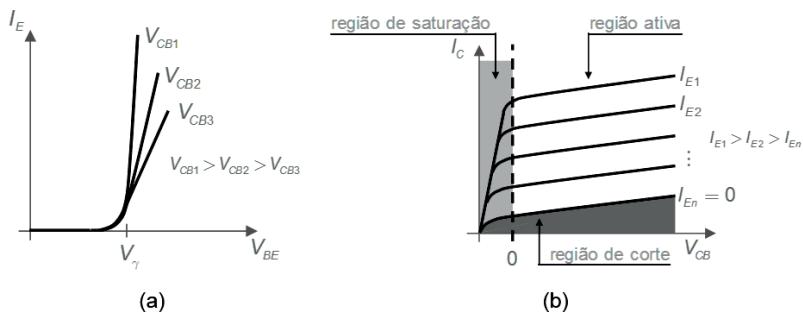
Figura 2.6 | Configuração base comum: (a) pnp e (b) npn



Fonte: elaborada pelo autor.

O conjunto de parâmetros de entrada para a configuração BC, mostrada na Figura 2.7(a), relaciona uma corrente de entrada I_E a uma tensão de entrada V_{BE} para diversos valores de tensão de saída V_{CB} . Observa-se que a característica de entrada, ou **de emissor**, assemelha-se à curva característica de um diodo, pois, como já vimos, a junção emissor-base funciona como um diodo polarizado diretamente. Com isso, a partir do momento em que a tensão de entrada vence a barreira potencial ($V_\gamma = 0,7 \text{ V}$ para o silício e $V_\gamma = 0,3 \text{ V}$ para o germânio), a corrente através da junção dispara, de modo que pequenas variações em V_{BE} são suficientes para grandes variações em I_E .

Figura 2.7 | Curva característica configuração BC: (a) entrada e (b) saída



Fonte: adaptada de Marques (2013, p. 118 e 119).

O conjunto de parâmetros de saída, mostrada na Figura 2.7(b), relaciona uma corrente de saída I_C com uma tensão de saída V_{CB} para diversos valores de corrente de entrada I_E . A característica de saída, ou **de coletor**, pode ser dividida em três regiões distintas, classificadas e elencadas em consonância do comportamento específico do transistor em cada uma delas. Na **região de corte**, as duas junções estão polarizadas reversamente, fazendo com que a corrente do coletor seja praticamente nula, portanto o transistor está cortado, como se ele estivesse desconectado do circuito. Na **região de saturação**, as duas junções estão polarizadas diretamente, fazendo com que uma pequena variação da tensão V_{CB} resulte em uma enorme variação da corrente do coletor, nesse caso o transistor está saturado. É como se os seus terminais estivessem em curto. Por fim, na **região ativa**, a junção emissor-base está polarizada diretamente e a base-coletor reversamente.

O transistor, na maior parte das aplicações, é usado operando na região ativa, principalmente na **amplificação de sinais**, mas por outro lado, trabalhando nas regiões de corte e saturação, o transistor comporta-se como uma **chave eletrônica**.

O **ganho de corrente** de um circuito qualquer é a relação entre a variação da corrente de saída pela variação da corrente de entrada, para uma tensão constante. Na configuração BC o ganho de corrente é chamado de α e é matematicamente definido por:

$$\alpha = \left. \frac{\Delta I_C}{\Delta I_E} \right|_{V_{CB}}.$$

Como, na região ativa, as curvas das correntes são praticamente paralelas aos eixos de tensão (ou seja, variam muito pouco com a variação de tensão), podemos reescrever a relação do ganho de corrente como:

$$\alpha = \frac{I_C}{I_E}. \quad (2.4)$$

Como $I_E = I_C + I_B$ podemos concluir que α é sempre menor que 1. Na prática, esse valor está entre 0,900 e 0,998.

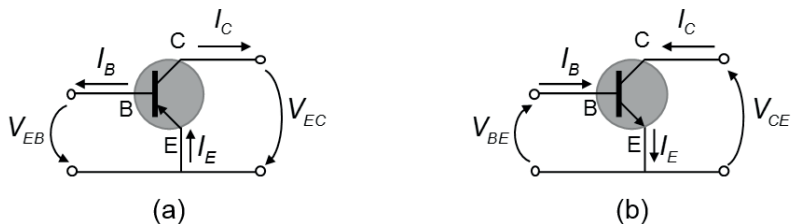


Refleta

Qual é a relação entre o ganho de corrente (e o seu valor na prática) e fato de a corrente de base ser muito pequena?

A configuração **emissor comum** é a mais utilizada nos circuitos transistorizados. Nessa configuração, a base é terminal de entrada de corrente e o coletor é o terminal de saída de corrente do circuito, sendo o emissor o terminal comum às tensões de entrada e saída, como mostra a Figura 2.8.

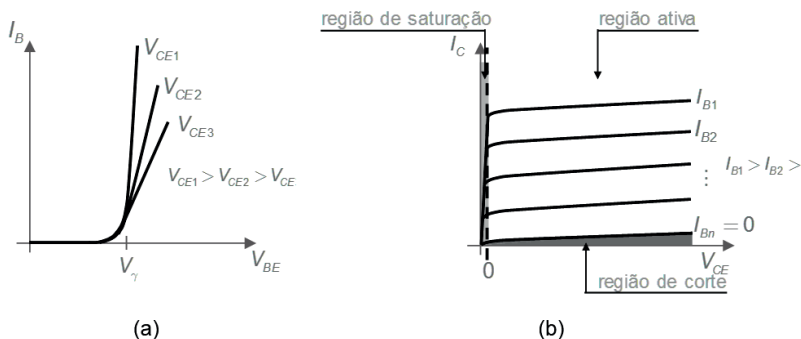
Figura 2.8 | Configuração emissor comum: (a) pnp e (b) npn



Fonte: elaborada pelo autor.

O conjunto de parâmetros de entrada para a configuração EC, mostrada na Figura 2.9(a), relaciona uma corrente de entrada I_B a uma tensão de entrada V_{BE} para diversos valores de tensão de saída V_{CE} . A curva característica de entrada, ou **de base**, é semelhante à da configuração BC, isso ocorre porque ambas têm a junção polarizada diretamente. Note que é possível controlar a corrente de base variando a tensão entre base e emissor.

Figura 2.9 | Curva característica configuração EC: (a) entrada e (b) saída



Fonte: adaptada de Marques (2013, p. 123 e 124).

O conjunto de parâmetros de saída, mostrada na Figura 2.9(b), relaciona uma corrente de saída I_C com uma tensão de saída V_{CE} para diversos valores de corrente de entrada I_B . A característica de saída, ou **de coletor**, é também muito parecida com a da configuração BC, mas devemos destacar que as curvas de I_B constante na região ativa são muito mais inclinadas. As regiões de trabalho do transistor na configuração EC são as mesmas que na configuração BC, porém,

agora na região de **corte** podemos considerar $I_C \cong 0$, na região de **saturação**, $V_{CE} \cong 0$ e na região **ativa** I_B como linear.

O **ganho de corrente** na configuração EC é chamado de β ou h_{FE} (do inglês, *forward current transfer ratio*) e é dado pela relação entre I_C e I_B , como segue:

$$h_{FE} = \beta = \frac{I_C}{I_B}. \quad (2.5)$$

Como I_C é muito maior que I_B , o ganho β é sempre muito maior que 1, ou seja, nessa configuração o transistor funciona como um amplificador de corrente.

Essa configuração apresenta, também, um elevado ganho de tensão, e por isso é muito utilizada na amplificação de sinais.



Exemplificando

É possível, e em geral necessário, relacionar o ganho de corrente EC com o ganho de corrente BC. Sabemos de (2.1) que

$$I_E = I_B + I_C,$$

E por (2.5) e (2.4) que,

$$I_B = \frac{I_C}{\beta} \text{ e } I_E = \frac{I_C}{\alpha}, \text{ portanto, substituindo em (2.1) temos,}$$

$$\frac{I_C}{\alpha} = \frac{I_C}{\beta} + I_C \rightarrow \frac{1}{\alpha} = \frac{1}{\beta} + 1 \rightarrow \beta = \alpha + \alpha \cdot \beta \rightarrow \beta = \alpha(1 + \beta)$$

De modo que

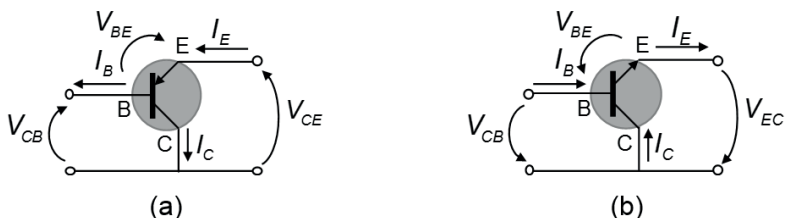
$$\alpha = \frac{\beta}{1 + \beta}, \quad (2.6)$$

ou

$$\beta = \frac{\alpha}{1 - \alpha}. \quad (2.7)$$

Por fim, na configuração **coletor comum**, chamada também de **seguidor de emissor**, a base é terminal de entrada de corrente e o emissor é o terminal de saída de corrente do circuito, sendo o coletor o terminal comum às tensões de entrada e saída, como mostra a Figura 2.10.

Figura 2.10 | Configuração coletor comum: (a) pnp e (b) npn



Fonte: elaborada pelo autor.

Para esta configuração não precisamos apresentar as curvas específicas de entrada e saída, pois podemos utilizar as mesmas da configuração EC. Isso se deve ao fato de sua curva característica de entrada relacionar I_B , V_{BE} e V_{CE} , e sua curva característica de saída relacionar I_E , V_{CE} e I_B , como na configuração EC, mostrada na Figura 2.9. Uma vez que I_E é praticamente igual a I_C , $\alpha \approx 1$.

A tensão de saída é uma réplica da tensão entrada, porém 0,7 V menos positiva. Por isso, à primeira vista este circuito pode parecer inútil, no entanto, pelo fato de sua impedância de entrada ser muito maior que a impedância de saída esse tipo de circuito requer menos potência da fonte de sinal para acionar uma dada carga. Por isso esse circuito é geralmente usado para casar impedâncias.



Pesquise mais

Os transistores, assim como outros dispositivos, possuem limitações que devem ser respeitadas para evitar danificar o componente. Para saber mais sobre esse tópico leia as páginas 128 e 129 do livro:

MARQUES, Angelo E. B.; CRUZ, Eduardo C. A ; CHOUERI Jr., Salomão.
Dispositivos semicondutores: Diodo e transistores. 13. ed. São Paulo: Editora Érica Ltda, 2013.

Sem medo de errar

Relembrando nossa situação prática, precisamos indicar o tipo de configuração a ser utilizada para o transistor na etapa de pré-amplificação no amplificador de áudio da Figura 2.1.

A configuração que devemos usar para isso é a **emissor comum**, pois, como vimos, essa configuração apresenta um elevado ganho de tensão, sendo a mais adequada para amplificar um sinal de áudio.

Como foi indicado para a polarização desse circuito, a corrente de entrada nesse caso I_B é aproximadamente **4,8 μA** e a sua corrente de saída, aqui I_C , é de **2 mA**. Como já sabemos o ganho de corrente

nessa configuração é dado por $h_{FE} = \beta = \frac{I_C}{I_B}$, de modo que,

$$h_{FE} = \frac{2 \cdot 10^{-3}}{4,8 \cdot 10^{-6}} = 416,6.$$

Em uma busca, encontramos o transistor BC548C, um transistor npn amplificador de uso geral, com ganho de corrente na configuração EC podendo variar de 420 a 800, como pode ser visto na Tabela 2.1, que foi retirada da folha de dados desse transistor.

Tabela 2.1 | Características elétricas – ligado

Symbol	Parameter	Test Conditions		Min	Max	Units
h_{FE}	DC Current gain	$V_{CE(sat)} = 5,0\text{ V}$,	548	110	800	
		$I_C = 2,0\text{ mA}$	548A	110	220	
			548B	200	450	
			548C	420	800	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = 10\text{ mA}$,			0,25	V
		$I_a = 0,5\text{ mA}$			0,60	V
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE(sat)} = 5,0\text{V}$,			0,70	V
		$I_C = 2,0\text{ mA}$			0,77	V
		$V_{CE(sat)} = 5,0\text{V}$,				
		$I_C = 10\text{ mA}$				

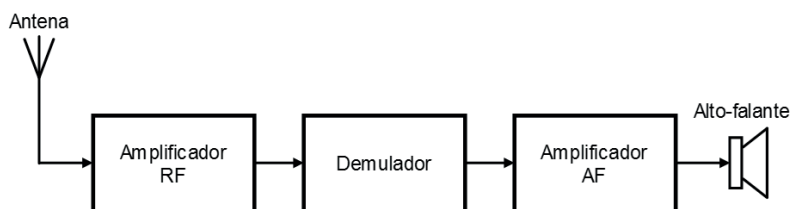
Fonte: Fairchild (1997, p. 2).

Folha de dados do transistor

Descrição da situação-problema

Segundo Boylestad e Nashelsky (2013) a folha de dados, ou *datasheet*, é o elo de comunicação entre o fabricante e o usuário, por isso é muito importante que as informações fornecidas sejam reconhecidas e interpretadas corretamente. Neste ponto já tivemos contato com a folha de dados do diodo 1N60. Agora pesquise pela folha de dados do transistor 2N4123, que é um transistor npn de uso geral bastante usado em amplificação de pequenos sinais, como um amplificador RF em um sistema receptor de FM, como o visto no diagrama de blocos da Figura 2.11.

Figura 2.11 | Diagrama de blocos de um receptor de FM



Fonte: elaborada pelo autor.

Tente extrair informações relevantes como tensão coletor-emissor, tensão coletor-base, tensão emissor-base, corrente de coletor contínua e outras informações que você julgar importantes.

Resolução da situação-problema

Vamos usar a folha de dados do 2N4123 produzido pela Fairchild como referência; como já sabemos cada fabricante irá apresentar as informações de maneira que lhe convém. É importante reforçar que os termos nas figuras apresentadas a seguir estão em inglês, pois, em sua grande maioria, as folhas de dados são disponibilizadas em inglês, por isso é importante que você esteja familiarizado com esses termos.

O 2N4123 é um transistor npn de uso geral, a identificação do encapsulamento e dos terminais são mostradas na Figura 2.12.

Figura 2.12 | Identificação e aparência do 2N4123



Fonte: Fairchild (2000, p. 1).

A Tabela 2.2 traz os valores de operação máximos permitidos para o 2N4123. Em que, V_{CEO} é a tensão coletor-emissor, V_{CBO} é a tensão coletor-base, V_{EBO} é a tensão emissor-base, I_C a corrente de coletor contínua e T_J e T_{stg} são a faixa de temperatura da junção para armazenamento e operação.

Tabela 2.2 | Especificações máximas ($T_A = 25\text{ }^{\circ}\text{C}$)

Symbol	Parameter	Values	Units
V_{CEO}	Collector-Emitter Voltage	30	V
V_{CBO}	Collector-Base Voltage	40	V
V_{EBO}	Emitter-Base Voltage	5.0	V
I_C	Collector Current - Continuous	200	mA
T_J, T_{stg}	Operating and Storage Junction Temperature Range	-55 to +150	$^{\circ}\text{C}$

NOTES:

- 1) These ratings are based on a maximum junction temperature of 150 degrees C.
- 2) These are steady state limits. The factory should be consulted on applications involving pulsed or low duty cycle operations.

Fonte: Fairchild (2000, p. 1).

A Tabela 2.3 traz as características térmicas do 2N4123, em que P_D é a dissipação total do dispositivo, $R_{\theta JC}$ é a resistência térmica entre junção e encapsulamento e $R_{\theta JA}$ é a resistência térmica entre junção e o ambiente.

Tabela 2.3 | Características térmicas ($T_A = 25\text{ }^\circ\text{C}$)

Symbol	Characteristic	Max	Units
		2N4123	
P_D	Total Device Dissipation	625	mW
	Derate above 25 °C	5,0	mW / °C
$R_{\theta JC}$	Thermal Resistance, Junction to Case	83.3	°C / W
$R_{\theta JA}$	Thermal Resistance, Junction to Ambient	200	°C / W

Fonte: Fairchild (2000, p. 1).

As características elétricas são divididas em *desligado* (Tabela 2.4), *ligado* (Tabela 2.5) e *pequenos sinais* (Tabela 2.6), em que ligado e desligado referem-se aos limites em corrente contínua, e as características de pequenos sinais incluem os parâmetros importantes para a operação em corrente alternada.

Tabela 2.4 | Características elétricas – desligado ($T_A = 25\text{ }^\circ\text{C}$)

Symbol	Parameter	Test conditions	Min	Max	Units
$V_{(BR)CEO}$	Collector-Emitter Breakdown Voltage*	$I_C = 1,0\text{ mA}$, $I_B = 0$	30		V
$V_{(BR)CBO}$	Collector-Base Breakdown Voltage	$I_C = 1,0\text{ }\mu\text{A}$, $I_E = 0$	50		V

$V_{(BR)EBO}$	Emitter-Base Breakdown Voltage	$I_E = 1,0 \mu A$, $I_C = 0$	5,0		V
I_{CBO}	Collector Cutoff Current	$V_{CB} = 20 V$, $I_E = 0$		50	nA
I_{EBO}	Emitter Cutoff Current	$V_{EB} = 3,0 V$, $I_C = 0$		50	nA

Fonte: Fairchild (2000, p. 2).

Tabela 2.5 | Características elétricas – ligado* ($T_A = 25^\circ C$)

Symbol	Parameter	Test conditions	Min	Max	Units
h_{FE}	DC Current Gain	$V_{CE} = 1,0 V$, $I_C = 2,0 mA$ $V_{CE} = 1,0 V$, $I_C = 50 mA$	30 25	150	V
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C = 50 mA$, $I_B = 5,0 mA$	50	0,3	V
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	$I_C = 50 mA$, $I_B = 5,0 mA$	5,0	0,95	V

*Pulse Test: Pulse Width $\leq 300\mu s$. Duty Cycle $\leq 2.0\%$

Fonte: Fairchild (2000, p. 2).

Tabela 2.6 | Características elétricas – pequenos sinais ($T_A = 25^\circ C$)

Symbol	Parameter	Test conditions	Min	Max	Units
C_{ob}	Output Capacitance	$V_{CB} = 5,0 V$, $f = 100kHz$		4,0	pF

C_{ib}	Input Capacitance	$V_{EB} = 0,5 \text{ V}$, $f = 0,1 \text{ kHz}$		8,0	pF
h_{fe}	Small-Signal Current Gain	$I_C = 2,0 \text{ mA}$ $V_{CE} = 10 \text{ V}$, $f = 1,0 \text{ kHz}$ $I_C = 10 \text{ mA}$, $V_{CE} = 20 \text{ V}$, $f = 100 \text{ kHz}$	50 2,5	200	
f_T	Current Gain – Bandwidth Product	$I_C = 10 \text{ mA}$ $V_{CE} = 20 \text{ V}$, $f = 100 \text{ kHz}$	250		MHz
NF	Noise Figure	$V_{CE} = 5,0 \text{ V}$, $I_C = 100 \mu\text{A}$ $R_s = 1,0 \text{ k}\Omega$ $B_w = 10 \text{ Hz to } 15,7 \text{ kHz}$		6,0	dB

Fonte: Fairchild (2000, p. 2).

Faça valer a pena

1. O **transistor** é um dispositivo semicondutor de três camadas que tem como princípio a capacidade de poder **controlar a corrente** que flui por ele. Os terminais da extremidade são chamados de **emissor** (E) e **coletor** (C) e a camada central de **base** (B).

Em relação aos terminais do transistor bipolar de junção analise as afirmações a seguir.

- I. A camada do emissor é fortemente dopada, e tem como função emitir portadores de carga para a camadas da base.
- II. A camada de base é levemente dopada de modo que a maioria dos portadores lançados pelo emissor conseguem atravessá-la.
- III. O coletor possui uma dopagem leve, e coleta os portadores que vem da base.

De acordo com as considerações anteriores, é correto o que se afirma em:

- a) I e III, apenas.
- b) I e II, apenas.
- c) II e III, apenas.
- d) I, apenas.
- e) I, II e III.

2. Na configuração **base comum** o emissor é o terminal de entrada de corrente e o coletor é o terminal de saída de corrente do circuito com o terminal de base comum às tensões de entrada e saída. O conjunto de parâmetros de saída relaciona uma corrente de saída I_C com uma tensão de saída V_{CE} para diversos valores de corrente de entrada I_B .

Sobre a configuração base comum analise as afirmações a seguir:

- I. Na **região de corte**, as duas junções estão polarizadas reversamente, fazendo com que a corrente do coletor seja praticamente nula.
- II. Na **região de saturação**, as duas junções estão polarizadas diretamente, fazendo com que uma pequena variação da tensão V_{CB} resulte em uma enorme variação da corrente do coletor.
- III. O transistor pode se comportar como uma chave eletrônica alternando entre as regiões de corte e saturação. Na região de corte o transistor funciona como um curto-circuito e na região de saturação ele funciona como um circuito aberto.
- IV. Na **região ativa**, a junção emissor-base está polarizada diretamente e a base-coletor reversamente. Nessa região o transistor funciona como um amplificador de sinais.

De acordo com as considerações anteriores, é correto o que se afirma em:

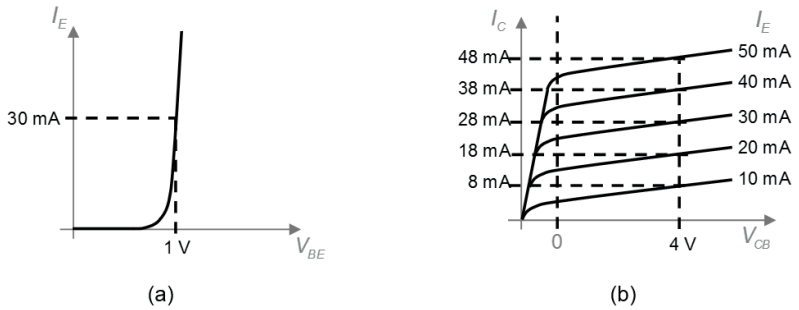
- a) I, III e IV, apenas.
- b) II e III, apenas.
- c) I, II e IV, apenas.
- d) III e IV, apenas.
- e) I, II, III e IV.

3. O efeito amplificação, denominado ganho de corrente, pode ser expresso matematicamente pela relação entre a variação da corrente de saída pela variação da corrente de entrada. Na configuração base comum,

o ganho de corrente é chamado α , na configuração coletor comum o ganho de corrente é denominado β .

Considere os gráficos da Figura 2.13 com as características de entrada e saída para um certo transistor na configuração base comum.

Figura 2.13 | Curva característica configuração BC: (a) entrada e (b) saída



Fonte: elaborada pelo autor.

A curva característica de entrada foi obtida para a tensão de saída constante $V_{CB} = 4 \text{ V}$.

Considerando uma tensão de entrada $V_{BE} = 1 \text{ V}$, calcule os ganhos de corrente em base comum e em emissor comum.

Em relação aos cálculos realizados, os valores corretos são:

- a) $\alpha = 14$ e $\beta = 0,933$.
- b) $\alpha = 0,933$ e $\beta = 14$.
- c) $\alpha = 0,600$ e $\beta = 1,500$.
- d) $\alpha = 0,933$ e $\beta = 0,480$.
- e) $\alpha = 1,267$ e $\beta = -4,750$.

Seção 2.2

Polarização CC dos TBJs

Diálogo aberto

Quando precisamos analisar ou projetar um amplificador com transistor, é preciso conhecer as respostas em corrente contínua (CC) e corrente alternada (CA) do sistema. Segundo Boylestad e Nashelsky (2013) qualquer aumento de tensão, corrente ou potência CA é resultado de uma transferência de energia das fontes CC aplicadas. Portanto, a análise ou projeto de qualquer amplificador eletrônico utiliza duas componentes: as respostas CA e CC. Isso não vem a ser um problema, pois pelo teorema da superposição, as análises CC e CA podem ser feitas separadamente, sem prejuízo, desde que se tenha em mente que os parâmetros CC escolhidos influenciam na resposta CA e vice-versa.

Para fixar os conhecimentos a serem adquiridos adiante, vamos retomar a situação prática proposta na seção anterior, em que projetaremos o estágio de pré-amplificação de um amplificador de áudio. Já escolhemos a configuração **emissor comum** como a mais adequada para esse circuito, agora devemos projetar o circuito de polarização para ele. Nesse momento, devemos nos atentar para algumas novas informações. A fonte de alimentação que estamos utilizando é de 12 V. E lembre-se que escolhemos na etapa anterior utilizar o transistor BC548C. Para que seu transistor funcione como um amplificador em que ponto de operação ele deve estar atuando? Os conhecimentos técnicos para ajudá-lo nessa etapa do projeto serão apresentados a seguir. Aprenderemos a trabalhar com a reta de carga do transistor em suas curvas características e conheceremos alguns circuitos de polarização típicos.

Bons estudos!

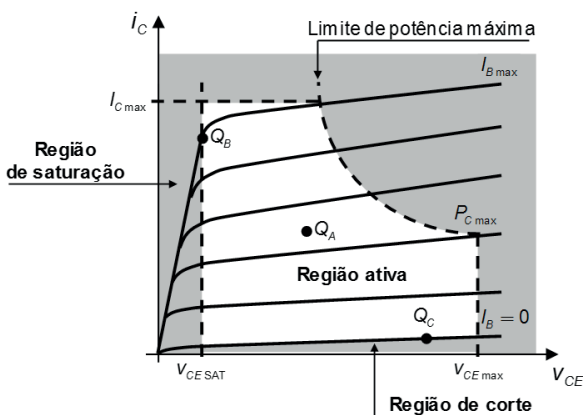
Não pode faltar

Em eletrônica, entendemos por **polarização** a aplicação de tensões CC em um circuito, resultando no estabelecimento de

valores fixos de corrente e tensão. Polarizar um transistor bipolar de junção (TBJ) é definir o seu **ponto de operação** em corrente contínua. Ressalta-se que o ponto de operação é fixo, e sendo também denominado **ponto quiescente** (quiescente significa *repouso*), ou ponto Q. Fixando o ponto Q na curva característica do coletor, condicionamos sua fixação também na curva característica de base.

Assim, das três tensões e três correntes do transistor é suficiente fixar apenas as tensões V_{BE} e V_{CE} e as correntes I_B e I_C para definir o ponto de operação. A Figura 2.14 indica três pontos quiescentes, de A à C, na curva característica de coletor de um determinado transistor. Segundo Boylestad e Nashelsky (2013), o circuito de polarização pode ser projetado para estabelecer a operação do dispositivo em qualquer ponto dentro da região ativa.

Figura 2.14 | Pontos de operação dentro dos limites de operação de um transistor



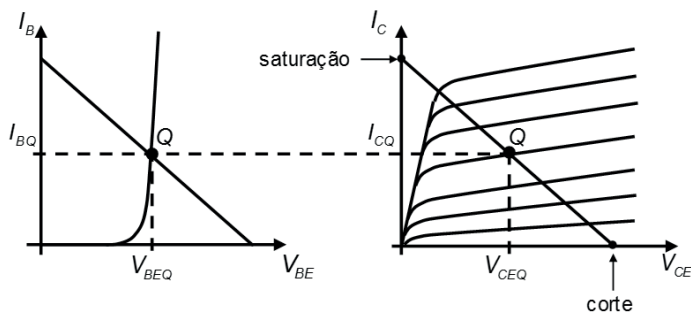
Fonte: adaptada de Marques (2013, p. 134).

Os valores máximos permitidos para os parâmetros, de acordo com Boylestad e Nashelsky (2013), são indicados pelo segmento de reta horizontal para a corrente máxima de coletor $I_{C\max}$, pelo segmento de reta vertical para a tensão máxima entre coletor e emissor $V_{CE\max}$ e a curva $P_{C\max}$ indica o limite máximo de potência. Nos extremos inferiores, como já sabemos, estão as regiões de corte, definida por $I_B \leq 0 \mu A$, e a região de saturação definida por $V_{CE} \leq V_{CEsat}$. Portanto, o ponto Q_A encontra-se na **região**

ativa, possibilitando grandes variações na corrente de entrada i_B , na corrente de saída i_C e na tensão de saída v_{CE} . O ponto Q_B está localizado na **região de saturação**, permitindo apenas que i_B e i_C tenham variações negativas e que v_{CE} tenha variações positivas. Por fim, o ponto Q_C encontra-se na **região de corte**, permitindo somente variações positivas de i_B e i_C e variações negativas de v_{CE} . Operar fora dos limites máximos pode reduzir consideravelmente a vida útil do dispositivo.

O lugar geométrico de todos os pontos quiescente possíveis para uma determinada polarização é chamado **reta de carga**. Na prática, com o valor de V_{CC} e dos resistores de polarização é possível definir a reta de carga nas curvas características de base e de coletor, como mostrado na Figura 2.15.

Figura 2.15 | Reta de carga nas curvas características de base e de coletor



Fonte: adaptada de Markus (2008, p. 128).

A reta de carga limita a localização do ponto quiescente sobre ela. Para obtê-la é necessário conhecer apenas dois pontos de operação e sua obtenção depende da configuração adotada para o transistor.

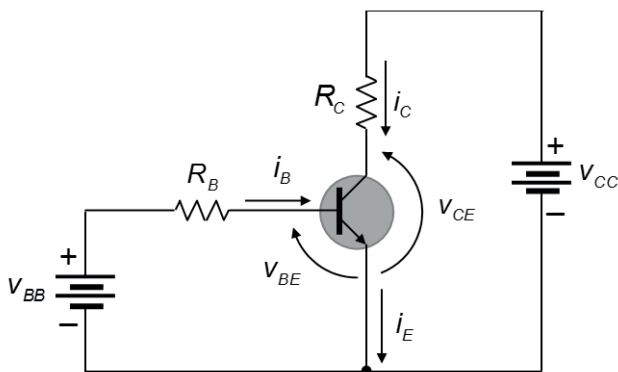
Como sabemos, o TBJ pode ser polarizado em três configurações diferentes: **emissor comum**, **base comum** e **coletor comum**. Lembre-se de que o terminal comum é aquele que pertence tanto à malha de entrada quanto à malha de saída.

Segundo Markus (2008), na prática, a configuração emissor comum é a mais utilizada e por isso daremos destaque para

ela, analisando os três principais circuitos de polarização dessa configuração. Mas, é importante frisar que o procedimento de polarização é bastante semelhante, independente do transistor, configuração ou circuito utilizado.

Como já vimos, nessa configuração a junção base-emissor é polarizada diretamente e a junção base-coletor reversamente, a maneira mais simples de se obter essa polarização seria com duas baterias e dois resistores para limitar as correntes e fixar o ponto quiescente do circuito, como podemos ver na Figura 2.16.

Figura 2.16 | Circuito de polarização em emissor comum



Fonte: adaptada de Marques (2013, p. 140).

Faremos nossa análise considerando apenas o transistor npn, mas o resultado é análogo no transistor pnp. Considere a **malha de entrada**: $R_B i_B + V_{BE} = V_{BB}$, de modo que a equação para obter R_B é dada por:

$$R_B = \frac{V_{BB} - V_{BE}}{i_B} \quad (2.8)$$

E, considerando a **malha de saída**: $R_C i_C + V_{CE} = V_{CC}$, portanto, a equação para R_C é:

$$R_C = \frac{V_{CC} - V_{CE}}{i_C} \quad (2.9)$$

Nesta configuração, podemos também polarizar o transistor para operar na região de saturação e corte de maneira que ele funcione

como uma **chave**. A fonte de polarização da base passa a ser o sinal de entrada que controla o transistor, cortando-o ou saturando-o.

Para que o transistor opere em Q_B (Figura 2.14), na região de saturação, é necessário que a tensão de entrada, V_E , seja maior que o valor de V_{BE} de condução, fazendo com que a corrente de coletor seja máxima.

Para dimensionar R_C e R_B consideramos a **malha de entrada** $V_{RB} = V_E - V_{BE}$, e a malha de saída $V_{RC} = V_{CC} - V_{CE}$. Assim temos:

$$R_B = \frac{V_E - V_{BE}}{i_B} \text{ e } R_C = \frac{V_{CC} - V_{CE}}{i_C} \quad (2.10)$$



Assimile

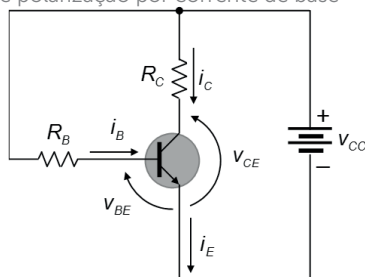
O corte do transistor depende apenas da tensão de entrada V_E , por isso o cálculo da polarização considera apenas os parâmetros de saturação.

Um transistor comum, quando saturado, costuma apresentar $V_{CE\text{ SAT}} = 0,3 \text{ V}$ e um determinado valor mínimo de ganho de corrente entre 10 e 50 para garantir a saturação. Portanto, podemos adequar (2.10) de modo que:

$$R_B = \frac{V_E - V_{BE}}{i_{B\text{ SAT}}} \text{ e } R_C = \frac{V_{CC} - V_{CE}}{i_{C\text{ SAT}}}.$$

Para eliminar a fonte de alimentação V_{BB} da base, podemos utilizar o circuito de **polarização por corrente de base constante** mostrado na Figura 2.17; nele é feito um divisor de tensão entre o resistor de base e a junção base-emissor, com $R_B > R_C$ para garantir que a junção base-coletor seja reversamente polarizada.

Figura 2.17 | Circuito de polarização por corrente de base



Fonte: adaptada de Marques (2013, p. 141).

Como podemos considerar V_{BE} constante na região ativa, podemos considerar também a tensão V_B em R_B como constante. Por isso, a corrente de base I_B tende a manter-se praticamente constante. Para obter R_B considere a **malha de entrada**: $R_B i_B + V_{BE} = V_{CC}$, de modo que:

$$R_B = \frac{V_{CC} - V_{BE}}{i_B} \quad (2.11)$$

E, para obter R_C , considere a **malha de saída**: $R_C i_C + V_{CE} = V_{CC}$, portanto:

$$R_C = \frac{V_{CC} - V_{CE}}{i_C} \quad (2.12)$$



Exemplificando

Considere que no circuito de polarização da Figura 2.17 esteja sendo usado o transistor BC549B, que tem, segundo sua folha de dados (SEMICONDUCTOR, 2001), ganho de corrente $h_{FE} = 200$. Sendo $V_{CC} = 10 \text{ V}$, vamos ver como determinar os resistores de polarização

para o ponto quiescente $V_{CEQ} = \frac{V_{CC}}{2}$, $I_{CQ} = 2 \text{ mA}$ e $V_{BEQ} = 0,7 \text{ V}$.

Com (2.12) calculamos R_C :

$$R_C = \frac{10 - 5}{2 \cdot 10^{-3}} = 2,5 \text{ k}\Omega. \text{ Adotamos o valor comercial } 2,4 \text{ k}\Omega.$$

A potência de R_C é obtida fazendo:

$$P_{RC} = R_C I_{CQ}^2 = 2,4 \cdot 10^3 \cdot (2 \cdot 10^{-3})^2 = 9,6 \text{ mW}, \text{ portanto, um resistor de } 2,4 \text{ k}\Omega \text{ com } 1/8 \text{ W de potência é suficiente.}$$

Para o cálculo de R_B , temos que primeiro encontrar a corrente de base:

$$I_{BQ} = \frac{I_{CQ}}{h_{FE}} = \frac{2 \cdot 10^{-3}}{200} = 10 \mu\text{A}. \text{ Assim, de (2.11):}$$

$$R_B = \frac{10 - 0,7}{10 \cdot 10^{-6}} = 930 \text{ k}\Omega. \text{ Adotamos o valor comercial } 910 \text{ k}\Omega.$$

A potência de R_B é obtida fazendo:

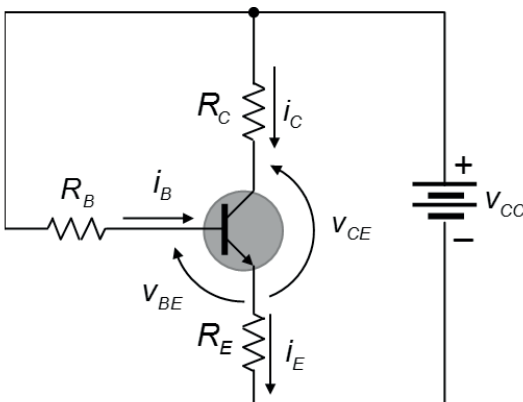
$P_{RB} = R_B I_{BQ}^2 = 910 \cdot 10^3 \cdot (10 \cdot 10^{-6})^2 = 91 \mu W$, portanto, um resistor de $910 \text{ k}\Omega$ com $1/8 \text{ W}$ de potência é suficiente.

Fique atento para o fato de que a escolha dos valores comerciais dos resistores causará um deslocamento no ponto quiescente, sendo necessário fazer uma análise do circuito com os valores escolhidos para saber se o transistor continua operando na região ativa.

Segundo Marques (2013), o circuito de polarização emissor comum com corrente de base constante é muito sensível a variações na temperatura. Uma forma de contornar esse problema é forçar uma realimentação negativa colocando em série com o emissor um resistor R_E .

Assim obtemos o circuito de **polarização com corrente do emissor constante**, mostrado na Figura 2.18. Caso haja aumento na corrente de coletor devido à temperatura, a corrente de emissor também aumentará, causando um aumento na diferença de potencial em R_C e R_E , provocando diminuição de V_{CEQ} , dando início a uma realimentação positiva que levaria à instabilidade.

Figura 2.18 | Circuito de polarização por realimentação do emissor



Fonte: adaptada de Marques (2013, p. 145).

No entanto, o aumento da tensão em R_E causa diminuição da tensão em R_B na malha de entrada, que por sua vez, provoca

diminuição em I_{BQ} e, conseqüentemente, em I_{CQ} , compensando o seu aumento inicial. Isso é o que chamamos de **realimentação negativa** do circuito.

Mais uma vez, para obter R_B considere a **malha de entrada**: $R_B i_B + V_{BE} + R_E i_E = V_{CC}$, de modo que:

$$R_B = \frac{V_{CC} - V_{BE} - R_E i_E}{i_B}. \quad (2.13)$$

E, para obter R_C , considere a **malha de saída**: $R_C i_C + V_{CE} + R_E i_E = V_{CC}$, portanto:

$$R_C = \frac{V_{CC} - V_{CE} - R_E i_E}{i_C}. \quad (2.14)$$

Em geral, é comum adotar a tensão no resistor do emissor como $0,1 V_{CC}$, por esse valor já ser suficiente para que R_E seja sensível às variações da corrente de coletor.



Exemplificando

Considere que no circuito de polarização da Figura 2.18 esteja sendo usado o transistor BC337-40, que tem, segundo sua folha de dados (SEMICONDUCTOR, 2013), ganho de corrente $h_{FE} = 250$. Sendo $V_{CC} = 20 \text{ V}$, vamos ver como determinar os resistores de polarização

para o ponto quiescente $V_{CEQ} = \frac{V_{CC}}{2}$, $I_{CQ} = 100 \text{ mA}$ e $V_{BEQ} = 0,7 \text{ V}$.

Considerando a tensão em R_E como $0,1 V_{CC}$, com (2.14) calculamos R_C :

$$R_C = \frac{20 - 10 - 2}{100 \cdot 10^{-3}} = 80 \, \Omega. \text{ Adotamos o valor comercial } 82 \, \Omega.$$

A potência de R_C é obtida fazendo:

$$P_{RC} = R_C I_{CQ}^2 = 82 \cdot (100 \cdot 10^{-3})^2 = 0,82 \text{ W}, \text{ portanto, um resistor de } 82 \, \Omega \text{ com } 1 \text{ W de potência é suficiente.}$$

Para o cálculo de R_B , temos que primeiro encontrar a corrente de base:

$$I_{BQ} = \frac{I_{CQ}}{h_{FE}} = \frac{100 \cdot 10^{-3}}{250} = 400 \, \mu\text{A}. \text{ Assim, de (2.13):}$$

$$R_B = \frac{10 - 0,7 - 2}{400 \cdot 10^{-6}} = 43,25 \text{ k}\Omega. \text{ Adotamos o valor comercial } 47 \text{ k}\Omega.$$

A potência de R_B é obtida fazendo:

$$P_{RB} = R_B I_{BQ}^2 = 47 \cdot 10^3 \cdot 400 (10 \cdot 10^{-6})^2 = 7,52 \text{ mW}, \text{ portanto, um resistor de } 47 \text{ k}\Omega \text{ com } 1/8 \text{ W de potência é suficiente.}$$

Por fim, o cálculo de R_E é feito considerando:

$$I_{EQ} = I_{CQ} + I_{BQ} = 100 \cdot 10^{-3} + 400 \cdot 10^{-6} = 100,4 \text{ mA}. \text{ E, então,}$$

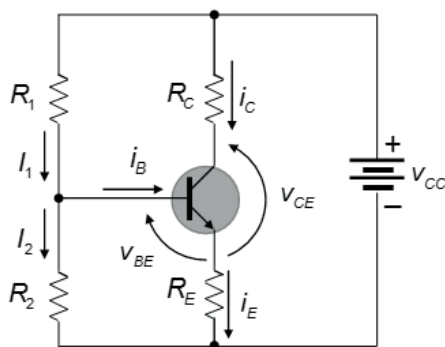
$$R_E = \frac{V_{RE}}{I_{EQ}} = \frac{2}{100,4 \cdot 10^{-3}} = 19,92 \Omega. \text{ Com valor comercial mais próximo}$$

de 22Ω . A potência de R_E é obtida fazendo:

$$P_{RE} = R_E I_{EQ}^2 = 22 \cdot (100,4 \cdot 10^{-3})^2 = 222 \text{ W}, \text{ portanto, um resistor de } 22 \Omega \text{ com } 1/2 \text{ W de potência é suficiente.}$$

Uma outra forma de resolver o problema da instabilidade com a temperatura é utilizar o **circuito de polarização por divisor de tensão na base**, mostrado na Figura 2.19. Segundo Malvino e Bates (2011), este é o circuito de polarização na configuração emissor comum mais utilizado na prática.

Figura 2.19 | Circuito de polarização por divisor de tensão na base



Fonte: adaptada de Marques (2013, p. 147).

O circuito de polarização por divisor de tensão é projetado de forma a fixar a tensão em R_2 . Isso pode ser feito fixando o valor da sua corrente fazendo $I_2 \geq 10 \cdot I_B$. Considerando as **malhas de**

entrada: $\begin{cases} R_2 i_2 = V_{BE} + R_E i_E \\ R_1 i_1 + V_{BE} + R_E i_E = V_{CC} \end{cases}$, de modo que:

$$R_2 = \frac{V_{BE} + R_E i_E}{i_2}, \quad (2.15)$$

e

$$R_1 = \frac{V_{CC} - V_{BE} - R_E i_E}{i_1}. \quad (2.16)$$

Da **malha de saída** temos $R_C i_C + V_{CE} + R_E i_E = V_{CC}$ e, portanto, a equação de R_C é

$$R_C = \frac{V_{CC} - V_{CE} - R_E i_E}{i_C}. \quad (2.17)$$

Como há mais incógnitas que equações, aqui vale, também, considerar a tensão no resistor do emissor como $0,1 \cdot V_{CC}$.



Faça você mesmo

Considere que no circuito de polarização da Figura 2.19 esteja sendo usado o transistor BC337-40, que tem, segundo sua folha de dados (SEMICONDUCTOR, 2013), ganho de corrente $h_{FE} = 250$. Sendo $V_{CC} = 9 \text{ V}$, determine os resistores de polarização para o ponto

quiescente $V_{CEQ} = \frac{V_{CC}}{2}$, $I_{CQ} = 20 \text{ mA}$ e $V_{BEQ} = 0,65 \text{ V}$.



Reflita

A escolha dos valores comerciais dos resistores pode causar um deslocamento no ponto quiescente? Seria necessário, nesse caso, uma análise do circuito de polarização depois que o mesmo foi projetado?

Para traçar a reta de carga na configuração **emissor comum** é preciso definir os pontos ideais de corte ($I_{C \text{ CORTE}} = 0$) e de saturação ($V_{CE \text{ SAT}} = 0$).

Para determinar o ponto de saturação consideramos a **malha de saída**, com as correntes e tensões de saturação, de modo que:

$$R_C I_{C \text{ SAT}} + \cancel{V_{CE \text{ SAT}}}^0 + R_E I_{E \text{ SAT}} = V_{CC}, \quad (2.18)$$

Como, $i_c \cong i_E$, podemos fazer:

$$(R_C + R_E) I_{C \text{ SAT}} = V_{CC},$$

$$I_{C \text{ SAT}} = \frac{V_{CC}}{(R_C + R_E)}. \quad (2.19)$$

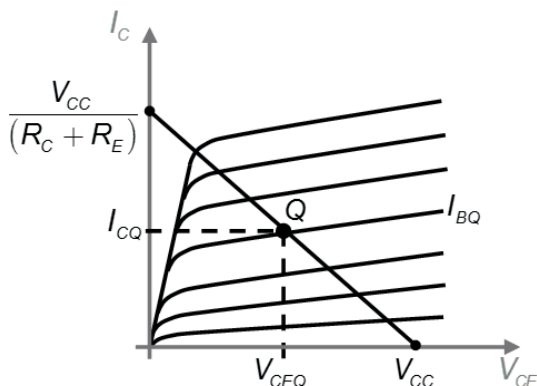
Para determinar o ponto de corte, consideramos também a **malha de saída**, com as correntes e tensões de corte, de modo que:

$$\cancel{R_C I_{C \text{ CORTE}}}^0 + V_{CE \text{ CORTE}} + \cancel{R_E I_{E \text{ CORTE}}}^0 = V_{CC},$$

$$V_{CE \text{ CORTE}} = V_{CC}. \quad (2.20)$$

Com esses dois pontos é possível traçar a reta de carga sobre a curva característica de saída da configuração emissor comum, como mostra a Figura 2.20.

Figura 2.20 | Reta de carga na configuração emissor comum



Fonte: elaborada pelo autor.



Pesquise mais

Para conhecer os circuitos de polarização de outras configurações recomendamos a leitura das seções 7.3 e 7.5 (p. 135 e 153,

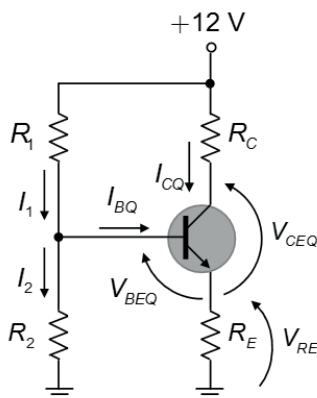
respectivamente) do livro: MARQUES, Ângelo E. B.; CRUZ, Eduardo C. A.; CHOUERI Jr, Salomão. **Dispositivos semicondutores: diodo e transistores**. 13. ed. São Paulo: Editora Érica Ltda., 2013.

Sem medo de errar

Relembrando nossa situação prática, precisamos projetar um circuito de polarização para ser usado em um pré-amplificador de áudio. Estamos utilizando uma fonte de alimentação de 12 V e o transistor BC548C.

Por sofrer menos com a instabilidade de temperatura e por ser uma configuração muito comum na prática, optaremos por utilizar o circuito de polarização por divisor de tensão na base, como mostrado na Figura 2.21.

Figura 2.21 | Esboço do circuito de polarização do pré-amplificador de áudio



Fonte: elaborada pelo autor.

Para calcular os valores de resistências para polarizar o circuito na região ativa precisamos obter na folha de dados os parâmetros para o ponto quiescente. A Tabela 2.7 traz as características elétricas do transistor BC548C na região ativa.

Tabela 2.7 | Características elétricas do BC548C – ligado

Symbol	Parameter	Test Conditions	Min	Max	Units
h_{FE}	DC Current gain	$V_{CE(sat)} = 5,0 \text{ V}$, $I_c = 2,0 \text{ mA}$, 548 548A 548B 548C	110 110 200 420	800 220 450 800	
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_c = 10 \text{ mA}$, $I_a = 0,5 \text{ mA}$, $I_c = 100 \text{ mA}$, $I_a = 5,0 \text{ mA}$		0,25 0,60	V V
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE(sat)} = 5,0 \text{ V}$, $I_c = 2,0 \text{ mA}$, $V_{CE(sat)} = 5,0 \text{ V}$, $I_c = 10 \text{ mA}$		0,70 0,77	V V

Fonte: Fairchild (1997, p. 2).

Da Tabela 2.7 temos $h_{FE} = 420$, $I_{CQ} = 2 \text{ mA}$, $V_{CEQ} = 5 \text{ V}$ e $V_{BEQ} = 0,7 \text{ V}$. Daí, primeiro calculamos I_{BQ} fazendo:

$$I_{BQ} = \frac{I_{CQ}}{\beta} = \frac{2 \cdot 10^{-3}}{420} = 4,76 \text{ }\mu\text{A} .$$

Para esse valor de β (h_{FE}) podemos considerar $I_{EQ} \cong I_{CQ} = 2 \text{ mA}$. Fazendo V_{RE} como um décimo de V_{CC} temos:

$$V_{RE} = 0,1 \cdot V_{CC} = 1,2 \text{ V} .$$

Pela malha do coletor podemos calcular R_C :

$$R_C = \frac{V_{CC} - V_{CEQ} - V_{RE}}{I_{CQ}} = \frac{12 - 5 - 1,2}{2 \cdot 10^{-3}} = 2,9 \text{ k}\Omega , \quad \text{comercialmente}$$

temos o resistor de $2,7 \text{ k}\Omega$.

Podemos obter R_E diretamente pela lei de Ohm:

$$R_E = \frac{V_{RE}}{I_{EQ}} = \frac{1,2}{2 \cdot 10^{-3}} = 600 \, \Omega, \text{ comercialmente temos o resistor}$$

de $560 \, \Omega$.

Para o cálculo de R_1 e R_2 , vamos fazer $I_2 = 20 \cdot I_{BQ}$, assim:

$$R_2 = \frac{V_{BEQ} + V_{RE}}{I_2} = \frac{0,7 + 1,2}{95,2 \cdot 10^{-6}} = 19,9 \, \text{k}\Omega, \text{ comercialmente temos}$$

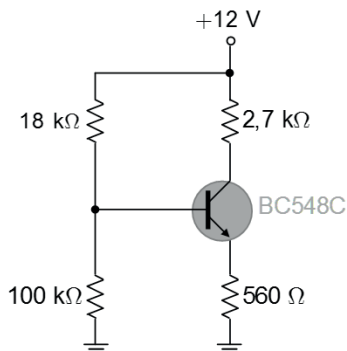
o resistor de $18 \, \text{k}\Omega$.

$$R_1 = \frac{V_{CC} - V_{BEQ} - V_{RE}}{I_2 + I_{BQ}} = \frac{12 - 0,7 - 1,2}{(95,2 + 4,76) \cdot 10^{-6}} = 101 \, \text{k}\Omega,$$

comercialmente temos o resistor de $100 \, \text{k}\Omega$.

Note que fizemos várias aproximações de valores para utilizar os resistores comerciais. Com isso em mente, não deixe de verificar se o circuito projetado, mostrado na Figura 2.22 está, de fato, operando na região ativa.

Figura 2.22 | Circuito de polarização do pré-amplificador de áudio.



Fonte: elaborada pelo autor.

Avançando na prática

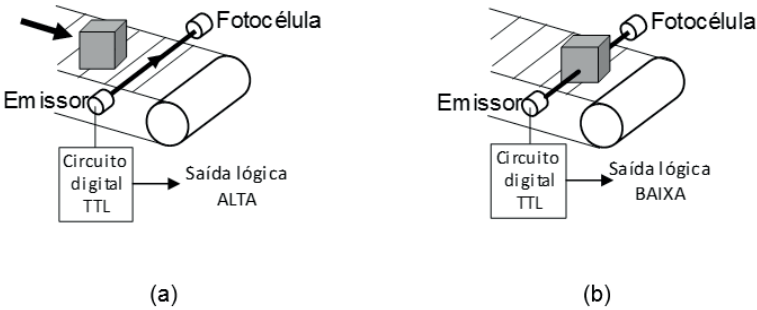
Acionamento de um motor elétrico

Descrição da situação-problema

É uma situação comum na indústria que um motor elétrico seja acionado por um circuito digital, sob determinadas condições. Um

exemplo disso, seria uma esteira transportadora, tracionada por um motor elétrico, que deve levar um objeto até determinado ponto, como mostra a Figura 2.23(a). Na qual um sensor de presença do tipo TTL com saída normalmente ALTA, composto por um conjunto emissor-fotocélula, ao detectar o objeto, passa a transmitir em sua saída um sinal lógico BAIXO, como podemos ver na Figura 2.23(b).

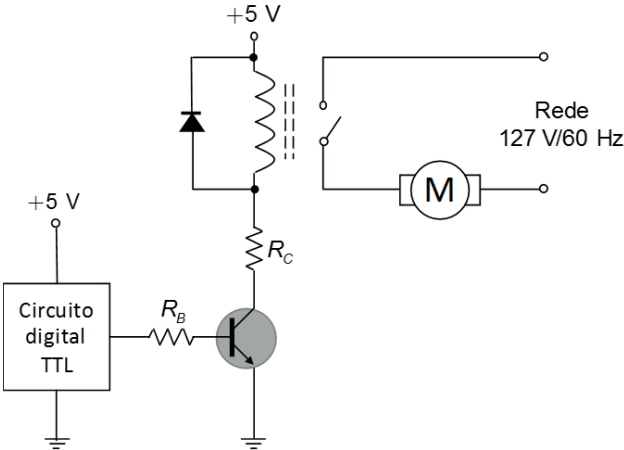
Figura 2.23 | Esteira transportadora (a) em movimento (b) parada



Fonte: elaborada pelo autor.

No entanto, o circuito digital do sensor não é capaz de acionar diretamente qualquer que seja o motor elétrico. Para isso é bastante comum utilizar um transistor atuando em conjunto com um relé, conforme mostrado na Figura 2.24.

Figura 2.24 | Circuito de acionamento de motor elétrico



Fonte: adaptada de Marques (2013, p. 166).

Nesse circuito, o resistor R_C tem como função limitar a corrente do transistor para não o danificar. O diodo em paralelo com a bobina do relé serve para evitar que a corrente reversa gerada no chaveamento do relé danifique o transistor.

Pensando como projetista, quais as ações necessárias para que o seu circuito funcione como desejado?

Considerando que será usado no circuito o transistor 2N2222 e que da sua folha de dados temos $V_{BE\ SAT} = 0,7\text{ V}$, $V_{CE\ SAT} = 0,3\text{ V}$, $\beta_{SAT} = 10$, $I_{C\ max} = 500\text{ mA}$ e $V_{CE\ max} = 100\text{ V}$, que o relé tem uma resistência interna $R_R = 80\ \Omega$ e é ativado com uma corrente de $I_R = 50\text{ mA}$ e que a tensão de saída nível alto TTL atinge 5 V.

Resolução da situação-problema

Retomando, você precisa projetar um circuito que seja uma interface entre um circuito digital, nesse caso, de lógica TTL (poderia ser qualquer outro) e o acionamento de um motor elétrico. Para isso você optou por utilizar um transistor em conjunto com um relé. Nessa configuração como você já sabe o transistor deve atuar como chave. Portanto você deve projetar um circuito de polarização para que o transistor opere alternando entre as regiões de corte e saturação.

Assim, primeiro você deve calcular R_C , como:

$$R_C = \frac{V_{CC} - R_R I_R - V_{CE\ SAT}}{I_R} = \frac{5 - 80 \cdot 50 \cdot 10^{-3} - 0,3}{50 \cdot 10^{-3}} = 14\ \Omega.$$

Podemos adotar o resistor com valor comercial de **15 Ω** (Calcule também a potência do resistor).

Em seguida calcule o valor de R_B , fazendo:

$$I_{B\ SAT} = \frac{I_R}{\beta_{SAT}} = \frac{50 \cdot 10^{-3}}{10} = 5\text{ mA}. \text{ De modo que:}$$

$$R_B = \frac{V_{TTL} - V_{BE\ SAT}}{I_{B\ SAT}} = \frac{5 - 0,7}{5 \cdot 10^{-3}} = 860\ \Omega. \text{ Com resistor de valor}$$

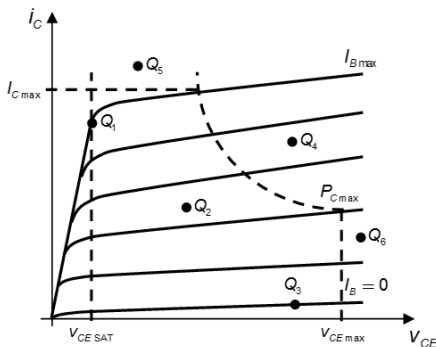
comercial de **820 Ω** (Calcule também a potência do resistor).

Faça valer a pena

1. Segundo Markus (2008) polarizar um transistor é definir o seu ponto de operação em corrente contínua, ou seja, seu ponto quiescente. A polarização de um transistor pode fixar a sua operação nas regiões de corte, saturação ou ativa, desde que sejam respeitadas as limitações do transistor.

Nesse contexto, considere o gráfico da Figura 2.25 e analise as afirmações logo a seguir.

Figura 2.25 | Pontos de operação de um transistor



Fonte: elaborada pelo autor.

- I. Os pontos Q_1 , Q_2 e Q_3 podem ser implementados.
- II. O ponto Q_1 está na região de corte e Q_3 está na região de saturação.
- III. O ponto Q_2 está na região ativa.
- IV. Os pontos Q_4 , Q_5 e Q_6 não podem ser implementados.

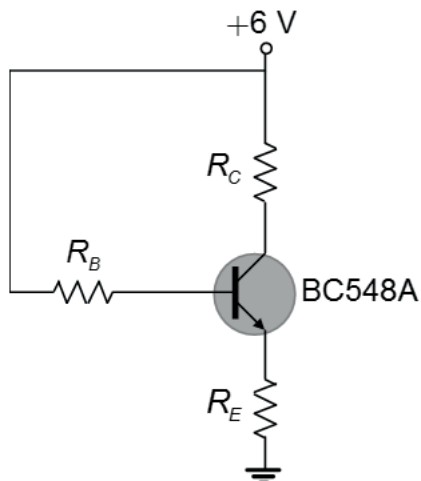
É correto o que se afirma em:

- a) I, III e IV, apenas.
- b) I, II e III, apenas.
- c) II, III e IV, apenas.
- d) I e IV, apenas.
- e) I, II, III e IV.

2. Segundo Marques (2013), o circuito de polarização emissor comum com corrente de base constante é muito sensível a variações na temperatura. Uma forma de contornar esse problema é forçar uma realimentação negativa colocando em série com o emissor um resistor R_E . Esse circuito recebe o nome de circuito de polarização com corrente do emissor constante.

Considere o circuito da Figura 2.26, sabendo que o transistor BC548A possui $h_{FE\min} = 110$ para $I_C = 2 \text{ mA}$ e $V_{BE} = 0,6 \text{ V}$.

Figura 2.26 | Circuito de polarização



Fonte: elaborada pelo autor.

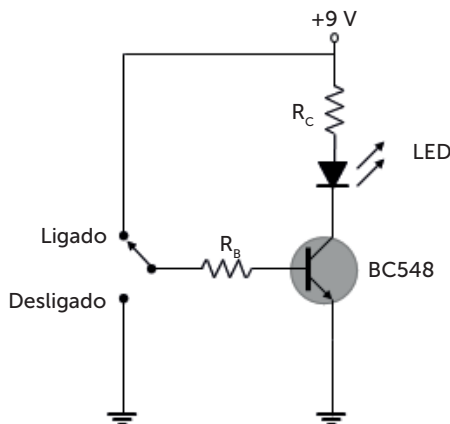
Determine os valores dos resistores R_B , R_C e R_E e assinale a alternativa correta.

- a) $R_B = 264 \Omega$, $R_C = 1,2 \Omega$ e $R_E = 297,29 \Omega$.
- b) $R_B = 264 \text{ k}\Omega$, $R_C = 1,2 \text{ k}\Omega$ e $R_E = 297,29 \Omega$.
- c) $R_B = 264 \Omega$, $R_C = 1,2 \Omega$ e $R_E = 297,29 \text{ k}\Omega$.
- d) $R_B = 181,5 \text{ k}\Omega$, $R_C = 1,2 \text{ k}\Omega$ e $R_E = 297,29 \Omega$.
- e) $R_B = 181,5 \text{ k}\Omega$, $R_C = 1,15 \text{ k}\Omega$ e $R_E = 297,29 \Omega$.

3. Segundo Marques (2013) o transistor quando opera alternando entre as regiões de corte e saturação funciona como uma chave, conduzindo corrente ou não. O circuito de polarização utilizado nessa aplicação é o de corrente de base constante com duas fontes de alimentação, sendo que a fonte de polarização de base passa a ser o sinal de entrada que controla o transistor.

Considere o circuito da Figura 2.27, sabendo que o transistor BC548 possui $h_{FE\text{ SAT}} = 20$, $I_{C\text{ max}} = 100 \text{ mA}$, $V_{BE\text{ SAT}} = 0,7 \text{ V}$, $V_{CE\text{ SAT}} = 0,3 \text{ V}$ e $V_{CE\text{ max}} = 30 \text{ V}$ e que o LED tem $V_D = 1,5 \text{ V}$ e $I_D = 25 \text{ mA}$.

Figura 2.27 | Circuito de polarização transistor como chave



Fonte: adaptada de Marques (2013, p. 165).

Calcule os resistores R_B e R_C para que o LED seja acionado quando a chave estiver na posição "ligado" e desligado quando a chave estiver na posição "desligado". Assinale a alternativa correta.

- a) $R_B = 6640 \text{ k}\Omega$ e $R_C = 288 \text{ k}\Omega$.
- b) $R_B = 6640 \text{ }\Omega$ e $R_C = 272 \text{ }\Omega$.
- c) $R_B = 6960 \text{ }\Omega$ e $R_C = 288 \text{ }\Omega$.
- d) $R_B = 6960 \text{ }\Omega$ e $R_C = 272 \text{ }\Omega$.
- e) $R_B = 6640 \text{ }\Omega$ e $R_C = 288 \text{ }\Omega$.

Seção 2.3

Análise CA dos TBJs e amplificadores

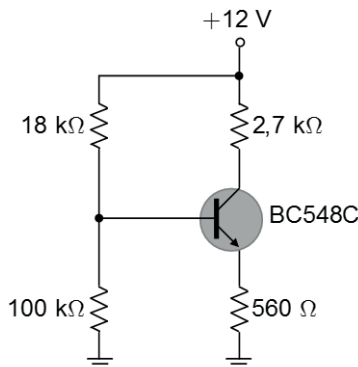
Diálogo aberto

Na primeira seção foram introduzidos os aspectos construtivos e características básicas do transistor bipolar de junção (TBJ), na segunda seção examinamos técnicas de polarização em corrente contínua (CC) desse dispositivo e nesta seção daremos enfoque à resposta em corrente alternada (CA) do TBJ como amplificador.

Depois que o transistor é polarizado adequadamente, com o ponto quiescente próximo do centro da reta de carga, é possível acoplar uma tensão CA de baixo valor na base, que produzirá uma tensão CA amplificada no coletor. A invenção de dispositivos de amplificação foi um ponto-chave para a evolução da eletrônica. Foi graças a ela que surgiram o rádio, a televisão e os computadores, por exemplo.

Para fixar os conhecimentos a serem adquiridos adiante, vamos retomar a situação prática proposta na primeira seção desta, em que projetaremos o estágio de pré-amplificação de um amplificador de áudio. Já escolhemos a configuração emissor comum como a mais adequada e projetamos o circuito de polarização para ele. O resultado pode ser observado na Figura 2.27.

Figura 2.27 | Circuito de polarização do pré-amplificador de áudio



Fonte: elaborada pelo autor.

Por fim, nesta etapa devemos realizar uma análise em CA do circuito. Com isso em mente, você pode considerar o circuito da Figura 2.27 como sua versão final? É necessário incrementar o circuito de alguma forma para que ele seja utilizado como um amplificador de áudio?

Para a análise CA considere que o circuito será utilizado para amplificar o som de uma guitarra com captador magnético, que pode ser modelado como um gerador de tensão com $v_G = 25 \text{ mV}_{p-p}$, resistência interna $R_{IG} = 2 \text{ k}\Omega$ e frequência de operação na faixa $20 \text{ Hz} \leq f \leq 20 \text{ kHz}$. E, como você deve lembrar, a saída do pré-amplificador é ligado em um circuito amplificador de potência. Considere que o amplificador de potência tem uma impedância de entrada de $2 \text{ k}\Omega$.

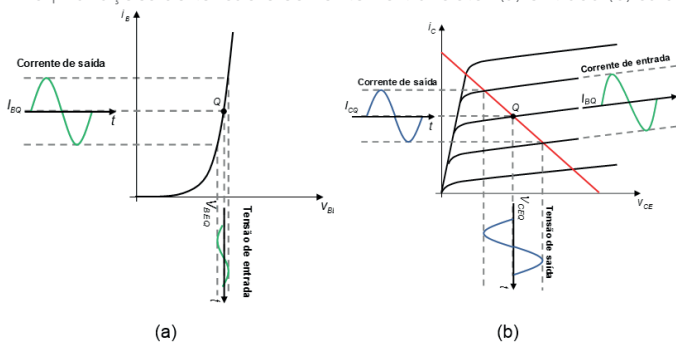
Para ajudá-lo nessa etapa, aprenderemos nesta seção como realizar o acoplamento capacitivo para eliminar componentes CC do sinal amplificado e conheceremos o modelo híbrido para análise CA do transistor bipolar de junção.

Bons estudos!

Não pode faltar

Vimos na seção anterior que é possível polarizar um transistor na configuração emissor comum para que ele opere com o ponto quiescente próximo ao centro da reta de carga. Isso permite que uma pequena variação na tensão de entrada provoque uma variação semelhante na corrente de base. Essa variação, por sua vez, faz com que a corrente coletor e a tensão de saída também variem, acompanhando a forma da onda de entrada, como pode ser visto na Figura 2.28.

Figura 2.28 | Variações de tensão e corrente no transistor (a) entrada (b) saída



Fonte: adaptada Marques (2013, p. 178).

A polarização define os níveis CC do transistor no ponto quiescente, sendo eles: V_{BEQ} , I_{BQ} , V_{CEQ} e I_{CQ} . Uma pequena variação de tensão entre a base e o emissor ($\Delta V_{BE} = v_{be}$) faz com que o ponto de operação oscile em torno de V_{BEQ} , causando variações na corrente de base ($\Delta I_B = i_b$), na tensão entre o coletor e o emissor ($\Delta V_{CE} = v_{ce}$) e na corrente do coletor ($\Delta I_C = i_c$). São essas variações que definem os níveis CA do transistor. Uma vez que eles sejam suficientemente pequenos, e com isso, fiquem restritos à parte linear da curva característica de entrada e não atingirem os pontos de corte e saturação na curva característica de saída, é possível considerar o transistor como um dispositivo linear. Assim, a tensão v_{ce} e a corrente i_c na saída do transistor reproduzirão exatamente a forma de onda da tensão v_{be} e corrente i_b na sua entrada, porém, amplificadas. Com isso, podemos definir alguns parâmetros importantes para a análise e projeto dos circuitos amplificadores, sendo: ganho de corrente, ganho de tensão, ganho de potência e defasagem.

O ganho de corrente é a relação entre a variação da corrente de coletor, geralmente da ordem de miliampêres (mA), e a variação da corrente de base, geralmente da ordem de microampêres (μA), dado por:

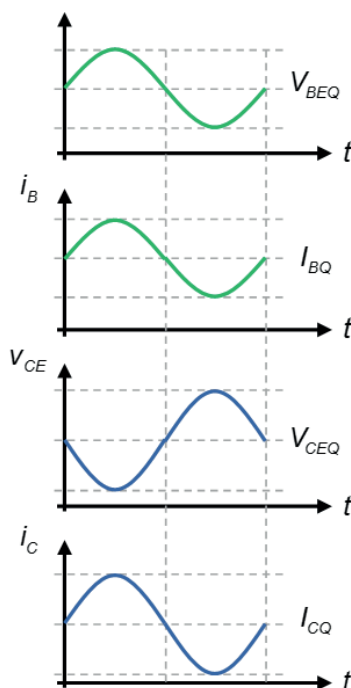
$$A_i = \frac{\Delta i_c}{\Delta i_b} \quad (2.21)$$

O ganho de tensão, por sua vez, é a razão entre a variação da tensão de saída, entre o coletor e o emissor, da ordem de alguns volts (V), e a variação da tensão de entrada, entre a base e o emissor, da ordem de milivolts (mV), dado por:

$$A_v = \frac{\Delta v_{CE}}{\Delta v_{BE}} \quad (2.22)$$

Para o amplificador na configuração emissor comum, o ganho de tensão é negativo, uma vez que uma variação positiva na tensão de entrada causa uma variação negativa na tensão de saída. Em outras palavras, esse amplificador defasa a saída em **180°**. O ganho de corrente, por sua vez, tem resultado positivo, ou seja, a corrente de saída está em fase com a corrente de entrada, ou a defasagem é nula. Este resultado pode ser observado nos gráficos da Figura 2.28 e é resumido na Figura 2.29.

Figura 2.29 | Sinais variáveis no amplificador



Fonte: adaptada de Marques (2013, p. 179).

O ganho de potência é diretamente obtido pela multiplicação dos ganhos de corrente e de tensão.

$$A_p = |A_v \cdot A_i|. \quad (2.23)$$



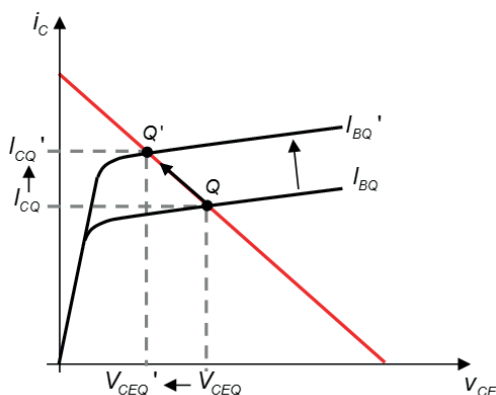
Refleta

Por que o ganho de potência é calculado em módulo? Não faz sentido levar em consideração um eventual sinal negativo? Já que ele faz referência entre as variações entre entrada e saída.

Como já foi dito, para os transistores operarem como amplificadores lineares, eles devem ser polarizados na região ativa, de modo que os seus parâmetros quiescentes são correntes tensões contínuos, impostos pela configuração de

resistores e fonte de alimentação contínua, V_{CC} , que alimenta o circuito. Assim, quando o sinal de entrada possui um nível CC, ele deve ser somado à tensão V_{BEQ} , provocando aumento em I_{BQ} , e consequentemente em I_{CQ} , e uma diminuição de V_{CEQ} , causando deslocamento do ponto de operação na reta de carga para próximo da região de saturação e consequentemente uma distorção do sinal de saída como pode ser visto na Figura 2.30.

Figura 2.30 | Distorção pelo deslocamento do ponto quiescente



Fonte: adaptada de Marques (2013, p. 180).

Para evitar esse problema, é importante utilizar um acoplamento capacitivo entre o circuito gerador do sinal e a entrada do amplificador. Os capacitores de acoplamento são selecionados para apresentar uma reatância reduzida na frequência mais baixa do sinal, de modo que haja um bom desempenho ao longo de toda a faixa de frequência.

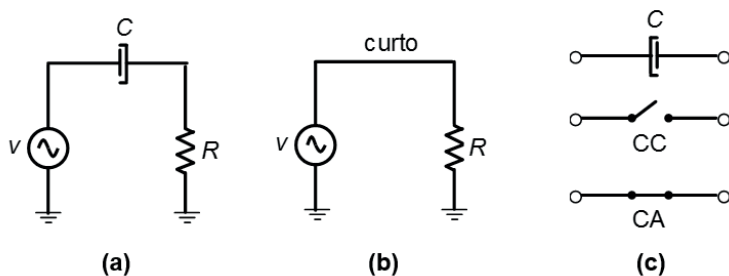


Exemplificando

Segundo Malvino e Bates (2011), para que o acoplamento capacitivo funcione de maneira adequada, sua reatância deve ser pelo menos 10 vezes menor que a resistência na menor frequência de operação.

A Figura 2.31(a) mostra uma fonte de tensão CA conectada a um capacitor e um resistor.

Figura 2.31 | Capacitor de acoplamento (a) circuito, (b) curto para CA, (c) aberto para CC e fechado para CA



Fonte: adaptada de Malvino e Bates (2011, p. 287).

O valor da impedância na Figura 2.31(a) é dado por $Z = \sqrt{R^2 + X_C^2}$. Considerando que $X_C < 0,1 \cdot R$, obtemos:

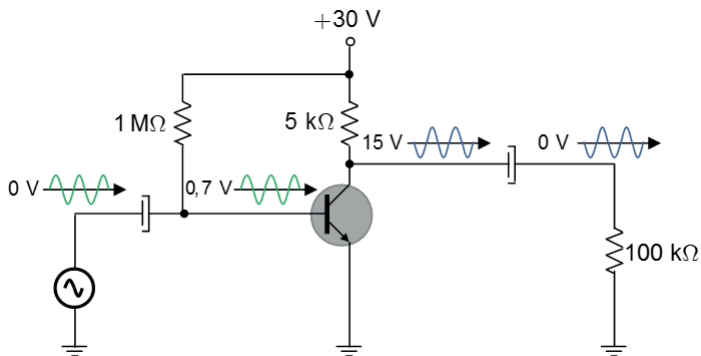
$$Z = \sqrt{R^2 + (0,1R)^2} = \sqrt{1,01R} = 1,005R$$

De modo que a impedância terá um valor de meio por cento de R na menor frequência de operação, e, assim, podemos aproximar o capacitor por um **curto em CA**, como feito na Figura 2.32(b).

Portanto, utilizamos duas aproximações para um capacitor: para uma análise CC, o capacitor funciona como uma chave aberta. E para uma análise CA, o capacitor funciona como uma chave fechada, como resumido na Figura 2.32(c).

A Figura 2.32 mostra as formas de onda em um circuito amplificador com polarização da base. Uma fonte de tensão CA senoidal é acoplada na base, onde é superposta com uma componente CC de 0,7 V. A tensão total do coletor é uma tensão senoidal defasada 180° e sobreposta com uma tensão CC de 15 V. Com o capacitor de acoplamento de saída, a resistência de carga ($100 \text{ k}\Omega$) recebe um sinal CA puro, com valor médio nulo.

Figura 2.32 | Formas de onda em um circuito amplificador com polarização de base.



Fonte: adaptada de Malvino e Bates (2011, p. 291).

Considerando a ligação de amplificadores em cascata, para que cada amplificador entregue o máximo rendimento possível, é preciso haver máxima transferência de potência de um amplificador para o outro. Isso ocorre quando a impedância de saída de um estágio amplificador é igual a impedância de entrada do estágio amplificador seguinte. A isso dá-se o nome de casamento de impedâncias.

Uma das preocupações na análise CA dos transistores é a amplitude do sinal de entrada, que determina se aplicaremos a técnica de pequenos sinais ou grandes sinais, embora, segundo Boylestad e Nashelsky (2013) não há um limiar muito bem estabelecido entre os dois casos.

Nesta seção focaremos na técnica de pequenos sinais. A análise de pequenos sinais é baseada em modelos ou circuitos equivalentes. Por isso, duas medidas são essenciais: estabelecer um modelo elétrico para o transistor e para o amplificador e um modelo matemático para análise dos circuitos amplificadores.



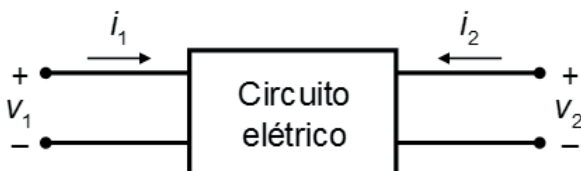
Assimile

Boylestad e Nashelsky (2013) definem modelo como a combinação de elementos de circuito apropriadamente selecionados, que se assemelham tanto quanto possível ao funcionamento real de um dispositivo semiconductor sob condições específicas de operação.

Para facilitar a análise dos circuitos amplificadores para sinais alternados em função das tensões, correntes e frequências envolvidas substituiremos o transistor por um modelo elétrico formado por bipolos lineares, ao passo que a análise desses circuitos será feita utilizando um modelo matemático.

Como vimos anteriormente, para pequenos sinais, o transistor, como amplificador, opera na região linear. Podemos, portanto, representá-lo como um quadripolo, como o visto na Figura 2.33, de forma que ele poderá ser modelado matematicamente.

Figura 2.33 | Circuito quadripolo



Fonte: adaptada de Marques (2013, p. 188).

Sendo:

V_1 : a tensão de entrada

V_2 : a tensão de saída

i_1 : a corrente de entrada

i_2 : a corrente de saída

Consideraremos, por convenção, como positivas as correntes entrando e as tensões conforme a Figura 2.34.

As quatro grandezas envolvidas são relacionadas entre si por funções lineares, fixando duas variáveis dependentes e duas variáveis independentes. Para o modelo do transistor fixaremos V_1 e i_2 como variáveis dependentes e i_1 e V_2 como variáveis independentes, assim:

$$\begin{cases} V_1 = f_1(i_1, V_2) \\ i_2 = f_2(i_1, V_2) \end{cases} \quad (2.24)$$

Por misturar tensão e corrente como variáveis dependentes e independentes, esse modelo matemático recebe o nome de modelo híbrido ou modelo h. Para relacionar essas tensões e correntes utilizamos os parâmetros h, denominados por h_{11} , h_{12} , h_{21} e h_{22} . Agora podemos redefinir (2.24) da seguinte forma:

$$\begin{cases} v_1 = h_{11}i_1 + h_{12}v_2 \\ i_2 = h_{21}i_1 + h_{22}v_2 \end{cases} \quad (2.25)$$

Daí, podemos obter o significado físico dos parâmetros h , para isso basta fixar o valor de uma das variáveis independentes. Fazendo $v_2 = 0$, temos:

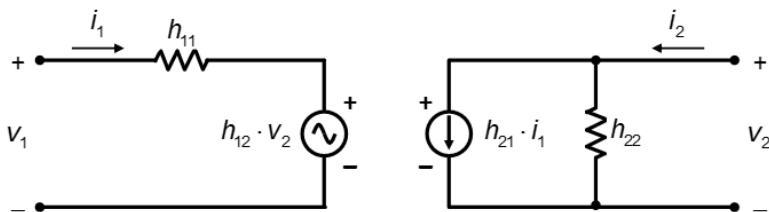
- Impedância de entrada com saída em curto: $h_{11} = \left. \frac{v_1}{i_1} \right|_{v_2=0}$.
- Ganho direto de corrente com saída em curto: $h_{21} = \left. \frac{i_2}{i_1} \right|_{v_2=0}$.

Fazendo $i_1 = 0$, temos:

- Ganho reverso de tensão com entrada aberta: $h_{12} = \left. \frac{v_1}{v_2} \right|_{i_1=0}$.
- Admitância de saída com entrada em curto: $h_{22} = \left. \frac{i_2}{v_2} \right|_{i_1=0}$.

A Figura 2.34 apresenta o modelo elétrico do quadripolo para os parâmetros h . A entrada desse modelo é representada por um equivalente de Thévenin, composto pela impedância de entrada h_{11} , em série com um gerador de tensão de valor $h_{12} \cdot v_2$, em que a tensão de saída v_2 é a variável independente e a saída é representada por um equivalente de Norton composto pela admitância h_{22} em paralelo com um gerador de corrente de valor $h_{21} \cdot i_1$, em que a corrente de entrada é a variável independente.

Figura 2.34 | Modelo elétrico do quadripolo para os parâmetros h



Fonte: adaptada de Marques (2013, p. 190).

Então, os transistores de pequenos sinais podem então ser modelados. Como vimos os transistores podem estar configurados

como base comum (BC), emissor comum (EC) e coletor comum (CC), de modo que cada configuração apresenta um conjunto específico de parâmetros. As folhas de dados adotam a nomenclatura h_{AB} para os parâmetros do transistor, em que o significado de A e B são apresentados no Quadro 2.2.

Quadro 2.2 | Parâmetros h nas configurações EC, BC e CC (a) índices (b) nomenclaturas

A	<i>i – input (entrada)</i>				
	<i>f – forward (direto)</i>				
	<i>r – reverse (reverso)</i>				
	<i>o – output (saída)</i>				
B	<i>e – emissor comum</i>				
	<i>b – base comum</i>				
	<i>c – coletor comum</i>				

(a)

	EC	BC	CC
h_{11}	h_{ie}	h_{ib}	h_{ic}
h_{12}	h_{re}	h_{rb}	h_{rc}
h_{21}	h_{fe}	h_{fb}	h_{fc}
h_{22}	h_{oe}	h_{ob}	h_{oc}

(b)

Fonte: adaptada de Marques (2013, p. 191).

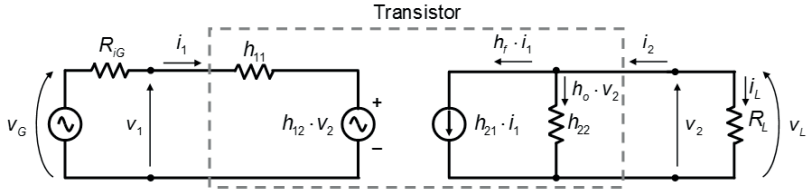
Pesquise mais

Em geral as folhas de dados não fornecem todos os parâmetros do transistor, sendo comum apresentar apenas os da configuração EC. Para saber como obter os demais parâmetros faça uma leitura sobre esse assunto nas páginas de 191 a 194 do livro:

MARQUES, Angelo E. B.; CHOUERI Jr., Salomão; CRUZ, Eduardo C. A. Dispositivos semicondutores: diodo e transistores. 13. ed. São Paulo: Editora Érica Ltda., 2013.

Conhecendo a análise do modelo híbrido do transistor, podemos agora analisar um amplificador e determinar seus parâmetros. Para isso vamos considerar o modelo híbrido do amplificador, mostrado na Figura 2.35, obtido acrescentando um gerador de tensão v_G com uma resistência interna R_{iG} e uma carga R_L na saída.

Figura 2.35 | Modelo híbrido de um amplificador



Fonte: adaptada de Marques (2013, p. 198).

Deste modelo obteremos os seguintes parâmetros do amplificador: ganho de corrente A_i (sem considerar R_{IG}); impedância de entrada Z_E ; ganho de tensão A_V (sem considerar R_{IG}); impedância de saída Z_S ; ganho de corrente A_{IG} (considerando R_{IG}) e ganho de tensão A_{VG} (considerando R_{IG}). Os dois últimos parâmetros são pertinentes por não haver fonte de tensão ideal ($R_{IG} = 0$), tão pouco fonte de corrente ideal ($R_{IG} = \infty$). Por isso é importante, também, analisar a influência que a resistência interna do gerador (R_{IG}) exerce nos ganhos de tensão e corrente do amplificador.

O ganho de corrente é a relação entre as correntes de saída

(i_L) e de entrada (i_1), de modo que, $A_i = \frac{i_L}{i_1}$. Considerando o nó

de saída da Figura 2.35 e aplicando a lei dos nós, temos que: $i_2 = h_f \cdot i_1 + h_o \cdot v_2$. Como $i_2 = -i_L$ e $v_2 = i_L R_L$, temos $-i_L = h_f \cdot i_1 + h_o \cdot i_L \cdot R_L$, assim:

$$A_i = \frac{-h_f}{1 + h_o \cdot R_L}. \quad (2.26)$$

A **impedância de entrada** é a relação entre a tensão de entrada, v_1

e a corrente de entrada, i_1 , de modo que $Z_E = \frac{v_1}{i_1}$. Considerando a

malha de entrada da Figura 2.35 e aplicando a lei das malhas, temos: $v_1 = h_i \cdot i_1 + h_r \cdot v_2$. Fazendo mais uma vez $v_2 = i_L R_L$ e dividindo a equação anterior por i_1 , teremos:

$$Z_E = \frac{h_i \cdot i_1 + h_r \cdot i_L \cdot R_L}{i_1} \Rightarrow Z_E = h_i + \frac{h_r \cdot i_L \cdot R_L}{i_1}. \quad (2.27)$$

O **ganho de tensão** é a relação entre a tensão de saída, v_L , e a tensão de entrada, v_1 . De forma que $A_v = \frac{v_L}{v_1}$. Aqui utilizamos mais

uma vez a equação da malha de entrada, $v_1 = h_i \cdot i_1 + h_r \cdot v_2$ mais o fato que $v_L = v_2 = i_L \cdot R_L$. Substituindo essas duas equações na expressão anterior chegamos a:

$$A_v = \frac{i_L \cdot R_L}{h_i \cdot i_1 + h_r \cdot i_L \cdot R_L},$$

Multiplicando o numerador e o denominador por i_1 podemos escrever A_v em função de A_i e Z_E ou em função apenas dos elementos do circuito:

$$A_v = \frac{A_i \cdot R_L}{Z_E} \text{ ou } A_v = \frac{-h_f \cdot R_L}{h_i + (h_i \cdot h_o - h_r \cdot h_r) \cdot R_L}. \quad (2.28)$$

A **impedância de saída** vista pela carga deve levar em conta o efeito da resistência R_{ig} do gerador de tensão na entrada, sendo definido como a relação entre a tensão de saída v_L em circuito aberto e a corrente de saída i_2 com o gerador de tensão na entrada em curto,

de modo que $Z_s = \frac{v_L \text{ (aberto)}}{i_L \text{ (curto)}}$. Assim, voltando à Figura 2.36 e

deduzindo as equações da tensão e corrente de saída nas condições apresentadas, chegamos à seguinte expressão:

$$Z_s = \frac{R_{ig} + h_i}{(R_{ig} + h_i)h_o - h_r \cdot h_r}. \quad (2.29)$$

Como indicado por Marques (2013), a resistência de carga influencia tanto nos ganhos de corrente e tensão quanto na impedância de entrada. A impedância de saída sofre influência da resistência interna do gerador de tensão da entrada.

O **ganho de corrente** A_{ig} é obtido considerando a resistência interna do gerador de tensão da entrada e é dado por:

$$A_{iG} = \frac{R_{iG}}{R_{iG} + Z_E} A_i \quad (2.30)$$

Assim como o **ganho de tensão** A_{VG} que é dado por:

$$A_{VG} = \frac{Z_E}{R_{iG} + Z_E} A_v \quad (2.31)$$



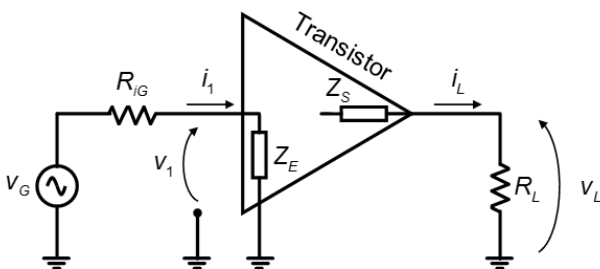
Pesquise mais

Para saber como (2.30) e (2.31) foram obtidas faça uma leitura das páginas de 202 e 203 do livro:

MARQUES, Ângelo E. B.; CHOUERI Jr, Salomão; CRUZ, Eduardo C. A. **Dispositivos semicondutores**: diodo e transistores. 13. ed. São Paulo: Editora Érica Ltda., 2013.

As equações de (2.26) e (2.31) correspondem aos parâmetros de um amplificador e servem para qualquer uma das configurações, EC, BC ou CC, do transistor. De modo que podemos redesenhar a Figura 2.35 como a Figura 2.36.

Figura 2.36 | Parâmetros de um amplificador



Fonte: adaptada de Marques (2013, p. 204).

Com esses parâmetros podemos calcular as tensões e correntes totais (CC e AC) na entrada e saída do transistor. No Quadro 2.3 temos os valores para a configuração EC.

Quadro 2.3 | Tensões e correntes totais (CC e AC) na configuração EC

	Entrada	Saída
Impedância	Z_E	Z_S
Tensão AC	$v_{BE} = \frac{Z_E}{R_{IG} + Z_E} v_G$	$v_{CE} = A_v \cdot v_{BE} \text{ ou } v_{CE} = A_{vG} \cdot v_G$
Tensão CC	$V_B = V_{BEQ} + V_{RE}$	$V_C = V_{CEQ} + V_{RE}$
Corrente AC	$i_B = \frac{v_G}{R_{IG} + Z_E}$	$i_C = -A_i \cdot i_B \text{ (pois } i_C = -i_L \text{)}$
Corrente CC	I_{BQ}	I_{CQ}

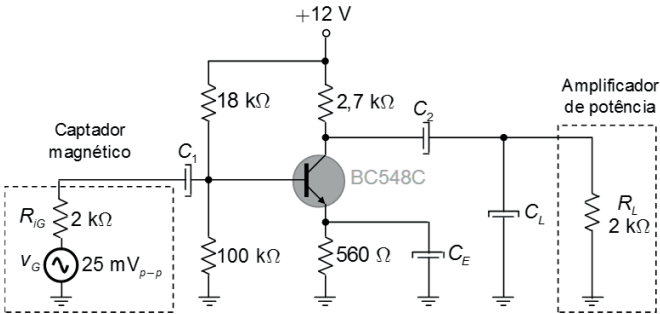
Fonte: elaborado pelo autor.

Sem medo de errar

Relembrando nossa situação prática, devemos fazer uma análise CA do circuito do pré-amplificador que viemos trabalhando no decorrer desta unidade.

O primeiro passo é redesenhar o circuito do pré-amplificador posicionando os capacitores de acoplamento e o captador magnético modelado por um gerador de tensão e o amplificador de potência modelado como uma resistência de carga. O resultado pode ser visto na Figura 2.37.

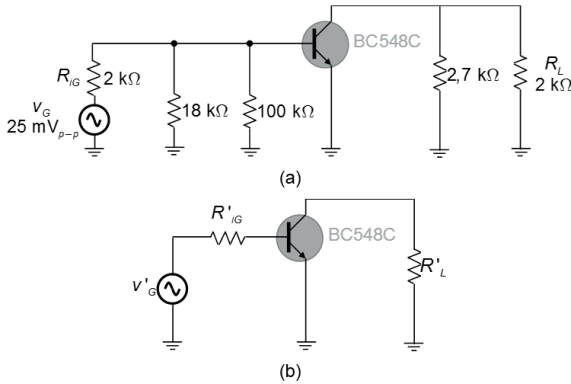
Figura 2.37 | Circuito completo do pré-amplificador



Fonte: elaborada pelo autor.

Assim, podemos partir para a análise CA. Para isso, devemos primeiro considerar os capacitores de acoplamento como um curto-circuito para em seguida redesenhar o circuito da Figura 2.38; o resultado pode ser visto na Figura 2.38(a). Este circuito pode ainda ser simplificado como o visto na Figura 2.38(b).

Figura 2.38 | Circuito para análise CA do pré-amplificador com (a) capacitores em curto e (b) circuito equivalente



Fonte: elaborada pelo autor.

Agora podemos calcular o circuito equivalente da Figura 2.38(b) fazendo:

$$R'_{IG} = 18 \cdot 10^3 \parallel 100 \cdot 10^3 \parallel 2 \cdot 10^3 = 1,7 \text{ k}\Omega.$$

$$v'_G = \frac{18 \cdot 10^3 \parallel 100 \cdot 10^3}{18 \cdot 10^3 \parallel 100 \cdot 10^3 + 2 \cdot 10^3} \cdot v_G = 22,10 \text{ mV}_{p-p}$$

$$R'_L = 2,7 \cdot 10^3 \parallel 2 \cdot 10^3 = 1,15 \text{ k}\Omega$$

Da folha de dados do BC548C retiramos os seus parâmetros h: $h_{fe} = 600$, $h_{ie} = 8,7 \text{ k}\Omega$, $h_{oe} = 60 \mu\Omega$ e $h_{re} = 3 \cdot 10^{-4}$ e $P_{Cmax} = 500 \text{ mW}$.

Com essas informações podemos calcular os parâmetros básicos do amplificador:

$$A_i = \frac{-h_F}{1 + h_{oe} \cdot R_L} = \frac{-600}{1 + 60 \cdot 10^{-6} \cdot 1,15 \cdot 10^3} = -561,3$$

$$Z_E = h_{ie} + A_i \cdot h_{re} \cdot R'_L = 8,7 \cdot 10^3 - 561,3 \cdot 3 \cdot 10^{-4} \cdot 1,15 \cdot 10^3 = 8,5 \text{ k}\Omega$$

$$A_v = \frac{A_i \cdot R'_L}{Z_E} = \frac{-561,3 \cdot 1,15 \cdot 10^3}{8,5 \cdot 10^3} = -75,9$$

$$A_{iG} = \frac{R'_{iG}}{R'_{iG} + Z_E} A_i = \frac{1,7 \cdot 10^3}{1,7 \cdot 10^3 + 8,5 \cdot 10^3} (-561,3) = -93,55$$

$$A_{vG} = \frac{Z_E}{R'_{iG} + Z_E} A_v = \frac{8,5 \cdot 10^3}{1,7 \cdot 10^3 + 8,5 \cdot 10^3} (-75,9) = -63,3$$

$$Z_s = \frac{R'_{iG} + h_{ie}}{(R'_{iG} + h_{ie})h_{oe} - h_{re} \cdot h_{fe}} = \frac{1,7 \cdot 10^3 + 8,7 \cdot 10^3}{(8,5 \cdot 10^3 + 8,7 \cdot 10^3)60 \cdot 10^{-6} - 600 \cdot 3 \cdot 10^{-4}} = 12,20 \text{ k}\Omega$$

Avançando na prática

Análise dos sinais AC em um transistor

Descrição da situação-problema

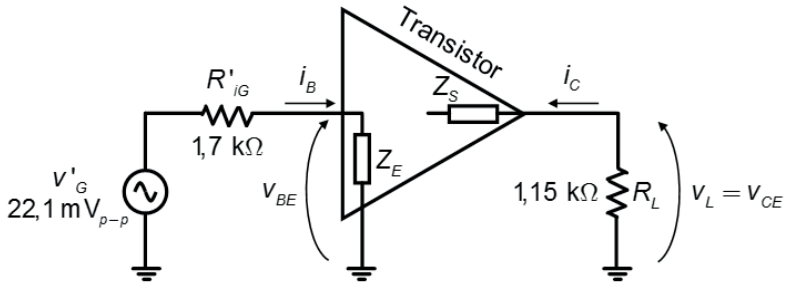
Trabalhamos durante toda esta unidade no projeto e análise de um pré-amplificador de áudio. Nesse ponto já projetamos o circuito de polarização do transistor e iniciamos a análise CA encontrando os parâmetros básicos do amplificador. E se você fosse incumbido de realizar a análise completa do projeto do pré-amplificador? Para isso, o que mais é preciso ser feito? Finalize a análise do pré-amplificador para que você possa partir para o projeto e análise do amplificador de potência do seu amplificador de áudio.

Resolução da situação-problema

Uma vez que os parâmetros básicos do transistor foram obtidos, para finalizar a análise CA do pré-amplificador devemos calcular as tensões e correntes, CC e CA, de entrada e saída do seu circuito.

Inicialmente faremos um novo esboço do pré-amplificador dando enfoque para os seus parâmetros básicos, o resultado é visto na Figura 2.39.

Figura 2.39 | Esboço do pré-amplificador destacando os seus parâmetros básicos



Fonte: elaborada pelo autor.

Agora podemos calcular as grandezas de **entrada**:

$$v_{BE} = \frac{Z_E}{R'_{IG} + Z_E} v'_G = \frac{8,5 \cdot 10^3}{1,7 \cdot 10^3 + 8,5 \cdot 10^3} 22,10 \cdot 10^{-3} = 18,4 \text{ mV}$$

$v_B = V_{BEQ} + V_{RE} = 0,7 + 1,2 = 1,9 \text{ V}$, lembrando que os valores de V_{BEQ} e V_{RE} foram determinados na Seção 2.2.

$$i_B = \frac{v'_G}{R'_{IG} + Z_E} = \frac{22,10 \cdot 10^{-3}}{1,7 \cdot 10^3 + 8,5 \cdot 10^3} = 2,17 \text{ } \mu\text{A}$$

$I_{BQ} = 4,76 \text{ } \mu\text{A}$, I_{BQ} também foi determinado na Seção 2.2.

E as grandezas de **saída**:

$$v_{CE} = A_v \cdot v_{BE} = -75,9 \cdot 18,4 \cdot 10^{-3} = -1,39 \text{ V}$$

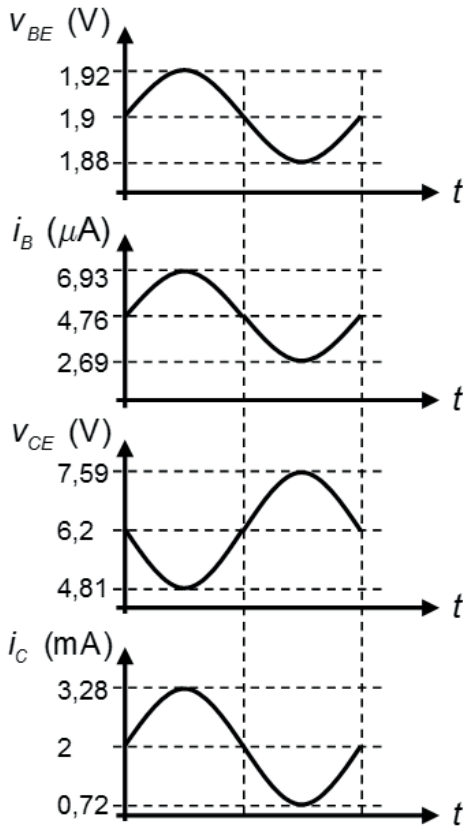
$v_C = V_{CEQ} + V_{RE} = 5 + 1,2 = 6,2 \text{ V}$, V_{CEQ} também foi determinado na Seção 2.2.

$$i_C = -A_i \cdot i_B = -(-561,3) \cdot 2,17 \cdot 10^{-6} = 1,22 \text{ mA}$$

$I_{CQ} = 2 \text{ mA}$, I_{CQ} também foi determinado na Seção 2.2.

Com esses valores podemos fazer um esboço dos gráficos de tensão e corrente de entrada e saída do circuito pré-amplificador como pode ser visto na Figura 2.40.

Figura 2.40 | Gráficos de tensão e corrente de entrada e saída

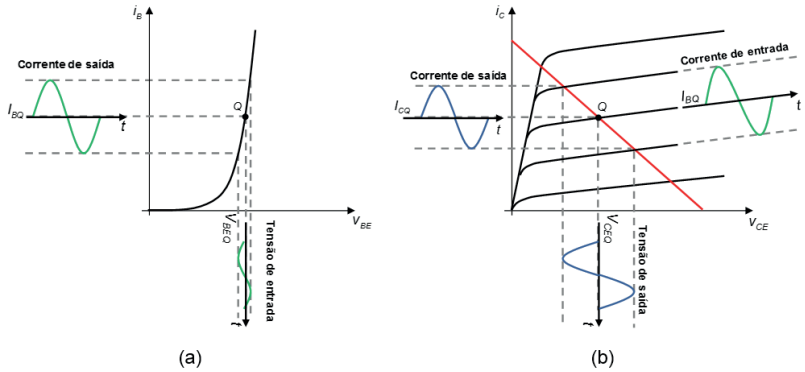


Fonte: elaborada pelo autor.

Faça valer a pena

1. Segundo Marques (2013), em um transistor polarizado na configuração emissor comum, com ponto quiescente localizado no meio da região ativa, uma pequena variação na tensão V_{BE} provoca uma variação semelhante na corrente de base i_B . Essa variação em i_B , por sua vez provoca uma variação na corrente de coletor i_C e na tensão V_{CE} , como podemos ver na Figura 2.41.

Figura 2.41 | Variações de tensão e corrente no transistor (a) entrada (b) saída



Fonte: adaptada de Marques (2013, p. 178).

Nesse contexto, considere as afirmações a seguir:

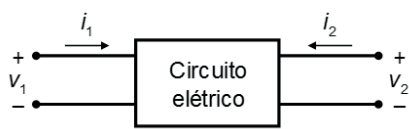
- I. O ganho de corrente, definido por $A_i = \Delta i_C / \Delta i_B$, é maior que 1 em módulo, pois a ordem de grandeza das variações da corrente do coletor é maior que a ordem de grandeza das variações da corrente de base.
- II. O ganho de tensão, definido por $A_v = \Delta v_{CE} / \Delta v_{BE}$, é maior que 1 em módulo, pois a ordem de grandeza das variações da tensão de saída é maior que a ordem de grandeza das variações da tensão de entrada.
- III. Tanto o ganho de corrente, quanto o ganho de tensão tem resultado positivo, pois as grandezas de saída estão em fase com as grandezas de entrada.

É correto o que se afirma em:

- a) I e III, apenas.
- b) II e III, apenas.
- c) I e II, apenas.
- d) II apenas.
- e) I, II e III.

2. Boylestad e Nashelsky (2013) define modelo como a combinação de elementos de circuito apropriadamente selecionados, que se assemelham tanto quanto possível ao funcionamento real de um dispositivo semiconductor sob condições específicas de operação. Segundo Marques (2013) qualquer circuito formado por elementos lineares pode ser representado por um quadripolo como o da Figura 2.42.

Figura 2.42 | Circuito quadripolo



Fonte: adaptada de Marques (2013, p. 178).

Sobre o quadripolo como modelo para o transistor bipolar de junção, associe os parâmetros h da primeira coluna com os seus significados físicos na segunda coluna do Quadro 2.4.

Quadro 2.4 | Parâmetros h e significados físicos

1. $h_{11} = \left. \frac{v_1}{i_1} \right _{v_2=0}$	A. Admitância de saída com entrada em curto.
2. $h_{21} = \left. \frac{i_2}{i_1} \right _{v_2=0}$	B. Ganho direto de corrente com saída em curto.
3. $h_{12} = \left. \frac{v_1}{v_2} \right _{i_1=0}$	C. Impedância de entrada com saída em curto.
4. $h_{22} = \left. \frac{i_2}{v_2} \right _{i_1=0}$	D. Ganho reverso de tensão com entrada aberta.

Fonte: elaborado pelo autor.

Assinale a alternativa que representa a sequência de associações corretas.

- a) 1 – C, 2 – B, 3 – D, 4 – A.
- b) 1 – A, 2 – B, 3 – C, 4 – D.
- c) 1 – C, 2 – A, 3 – B, 4 – D.
- d) 1 – B, 2 – D, 3 – C, 4 – A.
- e) 1 – C, 2 – D, 3 – B, 4 – A.

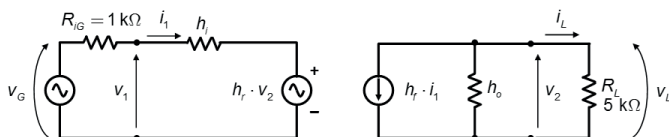
3. Considere que um transistor BC107A, com parâmetros h para configuração emissor comum dados na Tabela 2.1, está ligado a um gerador de sinal com resistência interna $R_{ig} = 1\text{ k}\Omega$ e fornece um sinal amplificado a uma carga de $R_L = 5\text{ k}\Omega$, conforme mostra a Figura 2.43.

Tabela 2.1 | Parâmetros h do transistor BC107A.

h_{ie}	$2,7 \text{ k}\Omega$
h_{re}	$1,5 \cdot 10^{-4}$
h_{fe}	220
h_{oe}	$18 \mu\Omega^{-1}$

Fonte: adaptada de Marques (2013, p. 205).

Figura 2.43 | Modelo híbrido para o amplificador com o transistor BC107A.



Fonte: adaptada de Marques (2013 p. 205).

Com isso calcule os parâmetros gerais (A_i , Z_E , A_V , Z_S , A_{iG} e A_{vG}) desse amplificador.

- a) $A_i = 202$, $Z_E = 2,5 \text{ k}\Omega$, $A_V = 404$, $Z_S = 110 \text{ k}\Omega$, $A_{iG} = 58$ e $A_{vG} = 289$.
- b) $A_i = -202$, $Z_E = 2,5 \Omega$, $A_V = -404$, $Z_S = 110 \Omega$, $A_{iG} = -58$ e $A_{vG} = -289$.
- c) $A_i = -404$, $Z_E = 2,5 \text{ k}\Omega$, $A_V = -202$, $Z_S = 110 \text{ k}\Omega$, $A_{iG} = -58$ e $A_{vG} = -289$.
- d) $A_i = -202$, $Z_E = 2,5 \text{ k}\Omega$, $A_V = -404$, $Z_S = 110 \text{ k}\Omega$, $A_{iG} = -58$ e $A_{vG} = -289$.
- e) $A_i = -220$, $Z_E = 2,5 \text{ k}\Omega$, $A_V = -440$, $Z_S = 110 \text{ k}\Omega$, $A_{iG} = -58$ e $A_{vG} = -289$.

Referências

BOYLESTAD, Robert L.; NASHELSKY, Louis. **Dispositivos eletrônicos e teoria de circuitos**. 11. ed. São Paulo: Pearson Education do Brasil, 2013.

FAIRCHILD Semiconductor Corporation. **BC548 NPN General Purpose Amplifier datasheet**. California: FAIRCHILD Semiconductor international, 1997.

FAIRCHILD Semiconductor Corporation. **2N4123 NPN General Purpose Amplifier datasheet**. California: FAIRCHILD Semiconductor international, 2000.

MACNEIL, Jessica. **First successful test of the transistor**: December 16, 1947. EDN Network Blog, 16 dez. 2016. Disponível em: <<http://www.edn.com/electronics-blogs/edn-moments/4426086/1st-successful-test-of-the-transistor--December-16--1947>>. Acesso em: 5 maio 2018.

MALVINO, Albert; BATES, David J. **Eletrônica**. 7. ed. (Versão concisa) Porto Alegre: AMGH, 2011.

MARKUS, Otávio. **Sistemas analógicos**: circuitos com diodos e transistores. 8. ed. São Paulo: Érica, 2008.

MARQUES, Ângelo E. B.; CHOUERI Jr, Salomão; CRUZ, Eduardo C. A. **Dispositivos semicondutores**: diodo e transistores. 13. ed. São Paulo: Editora Érica Ltda., 2013.

SEMICONDUCTOR Components Industries. **BC549B, C and BC550B, C Low Noise Transistor datasheet**. Semiconductor Components Industries, LLC, 2001.

SEMICONDUCTOR Components Industries. **BC337, BC337-25 and BC337-40 Amplifier Transistor datasheet**. Semiconductor Components Industries, LLC, 2013.

Transistores de efeito de campo (FET)

Convite ao estudo

Caro aluno, na unidade anterior aprendemos sobre o transistor de junção bipolar (TBJ) que se caracteriza por ser um dispositivo bipolar de três terminais: base, emissor e coletor controlado por corrente, ou seja, a corrente de saída, ou do coletor, é uma função direta da corrente de entrada, ou da base.

Contudo, este não é o único transistor comercialmente utilizado, existe também o transistor do tipo FET (do inglês *Field Effect Transistor*, ou transistor de efeito de campo). Este dispositivo, como o próprio nome diz, tem a característica de funcionar por efeito de um campo elétrico e é muito utilizado como amplificadores, chaves eletrônicas ou em controle de corrente sobre uma carga. Este dispositivo eletrônico pode ser do tipo JFET, MOSFET ou ainda MESFET. Neste material daremos enfoque ao FET do tipo JFET, ou transistor de efeito de campo de junção (*Junction Field Effect Transistor*).

Sendo assim, na primeira seção veremos os aspectos básicos dos JFET, conheceremos a sua estrutura de construtiva, sua operação e a curva característica de transferência. Em seguida, na segunda seção, conheceremos os principais tipos de polarização, dentre elas a polarização por divisor de tensão, a autopolarização, a polarização fixa e a porta comum. Por fim, na terceira seção, veremos os circuitos básicos dos amplificadores com JFET.

Neste contexto, para pôr em prática todo este conhecimento, imagine que você trabalha na equipe técnica de uma empresa que oferece soluções e manutenção elétrica. Dentre os serviços requisitados à sua equipe estão o projeto do controle de iluminação para aviários, iluminação temporizada interna de um veículo e sistema automático de irrigação.

Para que essas tarefas sejam executadas com qualidade, fique atento aos conceitos que serão apresentados nesta unidade, faça anotações e pergunte ao seu professor sempre que tiver dúvidas.

Bons estudos e ótimo trabalho!

Seção 3.1

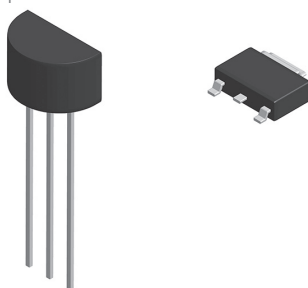
Aspectos básicos dos FETs

Diálogo aberto

O transistor de efeito de campo (FET) é um dispositivo de três terminais utilizado em diversas aplicações que muito se assemelha aos dispositivos TBJs. A principal diferença entre os tipos de transistor é o fato em que o JFET é um dispositivo controlado por tensão. Além disso, este tipo de dispositivo é qualificado por ser unipolar, isto é, tem seu funcionamento dependente apenas de um tipo de carga: elétrons livres (canal n) ou lacunas (canal p) e com alta impedância de entrada, que variam de um a várias centenas de mega-ohms.

Por ser um elemento de três terminais – a porta (ou *gate*, G), o dreno (D) e a fonte (ou *source*, S) –, comercialmente os JFETs possuem os encapsulamentos apresentados na Figura 3.1.

Figura 3.1 | Tipos de encapsulamento do FET



Fonte: adaptada de iStock.

Dada a importância deste dispositivo, nesta seção iniciaremos nosso conhecimento sobre os dispositivos do tipo JFET. Veremos seus aspectos construtivos, funcionamento, a curva característica de transferência e algumas das aplicações quando este dispositivo funciona como chave eletrônica.

Sendo assim, para praticar todo esse conhecimento, considere que você é o responsável técnico de uma empresa que oferece soluções e manutenção eletroeletrônica, que foi contratada para

o desenvolvimento de iluminação em uma granja que controla o crescimento das aves por meio de iluminação, as famosas *Dark House* (casa escura, em inglês). Esta tecnologia consiste em controlar a luminosidade do aviário de modo a estimular os ciclos de engorda e vida do animal, reduzindo a energia gasta, a mortalidade, os custos com mão de obra e o tempo de alojamento. Foi solicitado pelo contratante que seja oferecido três diferentes níveis de iluminação para períodos distintos de engorda dos animais. Como você projetaria este circuito utilizando os dispositivos JFET?

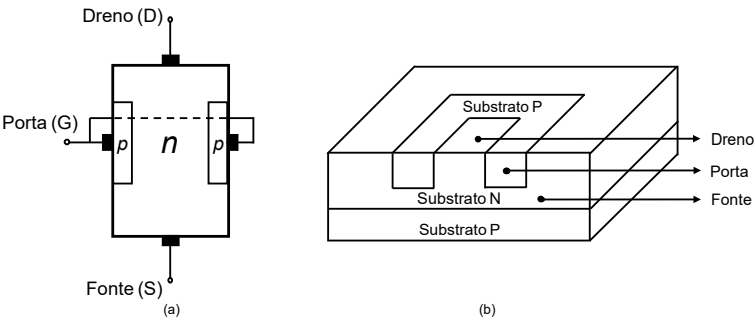
E então, pronto para mais este conhecimento?

Desejamos bons estudos e um ótimo trabalho.

Não pode faltar

O transistor de efeito de campo de junção (*Junction Field Effect Transistor*, JFET) é um dispositivo de três terminais, sendo que um deles, a porta (ou *gate*, G), controla a corrente entre os outros dois: dreno (D) e fonte (ou *source*, S). A Figura 3.2(a) apresenta uma construção do JFET de canal *n*, visto que a maior parte da estrutura deste dispositivo é do material do tipo *n*, que forma um canal entre as camadas de material do tipo *p*. A parte superior deste canal é chamado de dreno, enquanto que a inferior de fonte. Já as regiões do material *p* estão conectadas internamente para obter um único terminal externo simples, chamado de porta (G).

Figura 3. 2 | Aspecto construtivo do transistor de efeito campo de junção (JFET) de canal n (a) didático (b) prático



Fonte: elaborado pela autora.

A Figura 3.2(a) é utilizada para fins didáticos. Na prática, os processos de dopagem nos dois lados do substrato costumam ser bastante complicados. Entretanto, uma forma simples e muito aplicada é a geometria construtiva de um JFET (canal N) é ilustrada na Figura 3.2(b).

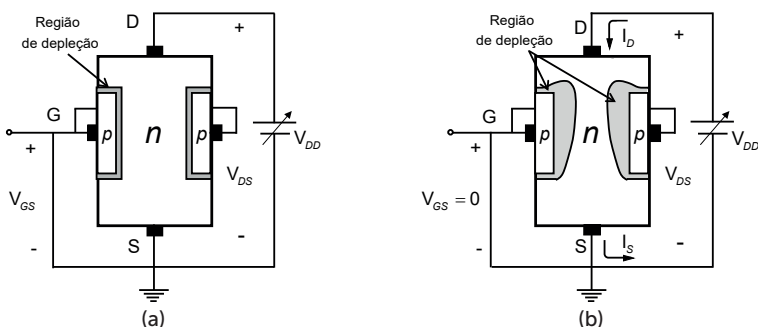
Sendo assim, se conectarmos uma fonte de tensão V_{DD} com a polaridade positiva conectada ao terminal do dreno, e a negativa aos terminais da fonte e da porta, ou seja, $V_{GS} = 0$, o resultado é uma região de depleção na borda de cada material do tipo p , como ilustra a Figura 3.3(a). No momento em que a fonte de tensão é aplicada, os elétrons seguem para o terminal D, estabelecendo a corrente convencional I_D , do qual o sentido é mostrado na Figura 3.3(b). Observando esta figura, notamos que $I_D = I_S$, visto que o caminho do fluxo de elétrons é irrestrito e limitado apenas pela resistência do canal entre o dreno e a fonte. Além disso, notamos também que a região de depleção é mais larga na parte superior de ambos os materiais do tipo p . Isto ocorre devido a região superior do material estar polarizada reversamente, com a tensão maior que a região inferior (a polaridade positiva da fonte está no terminal do dreno) (BOYLESTAD, 2013).



Lembre-se

Quanto maior a tensão reversa aplicada aos terminais dos materiais n - p , maior é a região de depleção.

Figura 3.3 | JFET com $V_{GS} = 0$ e $V_{DS} > 0$ (a) camada de depleção inicial (b) região de depleção mais larga na parte superior

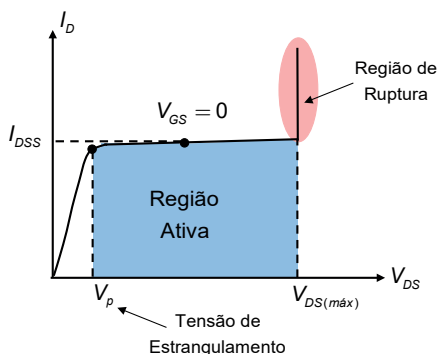


Fonte: elaborado pela autora.

O fato da junção $p-n$ estar **polarizada reversamente**, faz com que a corrente de porta I_G seja aproximadamente zero, o que equivale a dizer que este dispositivo possui uma resistência de entrada quase infinita, ou seja, como a corrente de porta é $I_G = 0$, o JFET apresenta uma alta impedância de entrada.

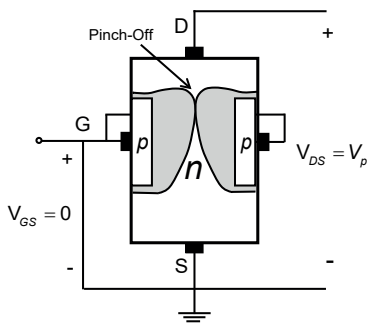
Conforme o valor da fonte V_{DD} aumenta, a corrente I_D cresce aproximadamente até $V_{DS} = V_p$, e, em seguida, esta corrente fica com valor constante, como pode ser observado no gráfico $I_D \times V_{DS}$ da Figura 3.4. Esta propriedade ocorre, pois, quando V_{DS} aumenta, as camadas de depleção se expandem, provocando uma considerável redução na largura do canal e, consecutivamente, uma diminuição do fluxo de elétrons entre a fonte e o dreno. Em outras palavras, com o aumento da camada de depleção há um aumento na resistência do canal do tipo n e uma diminuição na variação do valor da corrente I_D . Quando $V_{DS} = V_p$, as camadas de depleção quase se tocam, e o canal de condução (tipo n), ainda mais estreito, estrangula ou evita o aumento da corrente, fazendo surgir, assim, a **condição de pinch-off**, ou **estrangulamento**, como apresentado pela Figura 3.5. O valor de tensão de V_{DS} que estabelece essa condição é chamado de tensão de *pinch-off* (V_p), também conhecida como tensão de estrangulamento ou tensão de constrição e, nesta condição, a corrente I_D passa a manter um valor constante de saturação definido como I_{DSS} (*drain-source shorted current*, ou corrente de curto-circuito dreno-fonte).

Figura 3.4 | Comportamento da corrente $I_D \times V_{DS}$ para $V_{GS} = 0$.



Fonte: elaborado pela autora.

Figura 3.5 | Condição de pinch-off ($V_{GS} = 0\text{ V}$, $V_{DS} = V_p$)

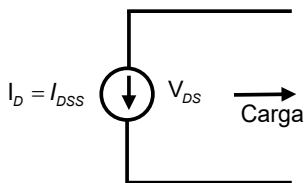


Fonte: elaborado pela autora.

A **região ativa**, ou região de saturação de um JFET (Figura 3.4) dar-se-á entre a tensão de estrangulamento (V_p) e a tensão de ruptura ($V_{DS(máx)}$). Nesta região, o JFET funciona como uma fonte de corrente com valor constante, aproximadamente igual a I_{DSS} , neste caso quando $V_{GS} = 0$, como mostra a Figura 3.6.

Já na **região de ruptura**, quando $V_{DS} > V_{DS(máx)}$, há um aumento rápido de corrente no FET. Muitos dispositivos serão destruídos se operados nesta região, porém, assim como com os diodos zener, existem dispositivos que são projetados especialmente para funcionar nessa região de avalanche.

Figura 3.6 | Fonte de corrente equivalente para $V_{GS} = 0$, $V_{DS} > V_p$.



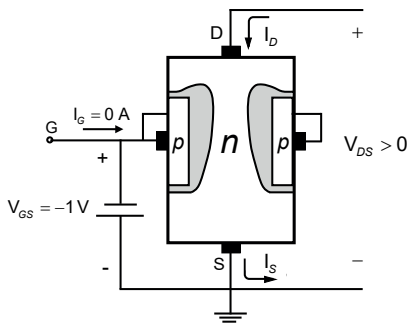
Fonte: elaborado pela autora.

A notação I_{DSS} (*drain-source shorted current*) deriva do fato de a corrente ser do dreno para fonte, com a conexão da porta para fonte em curto-circuito. Vale ressaltar que I_{DSS} é o valor máximo de corrente de dreno que um JFET pode produzir. Além

disso, segundo Malvino (2011), este é um dos mais importantes valores do JFET e você deve sempre procurar por ele na folha de dados (ou *datasheet*), visto que é o limite superior de corrente do mesmo.

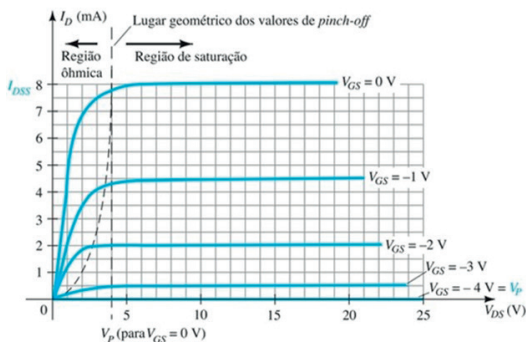
Trabalhamos até aqui com valor de tensão nula entre a porta e a fonte, $V_{GS} = 0$. Se a partir de agora inserirmos uma fonte de tensão entre esses terminais, como mostra a Figura 3.7, veremos que a polarização negativa estabelece regiões de depleção semelhantes à obtidas com $V_{GS} = 0$, mas com valores menores de V_{DS} . Ou seja, o efeito da aplicação de uma fonte negativa entre o terminal da porta e da fonte é atingir a região ativa com valores menores de tensão de V_{DS} , como mostra a Figura 3.8.

Figura 3.7 | Fonte de tensão negativa aplicada entre os terminais da porta e da fonte de um JFET



Fonte: elaborado pela autora.

Figura 3.8 | Curva característica do JFET de canal n ($I_{DSS} = 8\text{ mA}$ e $V_p = -4\text{ V}$)



Fonte: adaptado de Boylestad (2013, p. 322).

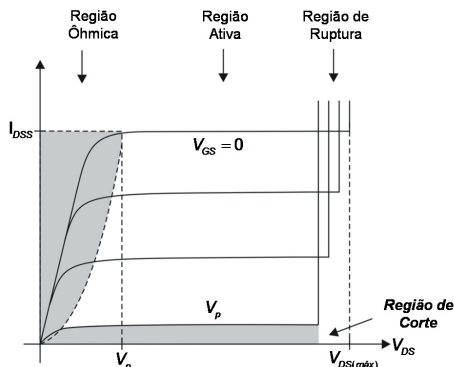
Observe a partir da Figura 3.8 que a tensão de *pinch-off* (V_p) diminui, descrevendo uma parábola, à medida que a tensão V_{GS} se torna cada vez mais negativa. Além disso, o valor de I_D também reduz à medida que V_{GS} decresce e se torna mais negativa. Assim, quando $V_{GS} = -V_p$, a tensão será negativa o suficiente para zerar a corrente I_D , condição para este dispositivo estar no seu estado desligado e a região inferior a esta curva ser conhecida como **Região de corte**, como apresentado na Figura 3.9. Segundo Boylestad (2013), na maioria das folhas de dados, a tensão de *pinch-off* é especificada como $V_{GS(\text{desligamento})}$ em vez de V_p . Vale ressaltar também que, devido a este comportamento de alterar ou controlar o valor da corrente I_D , a tensão da porta para fonte (V_{GS}) é denominada de tensão controladora do JFET.

Já a região à esquerda da linha de *pinch-off*, Figura 3.8, é conhecida como **região ôhmica** ou região de resistência controlada por tensão. Nesta região, o JFET pode ser considerado como um resistor variável cuja resistência é controlada pela tensão porta-fonte aplicada. Note a partir desta figura que, quanto mais negativo o valor de V_{GS} , mais a inclinação da curva (sólida) se torna horizontal, representando um aumento do valor da resistência que pode ser aproximado pela equação:

$$r_d = \frac{r_0}{\left(1 - \frac{V_{GS}}{V_p}\right)^2}$$

sendo r_0 a resistência com a tensão controladora nula e r_d a resistência para um valor específico de V_{GS} diferente de zero.

Figura 3.9 | Regiões das curvas do dreno



Fonte: elaborado pela autora.



Assimile

Para valores de tensão V_{GS} entre 0 e V_p , a corrente I_D irá variar, respectivamente, entre o valor máximo a 0 A.

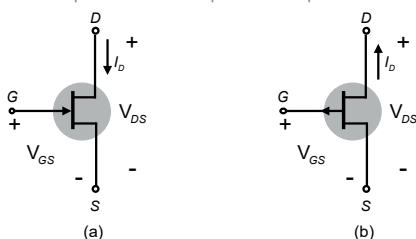


Reflita

O JFET de canal p tem exatamente a mesma estrutura que o dispositivo de canal n , contudo, as localizações dos materiais do tipo p e n são trocadas. A partir do que vimos para o JET tipo n , você conseguiria determinar os sentidos das correntes, as polaridades das tensões de V_{GS} e V_{DS} e como seria a curva característica do JFET de canal p ?

Os dispositivos JFET são representados por símbolos gráficos de acordo com a Figura 3.10. A Figura 3.10(a) representa o JFET de canal n cuja seta aponta para dentro do dispositivo, indicando o sentido da corrente do portão (I_G) e iria fluir se este dispositivo fosse polarizado diretamente. Já a Figura 3.10(b), ilustra o símbolo gráfico do JFET para o de canal p cuja única distinção é o sentido da seta.

Figura 3.10 | Símbolo JFET, para o canal tipo n (a) e para o canal tipo p (b)

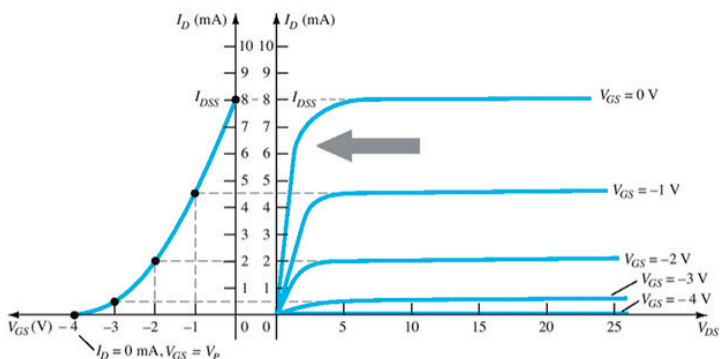


Fonte: elaborado pela autora.

Outra importante representação para os dispositivos JFET é a curva característica de transferência apresentada na Figura 3.11, gráfico da esquerda. Esta curva é definida pela equação de Shockley (3.1), e mostra a relação de I_D e V_{GS} .

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)^2 \quad (3.1)$$

Figura 3.11 | Curva característica de transferência e a curva característica do JFET



Fonte: adaptado de Boylestad (2013, p. 324).

O termo quadrático (3.1), evidencia a relação não linear entre a corrente do dreno (parâmetro de saída) e a tensão controladora do JFET (parâmetro de entrada). Esta relação resulta em uma curva que cresce exponencialmente para valores decrescentes de V_{GS} .

Ademais, a curva característica de transferência pode ser obtida utilizando a curva característica do JFET, apresentada na Figura 3.8, como mostra a Figura 3.11. Utilizando o gráfico à direita do eixo das ordenadas, podemos traçar uma linha horizontal a partir da região ativa, ou de saturação, ao eixo I_D . Por exemplo, para a curva em que $V_{GS} = 0$, podemos traçar uma linha horizontal da região ativa até o eixo y, o valor resultante será a corrente de dreno, que neste caso terá seu valor máximo equivalente a $I_{DSS} = 8 \text{ mA}$. Já quando $V_{GS} = V_p = -4 \text{ V}$, se traçarmos a reta horizontal, veremos que a corrente do dreno é nula. Dessa forma, por este método gráfico, notamos que a curva característica de transferência de um JFET não é afetada pelo circuito no qual este dispositivo é empregado.

Uma outra forma de traçarmos a curva característica de transferência de forma mais rápida e simplificada é utilizando alguns valores que podem ser facilmente memorizados para marcação dos pontos necessários para traçarmos o gráfico desta curva. As relações destes pontos são obtidas a partir da Equação de Schockley (3.1), como mostra a Tabela 3.1.

Tabela 3.1 | Relação $V_{GS} \times I_D$ para traçar a curva de transferência

V_{GS}	I_D
0	I_{DSS}
$0,3 V_p$	$I_{DSS}/2$
$0,5 V_p$	$I_{DSS}/4$
V_p	0

Fonte: Boylestad (2013, p. 326)



Exemplificando

Trace a curva de transferência de um JFET que possui $I_{DSS} = 10 \text{ mA}$ e $V_p = -4 \text{ V}$?

Resolução:

Sabemos que:

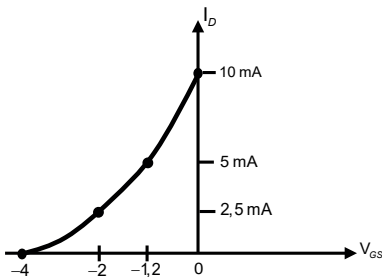
$I_{DSS} = 10 \text{ mA}$ quando $V_{GS} = 0 \text{ V}$, e que $I_D = 0 \text{ mA}$ quando $V_{GS} = V_p = -4 \text{ V}$.

Para $V_{GS} = 0,3 V_p = 0,3 \cdot -4 = -1,2 \text{ V}$, o valor de $I_D = I_{DSS}/2 = \frac{10}{2} = 5 \text{ mA}$.

Já quando $V_{GS} = 0,5 V_p = 0,5 \cdot -4 = -2 \text{ V}$, o valor de $I_D = I_{DSS}/4 = \frac{10}{4} = 2,5 \text{ mA}$.

Assim, a partir dos quatro pontos do gráfico bem definidos podemos, de forma simples, obter a curva de transferência completa, como mostra a Figura 3.12.

Figura 3.12 | Curva de transferência



Fonte: elaborado pela autora.



Os parâmetros fundamentais sobre o bom funcionamento do JFET é visto na sua folha de dados fornecidos por todos os fabricantes. Dentre as especificações detalhadas temos: as especificações máximas, valores que não devem ser ultrapassados em nenhum ponto de operação em determinado projeto; as características elétricas, nestas incluem o valor de V_p , nas características em estado desligado, e I_{DSS} , em estado ligado.

Para saber um pouco mais sobre esta folha de dados consulte o link:

<<https://bit.ly/2Mp5dIY>>. Acesso em: 11 jun. 2018.

Sem medo de errar

Você é o responsável técnico de uma empresa que oferece soluções e manutenção eletroeletrônica que foi contratada para o desenvolvimento de iluminação em uma granja, que controla o crescimento das aves por meio de iluminação, as famosas *Dark House* (casa escura, em inglês), como ilustra a Figura 3.13. Esta tecnologia consiste em controlar a luminosidade do aviário de modo a estimular os ciclos de engorda e vida do animal, reduzindo a energia gasta, a mortalidade, os custos com mão de obra e o tempo de alojamento. Disponível em: <<https://bit.ly/2N7Fw5U>>. Acesso em: 18 jun. 2018.

Figura 3.13 | Dark House para o controle do ciclo de engorda da vida animal

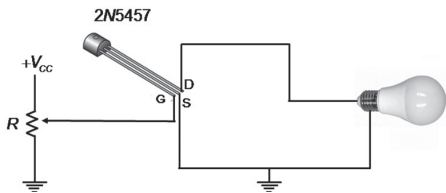


Fonte: <<https://bit.ly/2N7Fw5U>>. Acesso em: 18 jun. 2018.

Foi solicitado pelo contratante que seja oferecido três diferentes níveis de iluminação para períodos distintos de engorda dos animais. Como você projetaria este circuito utilizando os dispositivos JFET?

Uma possível forma de projetar este circuito utilizando JFET, 2N5457, é apresentado na Figura 3.14. Neste projeto, percebemos que o controle de luminosidade é feito por meio da alteração do valor de corrente, entre o dreno e a fonte, controlada pela variação da tensão da porta, via potenciômetro.

Figura 3.14 | Circuito controle de iluminação Dark House



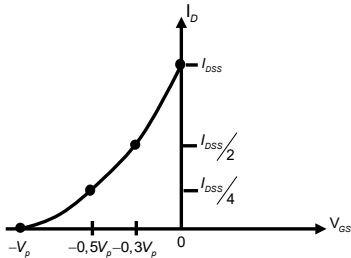
Fonte: elaborado pela autora.

Sabemos que a corrente I_D será máxima (I_{DSS}) quando a tensão V_{GS} for nula, isto é, quando o potenciômetro está na posição de menor valor, assim aterramos os terminais entre a porta e a fonte. Neste caso, teremos a lâmpada com máximo brilho.

A partir do valor de corrente máxima podemos criar outros dois pontos de nível de iluminação: um para metade da corrente máxima, isto é, $I_{DSS}/2$, neste caso, por meio da Tabela 3.1, sabemos que $V_{GS} = 0,3V_p$, e outro para $I_{DSS}/4$, neste caso sabemos que $V_{GS} = 0,5V_p$.

A curva de transferência para este dispositivo ficaria como mostra a Figura 3.15.

Figura 3.15 | Curva transferência JFET – Sem medo de errar



Fonte: elaborado pela autora.

Assim, dada as características de chaveamento do JFET, você conseguirá implementar o controle de iluminação para o aviário.

Avançando na prática

Sistema multiplexador

Descrição da situação-problema

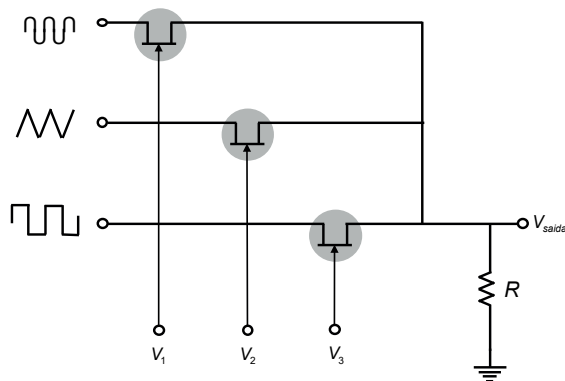
Você é o responsável técnico de uma empresa que oferece soluções e manutenção eletroeletrônica, que foi contratada para o desenvolvimento de um sistema multiplexador, isto é, um circuito que transporta múltiplos tipos de sinais por um único meio de condução. Muito utilizados em situações onde o custo de implementação de canais separados para cada fonte de dados é maior que o custo e a inconveniência de utilizar as funções de multiplexação.

Foi solicitado pelo contratante que sejam transmitidos três diferentes tipos de sinais, por exemplo, som de mais de uma fonte e imagem. Como você projetaria este circuito utilizando os dispositivos JFET?

Resolução da situação-problema

Uma possível forma de projetar este circuito utilizando JFET é apresentado na Figura 3.16.

Figura 3.16 | Sistema multiplexador



Fonte: elaborado pela autora.

Considerando V_1 em nível alto e as outras duas tensões em nível baixo, a informação transmitida será uma onda senoidal, ou o primeiro tipo de sinal. Se V_2 for colocado em nível alto, e os outros dois em nível baixo, o sinal transmitido será a onda triangular, ou o segundo tipo de sinal. E por fim, se a entrada V_3 for alta, a saída será uma onda quadrada ou o terceiro tipo de sinal.

Assim, com o JFET funcionando como chave eletrônica, você como técnico responsável pelo projeto conseguirá desenvolver o sistema multiplexador solicitado.

Faça valer a pena

1. O transistor de efeito de campo (*Field-effect transistor*, FET) são dispositivos que possuem seu funcionamento através do efeito de campo elétrico. Estes dispositivos são muito utilizados como amplificadores, chaves eletrônicas ou quando é necessário um controle de corrente elétrica sobre uma carga. Sobre os dispositivos FET podemos afirmar:

- I. São dispositivos unipolares, isto é, tem seu funcionamento dependente apenas de um tipo de carga.
- II. Possuem alta impedância de entrada que variam de um a centenas mega-ohms.
- III. São dispositivos que controlam a corrente de saída a partir da tensão de entrada.

Com relação às afirmativas feitas sobre a FET, estão corretas, apenas:

- a) I e III, apenas.
- b) I e II, apenas.
- c) II e III, apenas.
- d) I, apenas.
- e) I, II e III.

2. Sobre o dispositivo JFET, analise as afirmações a seguir:

Coluna 1	Coluna 2
I. Região de ôhmica	a. é quando o valor de $V_{DS} > V_{DS(max)}$. Nesta região tem-se um aumento rápido de corrente no FET. Muitos dispositivos serão destruídos se operados nesta região, porém, existem dispositivos que são projetados especialmente para funcionar nessa região de avalanche.

II. Região ativa	b. é a região entre a origem e a tensão de estrangulamento.
III. Região de ruptura	c. é a região cujo valor de I_D é nulo, ou seja, o dispositivo está em seu estado desligado.
IV. Região de corte	d. é a região com valores de I_D constante entre a tensão V_p e $V_{DS(max)}$.

Com relação às afirmativas feitas sobre a FET, associe a coluna 1 com a coluna 2.

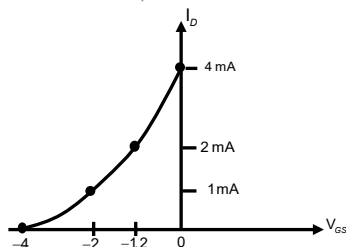
- a) I.d, II.b, III.a, IV.c.
- b) I.a, II.b, III.d, IV.c.
- c) I.b, II.d, III.a, IV.c.
- d) I.b, II.a, III.d, IV.c.
- e) I.a, II.d, III.b, IV.c.

3. A curva de transferência ou transcondutância de um dispositivo JFET, transistor de efeito de campo de junção, mostra como a corrente de dreno I_D varia em função da tensão V_{GS} aplicada à porta. Esta curva é definida pela equação de Shockley como mostra a (3.1):

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)^2 \quad (3.1)$$

Dado a curva de transferência, apresentada na Figura 3. 17, podemos afirmar que:

Figura 3.17 | Curva de transferência questão 3



Fonte: elaborado pela autora.

- a) $V_p = -1,2 \text{ V}$ e $I_{DSS} = 4 \text{ mA}$
- b) $V_p = -2 \text{ V}$ e $I_{DSS} = 2 \text{ mA}$
- c) $V_p = -4 \text{ V}$ e $I_{DSS} = 2 \text{ mA}$
- d) $V_p = -2 \text{ V}$ e $I_{DSS} = 4 \text{ mA}$
- e) $V_p = -4 \text{ V}$ e $I_{DSS} = 4 \text{ mA}$

Seção 3.2

Polarização do FET

Diálogo aberto

Caro aluno,

Ao operar dispositivos eletrônicos é importante que o técnico saiba os pontos de operação que otimizem o funcionamento deste componente, a fim de obter um melhor proveito. Quando tratamos de transistores, o ponto de operação é também conhecido como ponto quiescente. Para transistores de efeito de campo (*Field-effect transistor*, FET) é importante obter a corrente de dreno, ou variável de saída, e a tensão de controle entre a porta e a fonte, ou variável de entrada. Assim sendo, ao polarizarmos um FET obtemos estas variáveis no ponto quiescente, ou ponto Q.

Vimos na seção anterior os conceitos básicos do JFET. Dentre eles, estudamos que a relação da variável de entrada e saída deste dispositivo é dada pela equação quadrática de Shockley, isto é, a relação entre a corrente de dreno (I_D) e a tensão porta-fonte (V_{GS}) é não linear. Esta característica torna mais complexo o método matemático necessário à análise em corrente contínua (CC). Dessa forma, o método gráfico apresenta-se como uma boa solução a este impasse pois, apesar de ter pouca precisão numérica das variáveis, é mais rápido para maioria dos amplificadores a FET.

Sendo assim, nesta seção veremos como analisar, em regime CC, o ponto quiescente dos JFETs para diferentes tipos de polarização, tanto pelo método matemático quanto pelo gráfico. Para pôr este conhecimento em prática, você é o responsável técnico de uma empresa de soluções e manutenção eletroeletrônica que foi contratada para o desenvolvimento de um sistema de iluminação interna de um veículo. Segundo a empresa contratante, este projeto deverá atender os seguintes requisitos: ao abrir ou fechar a porta do veículo, a lâmpada deverá ser acesa e, após alguns segundos, deverá se apagar gradativamente ao longo de tempo. Antes de realizar o projeto, você confere os dispositivos eletrônicos que tem no almoxarifado e para sua grata surpresa, além de elementos passivos, como resistores e capacitores, você possui a lâmpada

e o JFET. E então, como desenvolver o projeto para este sistema com dispositivos eletrônicos que você dispõe? Como garantir que a lâmpada será gradativamente desligada?

Vamos descobrir? Dedique-se a mais este conteúdo, anote as dúvidas e discuta com seu professor.

Bons estudos e um ótimo trabalho.

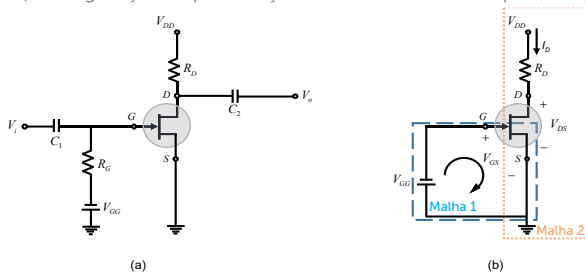
Não pode faltar

Segundo Marques (2012), polarizar um transistor é determinar o seu ponto quiescente ou ponto de operação. Em outras palavras, podemos dizer que polarizar um transistor de efeito de campo de junção (JFET) é determinar a corrente de dreno (I_{DQ}) e as tensões, sendo entre a porta e a fonte (V_{GSQ}) e entre o dreno e a fonte (V_{DSQ}). Quando alimentado por fontes em corrente contínua (CC), este ponto de operação do JFET pode ser determinado com a utilização de um método gráfico ou matemático.

Vimos na seção anterior que a relação entre os parâmetros de entrada e saída para o JFET é uma relação não linear, devido ao termo quadrático, dada pela equação de Shockley (3.1). Esta característica torna mais complexo o raciocínio matemático necessário à análise em corrente contínua (CC). Sendo assim, o método gráfico apresenta-se como uma boa solução a este impasse pois, apesar de limitar a precisão, é mais rápido para maioria dos amplificadores a FET.

Dentre as configurações com circuito utilizando JFET, a mais simples e menos eficiente é a **polarização fixa** que é caracterizada por possuir uma tensão constante entre a porta e a fonte (V_{GS}) por meio da fonte V_{GG} , como mostra a Figura 3.18(a).

Figura 3.18 | Configuração da polarização fixa (a) e circuito completo (b) para análise CC



Fonte: adaptado de Boylestad (2013, p. 354).



Os capacitores de acoplamento funcionam como circuitos abertos para análise CC.

A queda de tensão sobre o resistor R_G , Figura 3.18(a), será nula, visto que o JFET tem a propriedade de ter uma corrente nula de entrada no terminal da porta ($I_G \approx 0A$); e os capacitores C_1 e C_2 funcionam como circuito aberto dada a alimentação em CC. Isto permite a substituição desse resistor por um curto-circuito equivalente, como mostra Figura 3.18(b). Nesta figura, observamos que o terminal negativo da fonte V_{GG} está diretamente conectado ao potencial positivo de V_{GS} , o que resulta em uma polaridade oposta dessas tensões (3.2), como podemos ratificar ao aplicar a lei de Kirchhoff para as tensões na malha indicada.

$$\begin{aligned} V_{GS} + V_{GG} &= 0 \\ V_{GS} &= -V_{GG} \end{aligned} \quad (3.2)$$

Como a tensão V_{GS} é fixa para esta configuração, a corrente do dreno pode ser determinada por meio da equação de Schokley (3.1), apresentada na seção anterior.

Vale salientar que como a tensão de alimentação V_{GG} é uma fonte constante, a tensão entre a fonte e a porta é fixa, daí a denominação configuração com polarização fixa para este circuito.

Já a tensão entre os terminais do dreno e da fonte pode ser determinada aplicando a lei de Kirchhoff para a tensão para malha 2, assim:

$$\begin{aligned} -V_{DS} - I_D R_D + V_{DD} &= 0 \\ V_{DS} &= V_{DD} - I_D R_D \end{aligned} \quad (3.3)$$

Ou ainda:

$$R_D = \frac{V_{DD} - V_{DS}}{I_D}$$

Como:

$$V_S = 0 \quad (3.4)$$

Então:

$$V_{DS} = V_D - V_S$$

Logo:

$$V_D = V_{DS} \quad (3.5)$$

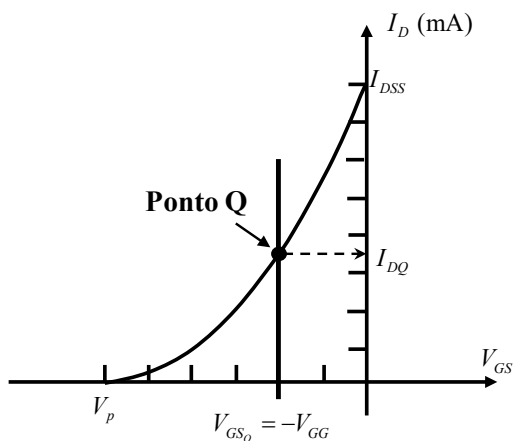
Bem como:

$$V_{GS} = V_G - V_S = V_G \quad (3.6)$$

As equações 3.1 a 3.6 permitem a análise matemática para este tipo de configuração. Segundo Boylestad (2013), este é um dos poucos casos em que a solução matemática para a configuração de um FET pode ser diretamente determinada.

Já a análise gráfica pode ser determinada por meio da curva de transferência para esta configuração. Sabemos que para traçar esta curva escolhemos alguns pontos, como mostrado na Tabela 3.1 da seção anterior, assim a curva de transferência para esta configuração é ilustrada na Figura 3.19. Nesta figura, a reta vertical representa a tensão porta-fonte ($V_{GS} = -V_{GG}$). A interseção entre as duas curvas é a solução para análise em CC, isto é, este ponto representa o ponto de operação ou ponto quiescente (ponto Q) para esta configuração.

Figura 3.19 | Método gráfico para polarização fixa



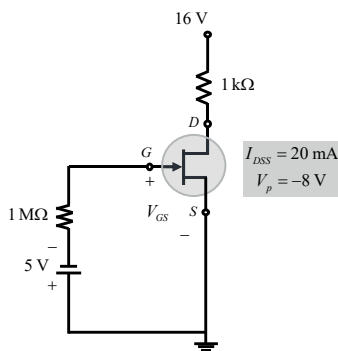
Fonte: adaptado de Boylestad (2013, p. 355).

Note na Figura 3.19 que o valor da corrente do dreno é determinado traçando uma linha horizontal do ponto Q até o eixo vertical de I_D . É importante mencionar que o índice Q é utilizado na notação desta corrente, bem como da tensão porta-fonte, para determinar estes valores no ponto de operação ou no ponto quiescente (Q). Estes valores de tensão (V_{GS_Q}) e corrente (I_{D_Q}) seriam os valores visto em um multímetro caso eles fossem medidos.



Determine a corrente e a tensão no ponto quiescente pelo método matemático e gráfico para o circuito de chaveamento eletrônico apresentado na Figura 3.20.

Figura 3.20 | Configuração polarização fixa



Fonte: elaborado pela autora.

Pelo método matemático, para obtermos I_{D_Q} e V_{GS_Q} basta aplicarmos as Equações 3.2 e 3.1, respectivamente. Sendo assim:

$$V_{GS} = -V_{GG} = -5 \text{ V}$$

E:

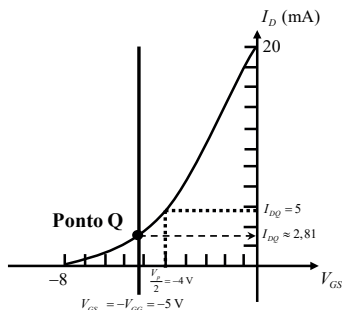
$$I_{D_Q} = I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)^2$$

$$I_{D_Q} = 20 \cdot 10^{-3} \left(1 - \frac{-5}{-8} \right)^2 = 2,81 \text{ mA}$$

Já pelo método gráfico, precisamos traçar a curva de transferência (Tabela 3.1). Assim, quando temos $I_{DSS}/4 = 5 \text{ mA}$ a $V_p/2 = -4 \text{ V}$. De posse desses valores e de V_p e I_{DSS} obtemos a curva de transferência.

A reta é dada por $V_{GS_Q} = -V_{GG} = -5 \text{ V}$. Assim, a interseção entre as duas curvas é o ponto de operação ou ponto quiescente. O valor no eixo vertical desse ponto representa I_{D_Q} e o valor no eixo horizontal V_{GS_Q} , como pode ser observado Figura 3.21

Figura 3.21 | Método gráfico para polarização fixa

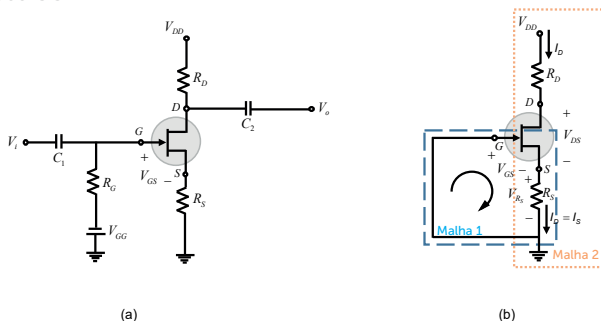


Fonte: elaborado pela autora.

Como a configuração do tipo polarização fixa necessita de duas fontes CC, sua utilização é limitada na prática.

Uma outra possível configuração com o JFET é o circuito com **autopolarização** (Figura 3.22). Este circuito elimina a necessidade do uso de duas fontes CC.

Figura 3.22 | Configuração de JFET com autopolarização (a) circuito completo (b) para análise CC



Fonte: adaptado de Boylestad (2013, p. 356).

Assim como para configuração anterior, para análise CC os capacitores são substituídos por circuitos abertos e o resistor R_G é substituído por um curto-circuito, visto que o JFET tem a propriedade de ter uma corrente nula de entrada no terminal da porta ($I_G \approx 0A$). Assim, o circuito equivalente ao da Figura 3.22(a) é apresentado na Figura 3.22(b).

Sabendo que $I_S = I_D$, então podemos afirmar que $V_{RS} = I_D R_S$. Assim, ao analisarmos a malha destacada na Figura 3.22(b),

concluimos que $V_{GS} + V_{RS} = 0$, ou ainda que $V_{GS} = -V_{RS}$, logo:

$$V_{GS} = -I_D R_S \quad (3.7)$$

Observe que para este tipo de configuração, o parâmetro de entrada (tensão V_{GS}) é função do parâmetro de saída (I_D). Assim, podemos substituir a (3.7) na (3.1) para determinar a corrente de dreno como:

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)^2 = I_D = I_{DSS} \left(1 - \frac{-I_D R_S}{V_p} \right)^2 = I_{DSS} \left(1 + \frac{I_D R_S}{V_p} \right)^2$$

Desenvolvendo a equação para I_D obtemos uma equação do segundo grau, como mostra a (3.8). Assim, ao resolvermos esta equação obtemos os valores para corrente do dreno.

$$I_D^2 + A I_D + B = 0 \quad (3.8)$$

Sendo A e B constantes a serem determinadas usando valores de I_{DSS} , R_S e V_p .

O valor de tensão V_{DS} é determinando aplicando a lei de Kirchhoff para tensão ao circuito da malha 2, circuito de saída, como mostra a Equação:

$$\begin{aligned} -V_{RS} - V_{DS} - V_{R_D} + V_{DD} &= 0 \\ V_{DS} &= V_{DD} - V_{R_D} - V_{RS} = V_{DD} - I_S R_S - I_D R_D \end{aligned}$$

Como $I_D = I_S$, então:

$$V_{DS} = V_{DD} - I_D (R_S + R_D) \quad (3.9)$$

Além disso:

$$V_S = I_D R_S \quad (3.10)$$

$$V_G = 0 \text{ V} \quad (3.11)$$

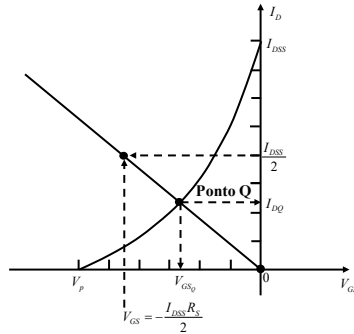
E:

$$V_D = V_{DS} + V_S = V_{DD} - V_{R_D} \quad (3.12)$$

As equações 3.7 a 3.12 permitem a análise matemática para este tipo de configuração. Já a análise gráfica pode ser determinada por meio da curva de transferência para esta configuração, e o ponto quiescente é determinado pela interseção desta curva com a reta determinada pela (3.7).

Para traçarmos uma reta é necessário a obtenção de dois pontos: um pode ser quando $I_D = 0 \text{ A}$ e $V_{GS} = -I_D R_S = 0 \cdot R_S = 0 \text{ V}$; e o outro quando $I_D = I_{DSS}/2$, então $V_{GS} = -I_D R_S = -\frac{I_{DSS} R_S}{2}$. Assim, dado estes dois pontos, podemos traçar a reta como mostra a Figura 3.23.

Figura 3.23 | Método gráfico para autopolarização

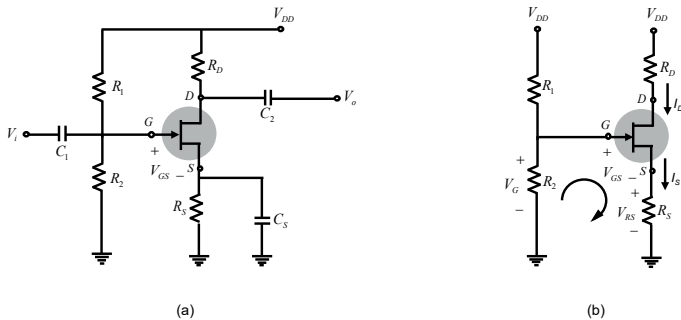


Fonte: adaptado de Boylestad (2013, p. 358).

O ponto de operação ou ponto quiescente é obtido pela interseção entre a reta e a curva de transferência, e os valores de V_{GSQ} e I_{DQ} podem então ser determinados.

Outra configuração também muito utilizada com dispositivo JFET é a **polarização por divisor de tensão**, como mostra Figura 3.24(a). Assim como nas outras configurações já vistas, o circuito apresentado na Figura 3.24(a) pode ser redesenhado como o circuito da Figura 3.24(b) para análise em CC.

Figura 3.24 | Configuração de JFET com polarização por divisor de tensão (a) e circuito completo (b) para análise CC



Fonte: adaptado de Boylestad (2013, p. 360).

Uma vez que a característica do JFET é $I_G \approx 0A$, então a corrente do resistor R_1 é a mesma que do resistor R_2 , $I_{R1} = I_{R2}$. Além disso, podemos notar que a tensão do resistor R_2 é a mesma tensão do

terminal porta (V_G), que pode ser determinada utilizando a regra de divisor de tensão, como mostra a (3.13).

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD} \quad (3.13)$$

Assim, analisando a malha destacada na Figura 3.24(b), chegamos a $-V_G + V_{GS} + V_{RS} = 0$, sendo, portanto, $V_{GS} = V_G - V_{RS}$. Sabendo que $V_{RS} = I_S R_S = I_D R_S$, uma vez que $I_D = I_S$, então:

$$V_{GS} = V_G - I_D R_S \quad (3.14)$$

Já a tensão V_{DS} é determinada analisando a malha de saída, como:

$$V_{DS} = V_{DD} - I_D (R_S + R_D) \quad (3.15)$$

E:

$$V_D = V_{DD} - I_D R_D \quad (3.16)$$

$$V_S = I_D R_S \quad (3.17)$$

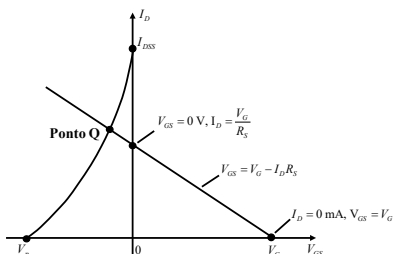
Logo:

$$I_{R_1} = I_{R_2} = \frac{V_{DD}}{R_1 + R_2} \quad (3.18)$$

As equações 3.13 a 3.18 permitem a análise matemática para este tipo de configuração. Já a análise gráfica pode ser determinada por meio da curva de transferência para esta configuração; e o ponto quiescente é determinado pela interseção desta curva com a reta determinada pela (3.14).

Para traçarmos a reta é necessário obtermos dois pontos: um deles será quando $I_D = 0 \text{ A}$. Logo, pela (3.14) temos que $V_{GS} = V_G - 0 R_S = V_G$; para o outro ponto, determinarmos que $V_{GS} = 0$, assim, $0 = V_G - I_D R_S$, ou $I_D = \frac{V_G}{R_S}$. A reta obtida com estes pontos e a curva de transferência desta configuração pode ser analisada pela Figura 3.25.

Figura 3.25 | Método gráfico para polarização por divisor de tensão



Fonte: adaptado de Boylestad (2013, p. 361);

O ponto de operação ou ponto quiescente é obtido pela interseção entre a reta e a curva de transferência, e os valores de V_{GS_Q} e I_{D_Q} podem então ser determinados.



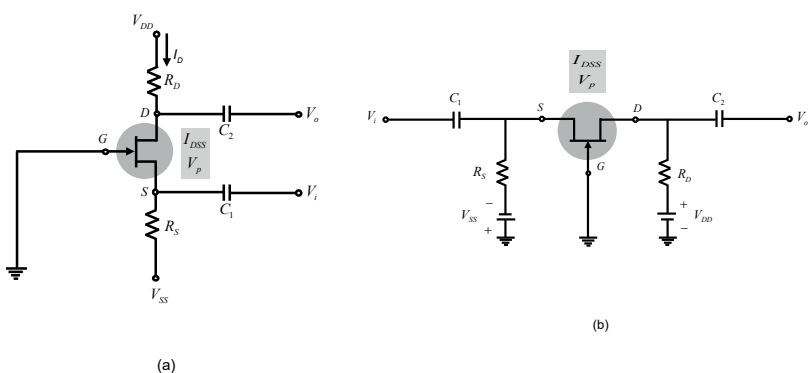
Refleta

Como a interseção no eixo vertical é determinada pelo valor de R_S , ou seja, $I_D = \frac{V_G}{R_S}$, com valor de V_G fixo devido ao circuito de entrada.

Como se comportaria os valores de corrente de I_{D_Q} e V_{GS_Q} com a variação de R_S ?

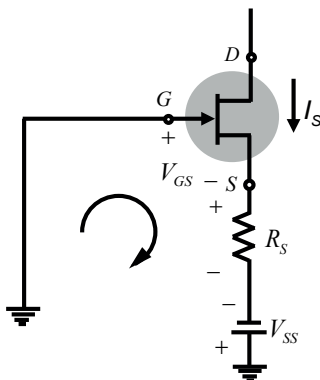
Por fim, analisaremos a configuração do JFET **porta-comum**. Este circuito é caracterizado por ter: o terminal de porta ligado ao terra; o sinal de entrada, usualmente, aplicado ao terminal de fonte; e o de saída ao terminal do dreno, como ilustra Figura 3.26(a), que também pode ser redesenhado como a Figura 3.26(b). Para análise CC a polarização porta-comum pode ser redesenhada como a Figura 3.27.

Figura 3.26 | Configuração de JFET com polarização porta-comum (a) original e (b) redesenhado



Fonte: adaptado de Boylestad (2013, p. 363).

Figura 3.27 | Configuração com polarização porta-comum para análise CC



Fonte: adaptado de Boylestad (2013, p. 363).

Aplicando a lei das tensões de Kirchhoff na malha destacada na Figura 3.27, obtemos que $V_{GS} + I_S R_S - V_{SS} = 0$ ou $V_{GS} = V_{SS} - I_S R_S$, como $I_S = I_D$ então:

$$V_{GS} = V_{SS} - I_D R_S \quad (3.19)$$

Já a tensão V_{DS} é determinada analisando a malha de saída, como:

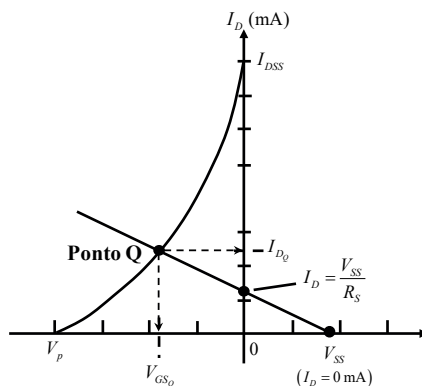
$$V_{DS} = V_{DD} + V_{SS} - I_D (R_S + R_D) \quad (3.20)$$

$$E: \quad V_D = V_{DD} - I_D R_D \quad (3.21)$$

$$V_S = -V_{SS} + I_D R_S \quad (3.22)$$

As equações 3.19 a 3.22 permitem a análise matemática para este tipo de configuração. Já análise gráfica para solução deste tipo de configuração também pode ser determinada por meio da curva de transferência. O ponto quiescente é então obtido pela interseção desta curva com a reta determinada pela (3.19). Sendo assim, para traçarmos esta reta é necessário obtermos dois pontos: um será quando $I_D = 0 \text{ A}$. Logo, pela (3.19) temos que $V_{GS} = V_{SS} - 0 R_S = V_{SS}$; para o outro ponto, determinarmos que $V_{GS} = 0$, assim, $0 = V_{SS} - I_D R_S$, ou $I_D = \frac{V_{SS}}{R_S}$. A reta obtida com estes pontos e a curva de transferência desta configuração pode ser analisada pela Figura 3.28.

Figura 3.28 | Método gráfico para polarização porta-comum



Fonte: adaptado de Boylestad (2013, p. 364).



Assimile

A obtenção da corrente de dreno e tensão do terminal porta-fonte pode ser obtida por análise matemática ou gráfica. Este último método é mais rápido de ser analisado e facilmente empregado para os diferentes tipos de polarização. Para isso, devemos sempre obter a interseção da curva de transferência e da reta característica do tipo de polarização utilizado.



Pesquise mais

Um circuito de grande valor prático, dado a sua simplicidade com JFET é quando aterramos os terminais de porta e fonte, ou seja, $V_{GS} = 0$. Assim, para qualquer condição de CC a tensão porta-fonte deve ser nula, resultando em uma reta de carga vertical $V_{GSQ} = 0$. Para saber um pouco mais sobre esta configuração do JFET consulte o capítulo 7, pág. 365 do livro **Dispositivos eletrônicos e teoria de circuitos**, de Robert L. Boylestad.

Você também pode consultar o livro pela nossa biblioteca virtual. Disponível em: <<https://bit.ly/2N7hyrb>>. Acesso em: 28 jun. 2018.

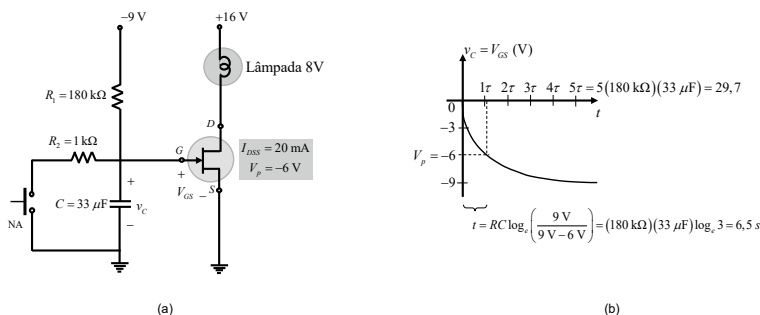
Sem medo de errar

Relembrando nosso contexto, em que você é o responsável técnico de uma empresa que oferece soluções e manutenção eletroeletrônica e está alocada para realizar um projeto que deverá atender os seguintes requisitos: ao abrir ou fechar a porta do veículo a lâmpada deverá ser acesa e após alguns segundos a lâmpada deverá se apagar gradativamente ao longo de tempo.

Antes de realizar o projeto você confere os dispositivos eletrônicos que tem no almoxarifado e para sua grata surpresa além de elementos passivos, como resistores e capacitores, você possui a lâmpada e o JFET. E então, como desenvolver este sistema com dispositivos eletrônicos que você dispõe? Como garantir que a lâmpada será gradativamente desligada?

Uma possível solução é apresentada pela Figura 3.29(a). Neste caso, a alta isolamento existente entre os circuitos de porta e dreno de um JFET permite o projeto de um temporizador relativamente simples.

Figura 3.29 | Projeto temporizador de iluminação (a) circuito (b) relação tensão de pinch-off e tempo



Fonte: adaptado de Boylestad (2013, p. 388).

A porta do carro será a chave normalmente aberta (NA) representado na Figura 3.29(a), a chave quando fechada causa um curto circuito no capacitor ($R_3 \ll R_1$) e faz com que a tensão entre seus terminais caia rapidamente a 0 V. Como resultado, a tensão porta-fonte (V_{GS}) do JFET rapidamente se estabelece também em 0 V e a corrente do dreno se iguala a corrente máxima (I_{DSS}), que proporciona que a lâmpada se acenda com brilho máximo. Quando

a chave é solta, ou aberta novamente, o capacitor irá se carregar em direção aos $-9V$, tensão de entrada aplicada, e ao atingir a tensão de *pinch-off* (V_p), o JFET e a lâmpada se desligam. Ou seja, quando a chave é pressionada e solta, de acordo com o abrir e fechar da porta do veículo, a lâmpada se acende com brilho máximo e, com passar do tempo, torna-se mais fraca até se desligar após um período de tempo.

O período que a lâmpada permanece acesa é definido pela constante de tempo do circuito de carregamento determinado como $\tau = R_1 C$ e pelo valor de tensão de *pinch-off* que quanto mais negativa, mais tempo a lâmpada permanecerá acesa. Dessa forma, ao escolher corretamente o valor de R_1 , você conseguirá determinar o tempo em que a lâmpada ficará acesa, como mostra o gráfico Figura 3.29(b).

Vale ressaltar que neste circuito o resistor R_1 é utilizado para assegurar que terá resistência no momento que o circuito de carregamento for ligado a fonte; e R_3 é usado para limitar a corrente de descarga quando a chave for fechada.

Assim, dadas as características do JFET você conseguirá desenvolver um circuito temporizador de iluminação para o veículo da empresa contratante.

Avançando na prática

Sistema de acionamento automático de irrigação

Descrição da situação-problema

Você é o responsável técnico de uma empresa que oferece soluções e manutenção eletroeletrônica, que foi contratada pela associação de agricultores local para o desenvolvimento de um sistema de acionamento automático de irrigação a fim de aumentar a produtividade, a sobrevivência da planta e a economia da produção.

O projeto solicitado consiste basicamente em acionar uma bomba para o fornecimento de água em quantidade suficiente, à medida que o sensor apresente baixo valor de umidade no solo.

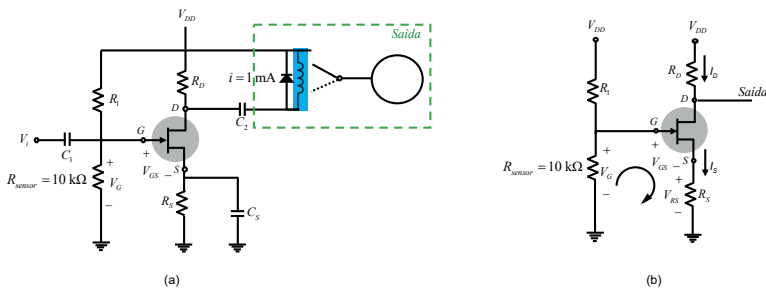
Antes de realizar o projeto você confere os dispositivos eletrônicos que tem no almoxarifado e para sua grata surpresa além de elementos passivos, como resistores e capacitores, você possui

um relé, uma bomba de água e o JFET. E então, como desenvolver este sistema com dispositivos eletrônicos que você dispõe? Qual o melhor tipo de polarização a ser utilizado?

Resolução da situação-problema

Dado os componentes que possui no almoxarifado da empresa, uma possível solução é a utilização do circuito JFET com polarização de divisor de tensão. Isto pois, o circuito com polarização fixa aumenta os custos do projeto, visto que são necessárias duas fontes para seu funcionamento; o circuito com autopolarização tornaria o sistema mais instável dado apenas uma resistência de entrada e a polarização porta comum não apresenta uma resistência de entrada.

Figura 3.30 | Configuração de JFET com polarização por divisor de tensão para o sistema de acionamento automático de irrigação (a) circuito elétrico completo e (b) circuito para análise CC



Fonte: elaborado pela autora.

Definido o tipo de polarização a ser utilizada com JFET, é necessário especificar os elementos que irão compor este circuito. Sabendo que este será formado por uma bomba de água, um relé e um sensor cuja especificações são apresentadas na Figura 3.30, basta determinar os valores R_1 , R_D e R_S a partir das características do JFET BF245A obtidos na folha de dados: $I_{D_0} = 1\text{mA}$, $V_{GS_0} = -1\text{V}$ e $V_{DS_0} = 15\text{V}$. Como V_G deve ser menor que V_{GS_0} , para o correto funcionamento do JFET, será utilizado $V_G = 0,5\text{V}$.

Sendo assim, a partir do circuito de carga (3.13), podemos determinar R_1 como:

$$V_G = \frac{R_2}{R_1 + R_2} V_{DD}$$

Logo:

$$R_1 = \frac{R_2(V_{DD} - V_G)}{V_G} = \frac{10 \cdot 10^3(25 - 0,5)}{0,5} = 490 \text{ k}\Omega$$

O valor comercial adotado para $R_1 = 470 \text{ k}\Omega$.

Já o cálculo para R_S é dado a partir da malha de entrada, como:

$$-V_G + V_{GS} + V_{RS} = 0$$

Ou ainda, considerando o ponto quiescente do JFET, podemos afirmar que:

$$-V_G + V_{GS_Q} + I_{D_Q} R_S = 0$$

Assim:

$$R_S = \frac{V_G - V_{GS_Q}}{I_{D_Q}} = \frac{0,5 + 1}{1 \cdot 10^{-3}} = 1,5 \text{ k}\Omega$$

Por fim, o cálculo para R_S é dado a partir da malha de saída, como:

$$V_{DS} = V_{DD} - I_D(R_S + R_D)$$

Ou ainda:

$$R_D = \frac{V_{DD} - V_{DS}}{I_D} - R_S$$

Considerando o ponto de quiescente do dispositivo:

$$R_D = \frac{V_{DD} - V_{DS_Q}}{I_{D_Q}} - R_S = \frac{25 - 15}{1 \cdot 10^{-3}} - 1,5 \text{ k} = 8500 \Omega$$

O valor comercial adotado para $R_D = 8,2 \text{ k}\Omega$.

Dados os valores determinados, o sistema de acionamento automático de irrigação pode então ser montado e entregue à associação.

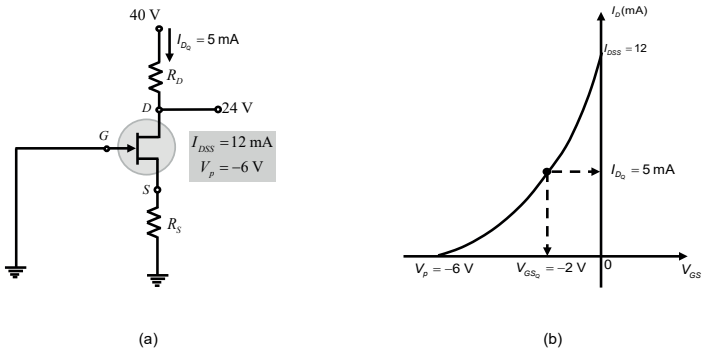
Faça valer a pena

1. O dispositivo JFET (*Field Effect Transistor* ou transistor de efeito de campo) é um dispositivo de três terminais muito utilizado como pré-amplificador de vídeo para as câmaras de TV, amplificadores para receptores de comunicação e instrumentos de medição. Este dispositivo pode ter diversos tipos de polarização como autopolarização, polarização por divisor de tensão, porta-comum, dentre outras.

Para o circuito JFET do tipo autopolarização da Figura 3.31(a), os valores de V_{GS_Q} e I_{D_Q} são especificados como mostra Figura 3.31(b).

Escolha a alternativa que contém os valores comerciais mais próximos para R_D e R_S .

Figura 3.31 | (a) circuito com JFET (b) curva transferência

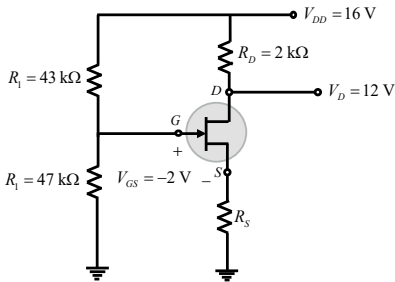


Fonte: elaborado pela autora.

- a) $R_D = 2 \text{ k}\Omega$; $R_S = 0,43 \text{ k}\Omega$
- b) $R_D = 10 \text{ k}\Omega$; $R_S = 0,47 \text{ k}\Omega$
- c) $R_D = 3,3 \text{ k}\Omega$; $R_S = 0,47 \text{ k}\Omega$
- d) $R_D = 10 \text{ k}\Omega$; $R_S = 0,39 \text{ k}\Omega$
- e) $R_D = 3,3 \text{ k}\Omega$; $R_S = 0,39 \text{ k}\Omega$

2. A polarização por divisor de tensão aplicado aos amplificadores com TBJ é também aplicado aos amplificadores com JFET. A estrutura básica é exatamente a mesma, porém a análise em CC de cada dispositivo é bastante diferente, como mostra a Figura 3.32.

Figura 3.32 | Polarização por divisor de tensão



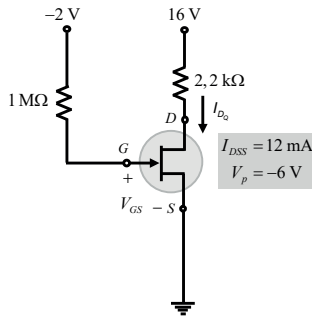
Fonte: elaborado pela autora.

Para configuração por polarização por divisor de tensão apresentado pela Figura 3.32, escolha a alternativa que contém o valor correto para R_S .

- a) $5,22 \text{ k}\Omega$
- b) $3,82 \text{ k}\Omega$
- c) $4,82 \text{ k}\Omega$
- d) $3,18 \text{ k}\Omega$
- e) $5,18 \text{ k}\Omega$

3. Dentre as configurações com circuito utilizando JFET, a mais simples é a **polarização fixa**, que se caracteriza por possuir uma tensão constante entre a porta e a fonte (V_{GS}) por meio da fonte V_{GG} , como apresentado pela Figura 3.33. Pela tensão de alimentação V_{GG} ser uma fonte constante, a tensão entre a fonte e a porta é fixa, daí a denominação configuração com **polarização fixa** para este circuito.

Figura 3.33 | Polarização do tipo polarização fixa



Fonte: elaborado pela autora.

O valor da corrente e a tensão do ponto de operação, ou ponto quiescente, para o circuito apresentado pela Figura 3.33 é:

- a) $I_{DQ} = 3,5 \text{ mA}$ e $V_{GSQ} = -2 \text{ V}$
- b) $I_{DQ} = 5,3 \text{ mA}$ e $V_{GSQ} = -2 \text{ V}$
- c) $I_{DQ} = 8 \text{ mA}$ e $V_{GSQ} = -2 \text{ V}$
- d) $I_{DQ} = -8 \text{ mA}$ e $V_{GSQ} = 2 \text{ V}$
- e) $I_{DQ} = -5,3 \text{ mA}$ e $V_{GSQ} = -2 \text{ V}$

Seção 3.3

Amplificadores com FET

Diálogo aberto

Olá, aluno, seja bem-vindo a mais uma seção sobre os transistores de efeito de campo de junção (JFET). Na seção anterior, aprendemos sobre os principais tipos de polarização dos circuitos atuantes com este dispositivo. Em outras palavras, vimos como obter, tanto pelo método matemático como pelo método gráfico, o ponto de operação dos principais tipos de configuração de circuito com JFET.

Agora, aprenderemos mais um pouco sobre umas das mais utilizadas funções que o transistor apresenta: a amplificação de sinal. Iniciamos nosso conhecimento sobre este tópico na Seção 3 da Unidade 2 deste material, quando vimos que podemos amplificar um sinal a partir dos transistores de junção bipolar (TBJ), ou seja, aprendemos como é representado e como se comportam estes dispositivos quando aplicamos um pequeno sinal de entrada em regime de corrente alternada (CA).

Assim como fizemos para os TBJs, nesta seção, estudaremos o comportamento e a obtenção do modelo correspondente aos JFETs quando também aplicamos pequenos sinais de entrada em regime CA. Além disso, compreenderemos como se representa e comportam os principais tipos de configuração de circuitos: a polarização fixa, autopolarização, polarização por divisor de tensão e porta-comum quando aplicados este tipo de sinal.

Logo, para pôr em prática este conhecimento, vamos retomar o contexto em que você é o responsável técnico de uma empresa que oferece soluções e manutenção elétrica, que foi contratada, desta vez, para a manutenção de um sistema de amplificador e misturador de áudio para um grupo musical. O cliente informou que este sistema não apresentava o som do microfone na saída, apenas da guitarra. Além disso, o som não era amplificado como a banda gostaria, uma vez que eles desejavam um som mais potente.

O que poderia estar acontecendo de errado com o sistema de misturador e amplificação áudio? Como resolver este problema?

Vamos descobrir?

Espero que você esteja animado para mais este conhecimento.

Desejo bom trabalho e ótimos estudos!

Não pode faltar

Assim como os TBJs, os transistores do tipo JFET podem atuar como amplificadores de sinais para pequenos sinais em regime de corrente alternada. Segundo Boylestad (2011) a análise CA de um circuito que utiliza dispositivos JFET requer o desenvolvimento de um modelo de pequenos sinais para este dispositivo.

Sabemos que o JFET controla a variável de saída, ou a corrente em corrente contínua (CC) do dreno (I_D), a partir da tensão porta-fonte (V_{GS}) por meio da relação conhecida como equação de Shockley (3.1). Em outras palavras, podemos dizer que uma variação da tensão porta-fonte resultará em uma variação de corrente de dreno utilizando-se o *fator de transcondutância* (g_m), como mostra a equação:

$$\Delta I_D = g_m \Delta V_{GS} \quad (3.23)$$

Ou ainda:

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}} \quad (3.24)$$

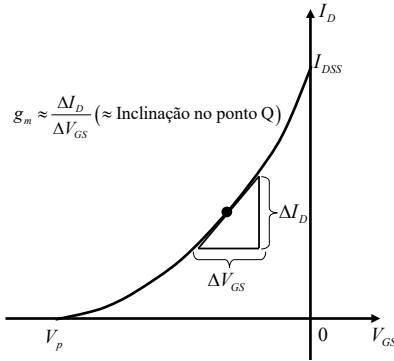
Vale salientar que o prefixo *trans* aponta que este fator estabelece uma relação entre uma variável de entrada e saída. Além disso, o radical *condutância* foi escolhido pois o fator g_m é definido de forma semelhante a condutância de um resistor $G = \frac{I}{V}$, sendo G a condutância de um elemento passivo. Outra importante informação que devemos mencionar é que, frequentemente, nas folhas de dados (ou *datasheets*), o fator de transcondutância também é representado como g_{fs} ou como y_{fs} , onde o y indica que o mesmo faz parte de um circuito equivalente de transcondutância. Já a letra f significa transferência direta e o s indica que está conectado ao terminal fonte (BOYLESTAD, 2011).

A partir da (3.24) e da curva característica de transferência de um JFET, podemos dizer que o fator de transcondutância é a inclinação

desta curva no ponto de operação, como mostra a Figura 3.34. Assim, podemos dizer que:

$$g_m = \frac{\Delta y}{\Delta x} = \frac{\Delta I_D}{\Delta V_{GS}}$$

Figura 3.34 | Determinação do fator de transcondutância a partir da curva característica de transferência de um JFET



Fonte: adaptado de Boylestad (2011, p. 401).

Ao analisarmos a Figura 3.34, percebemos que a inclinação, e por sua vez o fator de transcondutância, aumenta à medida que a tensão porta-fonte diminui de valor, isto é, à medida que a curva é percorrida de V_p até I_{DSS} , sendo máxima quando $V_{GS} = 0$.

Por se tratar da inclinação da curva, uma outra forma de determinar o valor de g_m é por meio da derivada da função, ou seja, o fator de transcondutância pode ser determinado pela derivada de I_D em relação a V_{GS} por meio da equação de Shockley, da seguinte forma:

$$g_m = \left. \frac{dI_D}{dV_{GS}} \right|_{\text{Ponto Q}} = \frac{d}{dV_{GS}} \left[I_{DSS} \left(1 - \frac{V_{GS}}{V_p} \right)^2 \right] = I_{DSS} \frac{d}{dV_{GS}} \left(1 - \frac{V_{GS}}{V_p} \right)^2$$

$$g_m = 2I_{DSS} \left[1 - \frac{V_{GS}}{V_p} \right] \frac{d}{dV_{GS}} \left(1 - \frac{V_{GS}}{V_p} \right) = 2I_{DSS} \left[1 - \frac{V_{GS}}{V_p} \right] \left[0 - \frac{1}{V_p} \right]$$

Logo:

$$g_m = \frac{2I_{DSS}}{|V_p|} \left[1 - \frac{V_{GS}}{V_p} \right] \quad (3.25)$$

Sendo que $|V_p|$ representa apenas a magnitude para garantir um valor positivo para g_m .

Como o valor máximo para o fator de transcondutância (g_{m0}) ocorre quando $V_{GS} = 0$, podemos então, a partir da (3.25), afirmar que:

$$g_{m0} = \frac{2I_{DSS}}{|V_p|} \left[1 - \frac{0}{V_p} \right]$$

Ou ainda:

$$g_{m0} = \frac{2I_{DSS}}{|V_p|}$$

Vale salientar que o subscrito zero foi adicionado exatamente para lembrar que o valor máximo g_m ocorre quando a tensão porta-fonte é zero ou nula.



Assimile

Ao analisarmos a Equação 3.25, podemos afirmar que o valor máximo para g_m ocorre quando $V_{GS} = 0$, e o valor mínimo quando $V_{GS} = V_p$. Além disso, quando mais negativo o valor de V_{GS} , menor o valor de g_m .

Para definirmos o modelo do JFET ainda é necessário determinar a impedância de entrada e saída do JFET. Sabemos que é característica dos dispositivos JFETs apresentar uma alta impedância de entrada, portanto, podemos afirmar que a impedância de entrada para o modelo representativo deste dispositivo aproximará de um circuito aberto como mostra a (3.26).

$$Z_i(\text{JFET}) = \infty \Omega \quad (3.26)$$

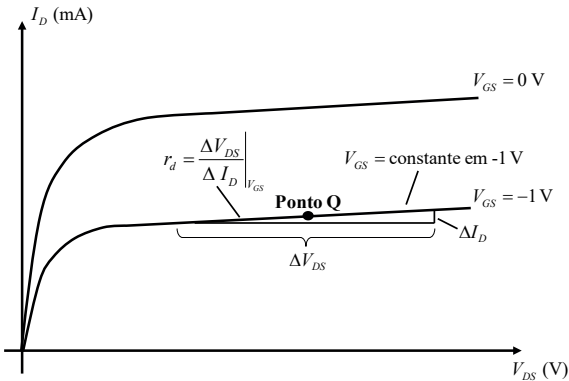
Em situações práticas um valor usualmente empregado é $10^9 \Omega$ (ou $1000 \text{ M}\Omega$).

Já a impedância de saída é definida como a inclinação da curva característica horizontal no ponto de operação do gráfico $I_{DS} \times V_{DS}$, como ilustrado na Figura 3.35. Quanto mais horizontal a curva, maior a impedância de saída e, caso a reta seja perfeitamente horizontal, a impedância será equivalente a um circuito aberto. Note que para determinação da impedância

de saída pelo gráfico da corrente do dreno (Figura 3.35), o valor da tensão porta-fonte é constante. Além disso, neste método, um valor ΔV_{DS} ou ΔI_D é escolhido e a outra variável é medida para então ser utilizada na (3.27).

Outra forma de obter a impedância de saída é por meio da folha de dados (*datasheet*) do dispositivo JFET a ser utilizado. A partir das informações técnicas contidas nesta folha de dados, obtemos o valor de g_{os} ou y_{os} do qual a unidade é em μS , ou seja, estes são valores de admitâncias equivalente de saída. Para obter, portanto, a impedância de saída, basta inverter matematicamente este valor (3.28). Segundo Boylestad (2011), o parâmetro y_{os} é um componente do circuito equivalente de admitâncias, sendo que o subscrito "o" representa que este é um parâmetro de saída (*output*) e "s" que este é conectado ao terminal fonte (*source*).

Figura 3.35 | Definição da impedância de saída a partir da curva característica do dreno



Fonte: elaborado pela autora.

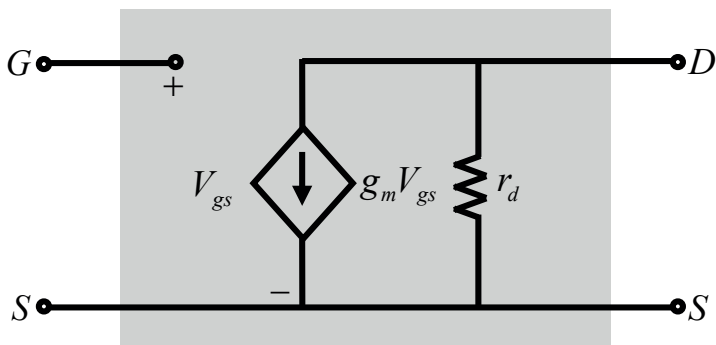
$$Z_o = r_d = \left. \frac{\Delta V_{DS}}{\Delta I_D} \right|_{V_{GS} = \text{constante}} \tag{3.27}$$

$$Z_o = r_d = \frac{1}{g_{os}} = \frac{1}{y_{os}} \tag{3.28}$$

Agora que os principais parâmetros foram obtidos, podemos então determinar o modelo equivalente CA para um JFET,

como ilustra a Figura 3.36. O controle de corrente de dreno é representado por uma fonte de corrente conectada do dreno para fonte (3.23); a seta indica que esta corrente flui do dreno para fonte como na operação real. Já a impedância de entrada é retratada como um circuito aberto nos terminais de entrada, ou seja, entre a porta e a fonte (3.26). Por fim, a impedância de saída que foi simbolizada pela resistência r_d . Em alguns casos, este valor é desprezado por ser considerado alto em relação aos demais elementos do circuito.

Figura 3.36 | Circuito equivalente CA para um JFET



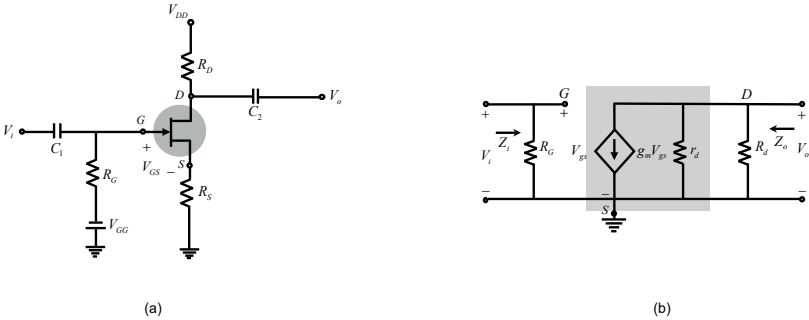
Fonte: elaborado pela autora.

Note que a partir da Figura 3.36 que a tensão porta-fonte é representada com letra minúscula para distinguir dos valores em corrente contínua (CC).

Agora que o circuito equivalente do JFET foi determinado, podemos analisar os principais circuitos equivalentes vistos na seção anterior, com JFET para pequenos sinais CA. Para isso, para cada configuração precisaremos definir Z_i , Z_o e A_v .

Assim, para configuração fixa, os capacitores de acoplamento atuam como curto-circuito equivalente para análise em CA. Como os valores de g_m e r_d são determinados a partir da polarização CC, da folha de dados ou da curva característica, o modelo CA para esta configuração é apresentado pela Figura 3.37. Note nesta figura que a polarização de V_{gs} define o sentido da fonte de corrente. Caso a polarização da tensão porta-fonte fosse negativa, o sentido da fonte de corrente seria invertido.

Figura 3.37 | Configuração JFET com polarização fixa (a) circuito completo (b) modelo CA



Fonte: elaborado pela autora.

A partir do circuito da Figura 3.37(b) podemos determinar que para a configuração com polarização fixa:

- Z_i :

$$Z_i = R_G \quad (3.29)$$

- Z_o :

$$Z_o = R_D \parallel r_d \quad (3.30)$$

Segundo Boylestad (2011), se a resistência r_d for muito alta (pelo menos 10:1) comparada com R_D , a impedância de saída pode ser aproximada como:

$$Z_o \approx R_D \quad (3.31)$$

- A_v : o ganho de tensão é obtido a partir da tensão de saída pela tensão de entrada, logo podemos determinar a tensão de saída como:

$$V_o = -g_m V_{gs} (r_d \parallel R_D)$$

Sendo $V_{gs} = V_i$, então:

$$V_o = -g_m V_i (r_d \parallel R_D)$$

Logo o ganho de tensão é determinado como:

$$A_v = \frac{V_o}{V_i} = -g_m (r_d \parallel R_D) \quad (3.32)$$

Se $r_d \geq 10R_D$, então este ganho pode ser aproximado para:

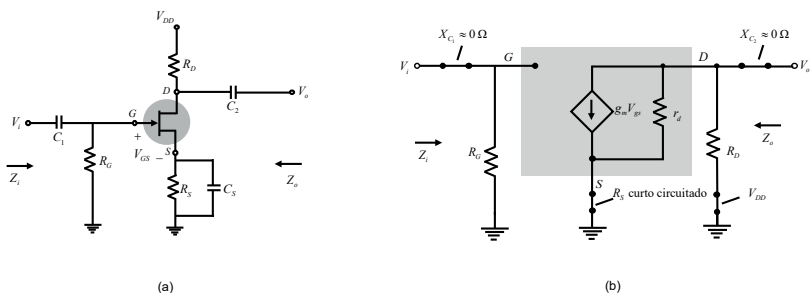
$$A_v = \frac{V_o}{V_i} = -g_m R_D \quad (3.33)$$

O sinal negativo para o ganho de tensão expressa que há um deslocamento de fase de 180° entre a tensão de entrada de saída.

Para a configuração do tipo autopolarização (Figura 3.38(a)) em regime CA, o capacitor C_S irá agir como curto-circuito e irá

curto-circuitar a resistência R_s , conectada ao terminal fonte. Esta configuração com a presença do capacitor é denominada configuração com autopolarização com R_s com desvio. O modelo representativo desta configuração em CA é apresentado pela Figura 3.38(b) que se redesenhado fica similar a Figura 3.37(b).

Figura 3.38 | Configuração JFET com autopolarização fixa (a) circuito completo (b) simplificação para o modelo CA



Fonte: elaborado pela autora.

Como o modelo resultante para a configuração autopolarização é o mesmo que para a polarização fixa, os parâmetros de impedância de entrada, saída e o ganho de tensão são os mesmos que apresentados anteriormente.

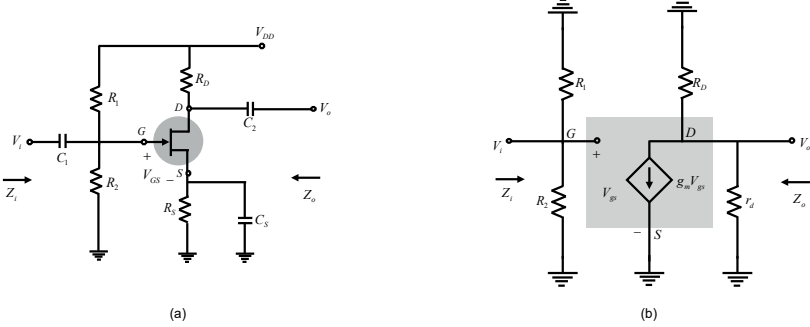


Refleta

Como seria o modelo resultante para a configuração JFET com autopolarização, caso o capacitor C_s fosse removido da Figura 3.38? Qual seria o valor das impedâncias, entrada e saída, e do ganho de tensão?

Para configuração do JFET com divisor de tensão (Figura 3.39(a)), para obter o modelo CA equivalente curto circuitamos os capacitores e a fonte CC. Isto causa um aterramento nas extremidades dos resistores R_1 e R_D . Como as duas resistências têm o terminal terra comum, R_1 e R_2 ficam em paralelo, bem como R_D e r_d , no circuito de saída, como mostra a Figura 3.39(b).

Figura 3.39 | Configuração JFET com divisor de tensão (a) circuito completo (b) modelo CA



Fonte: elaborado pela autora.

A partir do circuito da Figura 3.39(b) podemos determinar que para a configuração com divisor de tensão:

- Z_i : Como R_1 e R_2 com o circuito aberto equivalente, podemos afirmar que:

$$Z_i = R_1 \parallel R_2 \quad (3.34)$$

- Z_o :

$$Z_o = r_d \parallel R_D \quad (3.35)$$

Para $r_d \geq 10R_D$:

$$Z_o \approx R_D \quad (3.36)$$

- A_v :

$$\begin{aligned} V_{gs} &= V_i \\ V_o &= -g_m V_{gs} (r_d \parallel R_D) \end{aligned}$$

Logo:

$$A_v = \frac{V_o}{V_i} = -g_m r_d \parallel R_D \quad (3.37)$$

Se $r_d \geq 10R_D$:

$$A_v = \frac{V_o}{V_i} \approx -g_m R_D \quad (3.38)$$

Observe que a impedância de saída e o ganho são os mesmos que para as configurações anteriores. Temos uma diferença apenas na impedância de entrada que agora é o resultante da associação paralela dos elementos de entrada.

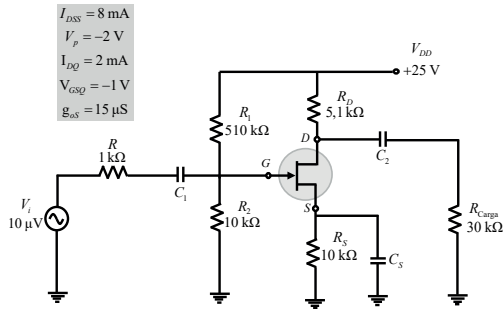
Caso considerarmos uma carga acoplada a este tipo de configuração de amplificador JFET com divisor de tensão devemos realizar algumas considerações, como mostra o exemplificando.



Exemplificando

Para o amplificador da Figura 3.40 determine o ganho de tensão, considerando a carga.

Figura 3.40 | Configuração JFET divisor de tensão



Fonte: elaborado pela autora.

Para facilitar a determinação do ganho de tensão com a carga, vamos inicialmente obter o circuito equivalente deste tipo amplificador. Sendo assim, o fator de transcondutância pode ser determinado como:

$$g_{m0} = \frac{2I_{DSS}}{|V_p|} = \frac{2 \cdot 8 \cdot 10^{-3}}{|-2|} = 8 \text{ mS}$$

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_p} \right] = 8 \cdot 10^{-3} \left[1 - \frac{-1}{-2} \right] = 4 \text{ mS}$$

E os parâmetros do amplificador:

$$Z_i = R_i \parallel R_2 = 510k \parallel 10k = 9,8 \text{ k}\Omega$$

$$Z_o = r_d \parallel R_D$$

Para isso é necessário calcular o valor de r_d :

$$r_d = \frac{1}{g_{os}} = 66,7 \text{ k}\Omega$$

Como $r_d \geq 10R_D$, então podemos simplificar a impedância de saída como:

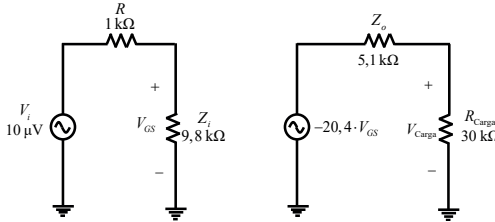
$$Z_o = R_d = 5,1 \text{ k}\Omega$$

Logo, o ganho do amplificador, sem a carga, pode ser calculado como:

$$A' = -g_m Z_o = -4 \cdot 10^{-3} 5,1 \cdot 10^3 = -20,4$$

Com estes dados, o circuito equivalente para este amplificador é ilustrado pela Figura 3.41.

Figura 3.41 | Circuito equivalente



Fonte: elaborado pela autora.

Dado o circuito equivalente, Figura 3.41, podemos então calcular o ganho de tensão considerando a carga presente no sistema. Para isso, devemos encontrar os valores de tensão V_{GS} e V_{Carga} .

Assim, para obtermos a tensão V_{GS} :

$$V_{GS} = \frac{Z_i}{R + Z_i} V_i = \frac{9,8k}{1k + 9,8k} 10\mu \approx 9,08 \mu V$$

Já a tensão V_{carga} :

$$V_{carga} = \frac{R_{carga}}{Z_o + R_{carga}} A' V_{GS} = \frac{30k}{5,1k + 30k} (-20,4) (9,08 \cdot 10^{-6}) = -158,32 \mu V$$

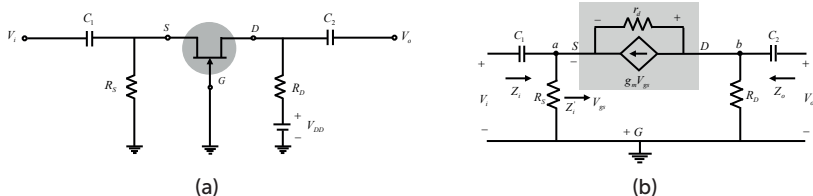
Dessa forma, o ganho de tensão considerando a carga pode então ser calculado como:

$$A_{V_{carga}} = \frac{V_{carga}}{V_{GS}} = \frac{-158,32\mu}{9,08\mu} = -17,44$$

Por fim, a última configuração com JFET que iremos analisar é a porta-comum, Figura 3.42(a). Note que para este tipo de configuração a fonte controlada de corrente é conectada do dreno para fonte com resistor r_d em paralelo, como propõe o modelo completo. A isolação entre os circuitos de entrada e saída foi perdida, uma vez que o terminal porta está conectado ao terra comum do circuito, e a fonte de corrente está ligada diretamente do

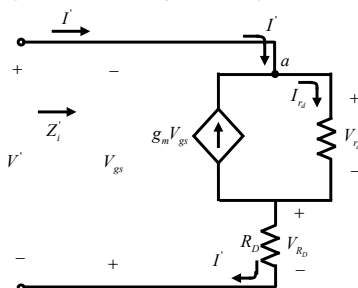
dreno para fonte. Outra diferença desta configuração é a presença do resistor R_s entre os terminais de entrada, não mais R_G como nas configurações anteriores; bem como a tensão de controle V_{gs} está diretamente sobre o resistor R_s , como mostra o modelo CA da Figura 3.42(b) (BOYLESTAD,2011).

Figura 3.42 | Configuração JFET com porta comum (a) circuito completo (b) modelo CA



Fonte: elaborado pela autora.

Figura 3.43 | Ampliação para determinação da impedância de entrada



Fonte: adaptado de Boylestad (2011, p. 413).

A partir do circuito da Figura 3.42(b) podemos determinar que para a configuração com divisor de tensão:

- Z_i : a impedância de entrada será o equivalente da associação paralela entre R_s e Z'_i . Para definirmos Z'_i , aplicamos a lei das tensões de Kirchhoff, Figura 3.43. Assim:

$$V' - V_{r_d} - V_{R_D} = 0$$

Ou ainda:

$$V_{r_d} = V' - I'R_D$$

Ainda aplicando a lei das correntes de Kirchhoff ao nó "a" temos que:

$$I' + g_m V_{gs} = I_{r_d}$$

Logo:

$$I' = I_{r_d} - g_m V_{gs} = \frac{V' - I' R_D}{r_d} - g_m V_{gs}$$

Ou:

$$I' = \frac{V'}{r_d} - \frac{I' R_D}{r_d} - g_m (-V')$$

$$I' \left[1 + \frac{R_D}{r_d} \right] = V' \left[\frac{1}{r_d} + g_m \right]$$

Sendo assim:

$$Z_i' = \frac{V'}{I'} = \frac{\left[1 + \frac{R_D}{r_d} \right]}{\left[\frac{1}{r_d} + g_m \right]} \quad \text{ou} \quad Z_i' = \frac{V'}{I'} = \frac{r_d + R_D}{1 + g_m r_d}$$

Portanto, a impedância de entrada é equivalente a:

$$Z_i = R_s \parallel Z_i'$$

$$Z_i = R_s \parallel \left[\frac{r_d + R_D}{1 + g_m r_d} \right] \quad (3.39)$$

Se $r_d \geq 10R_D$:

$$Z_i' = \frac{\left[1 + \frac{R_D}{r_d} \right]}{\left[\frac{1}{r_d} + g_m \right]} \approx \frac{1}{g_m}$$

Logo:

$$Z_i \approx R_s \parallel \frac{1}{g_m} \quad (3.40)$$

• Z_o :

$$Z_o = R_D \parallel r_d$$

Se $r_d \geq 10R_D$:

$$Z_o \approx R_D$$

• A_v : a partir da Figura 3.42(b), sabemos que:

$$V_i = -V_{gs}$$

$$V_o = I_D R_D$$

Como:

$$V_{r_d} = V_o - V_i$$

$$I_{r_d} = \frac{V_o - V_i}{r_d}$$

Aplicando a Lei de Kirchhoff dos nós ao nó b:

$$I_d + I_D + g_m V_{gs} = 0$$

$$I_D = -I_d - g_m V_{gs} = \frac{V_i - V_o}{r_d} + g_m V_i$$

De forma que:

$$V_o = I_D R_D = \left[\frac{V_i - V_o}{r_d} + g_m V_i \right] R_D = \frac{V_i R_D}{r_d} - \frac{V_o R_D}{r_d} + g_m$$

Logo:

$$V_o \left[1 + \frac{R_D}{r_d} \right] = V_i \left[\frac{R_D}{r_d} + g_m R_D \right]$$

Assim:

$$A_v = \frac{V_o}{V_i} = \frac{g_m R_D + \frac{R_D}{r_d}}{1 + \frac{R_D}{r_d}} \quad (3.41)$$

Se $r_d \geq 10R_D$, o fator de $\frac{R_D}{r_d}$ poder ser desprezado, então:

$$A_v \approx g_m R_D \quad (3.42)$$

Note nas equações (3.41) e (3.42) que o ganho de tensão é positivo, ou seja, esta configuração possui a tensão de saída em fase com a tensão de entrada.



Pesquise mais

Outros modelos de circuito CA com dispositivo JFET, como a configuração seguidor de fonte (ou dreno comum), muito comum na área de sinais e sistemas, é melhor descrito na referência a seguir:

Pág. 415 do livro **Dispositivos eletrônicos e teoria de circuitos**, de Robert L. Boylestad.

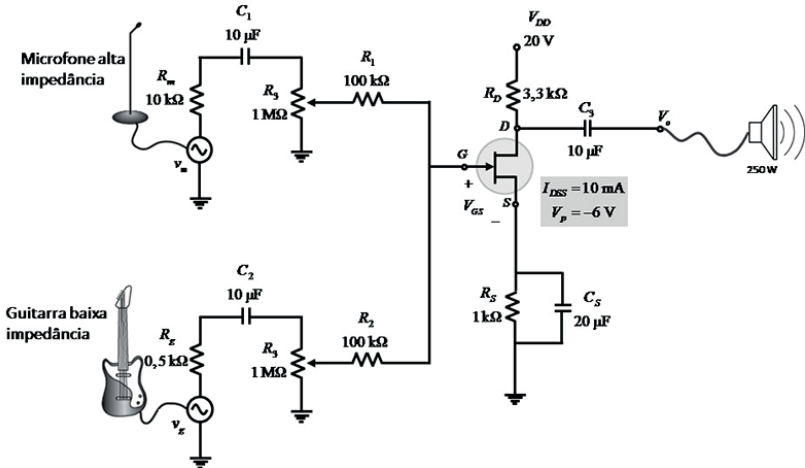
Você também pode consultar o livro pela nossa biblioteca virtual. Disponível em: <<https://bit.ly/2N7hyrb>>. Acesso em: 28 jun. 2018.

Sem medo de errar

Relembrando nosso contexto, você é o responsável técnico de uma empresa que oferece soluções e manutenção eletroeletrônica

que foi contratada para a manutenção de um sistema de amplificador e misturador de áudio para um grupo musical. O cliente informou que o sistema não funcionava corretamente e, para auxiliar o seu serviço, entregou um manual técnico deste sistema, como mostra a Figura 3.44.

Figura 3.44 | Esquemático elétrico do sistema amplificador e misturador de áudio



Fonte: adaptado de Boylestad (2011, p. 431).

Segundo os defeitos relatados pelo cliente este sistema de amplificador e misturador de áudio não apresentava na saída o som do microfone, apenas da guitarra. Além disso, o som não era amplificado como a banda gostaria, eles desejavam um som mais potente. O que poderia estar acontecendo de errado com o sistema de misturador e amplificação áudio? Como resolver este problema?

Ao receber o manual técnico deste sistema, você inicia uma análise para entender a função de cada componente e como é realizada a construção deste amplificador e misturador de áudio. Ao notar a presença do JFET, você percebe o porquê tem-se mais de um sinal aplicado ao mesmo tempo na porta deste dispositivo. Isto é possível dado a sua alta impedância de entrada; de um modo geral este valor é de $1000\text{ M}\Omega (10^9\text{ }\Omega)$. Já os capacitores C_1 e C_2 você conclui que estão presentes para evitar que quaisquer valores de polarização CC no sinal de entrada possam surgir na porta do JFET e os resistores variáveis (R_3) servem para o controle do volume para cada canal.

Sua incerteza da funcionalidade está na necessidade da presença dos resistores R_1 e R_2 . Então, com o auxílio de um multímetro você pode tentar conferir as tensões sobre estes resistores e percebe que elas são praticamente as mesmas tensões dos resistores R_m e R_g . Isto te levou a concluir que estes resistores poderiam estar queimados. Como bom técnico na área, você tenta avaliar se poderia retirar este componente do sistema e analisa matematicamente qual seria a tensão entregue à porta do JFET, v_G , caso os resistores R_1 e R_2 não estivessem presente. Para esta avaliação matemática você substitui os capacitores por seu equivalente de curto-circuito para a faixa de frequência de interesse e ignora os efeitos dos potenciômetros de $1M\Omega$ (ajustado para seu valor máximo). Logo, utilizando o teorema da superposição você percebe que a tensão v_G pode ser determinada como:

$$v_G = \frac{0,5k}{10,5k} v_m + \frac{10k}{10,5k} v_g = 0,047 v_m + 0,95 v_g \approx v_g$$

Com esta análise você percebe que caso os resistores R_1 e R_2 não estivessem presentes, um canal sobrecarregaria o outro reduzindo ou distorcendo o sinal na porta do JFET. Caso estes resistores tiverem presente, a análise para tensão v_G poderia ser determinada como:

$$v_g = \frac{101k}{211k} v_m + \frac{110k}{211k} v_g \approx 0,48 v_m + 0,52 v_g$$

Vale salientar que as mesmas considerações para o cálculo anterior foram feitas para o capacitor e resistor variável de $1M\Omega$. O resultado para v_g mostra um equilíbrio entre os sinais na porta do JFET.

Dada sua funcionalidade os R_1 e R_2 são denominados como *resistores de isolamento de sinais*. Para resolver este problema, basta trocar os resistores queimados por novos, como especificado no manual técnico.

Além deste problema com o sistema de áudio, o cliente relatou também que o sistema não amplificava o quanto eles gostariam. Como não constava no manual o valor do ganho, você usou todo seu conhecimento de amplificadores com JFET para analisar como melhorar este fator.

A partir do esquemático elétrico do sistema, Figura 3.44, você pode perceber que se trata de um sistema com configuração do tipo autopolarização. E dados os valores apresentados no manual, você calculou o ganho atual da seguinte maneira:

- Inicialmente obteve o valor do fator de transcondutância

$$g_{m0} = \frac{2I_{DSS}}{V_p} = \frac{2 \cdot 10 \cdot 10^{-3}}{|-6|} \approx 3,34 \text{ mS}$$

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_p} \right] = 3,34 \cdot 10^{-3} \left[1 - \frac{-3}{-6} \right] = 1,67 \text{ mS}$$

- Calculou r_d

$$r_d = \frac{1}{g_{os}} = \frac{1}{20 \mu} = 50 \text{ k}\Omega$$

Como $r_d \geq 10R_D$, então você pode desconsiderar o valor de r_d do cálculo do ganho e então:

$$A_v = -g_m R_D = -1,67 \text{ m} \cdot 3,3 \text{ k} = 5,51$$

Para atender à solicitação do cliente e aumentar a tensão de saída, e conseqüentemente a amplificação do sinal de áudio, você pode alterar o JFET ou substituir o valor de R_D para um valor maior. Por questão de simplificação é sugerido alterar o valor de R_D para respeitar o limite do alto-falante escolhido de **5,1k Ω** , assim o novo ganho de tensão ficaria de:

$$A_{v_{\text{novo}}} = -1,67 \text{ m} \cdot 5,1 \text{ k} = 8,51$$

Ou seja, como a alteração do valor do resistor do dreno, R_D , você conseguiu entregar um amplificador 54% mais potente.

Avançando na prática

Pré-amplificador do sinal de celular de um sistema repetidor

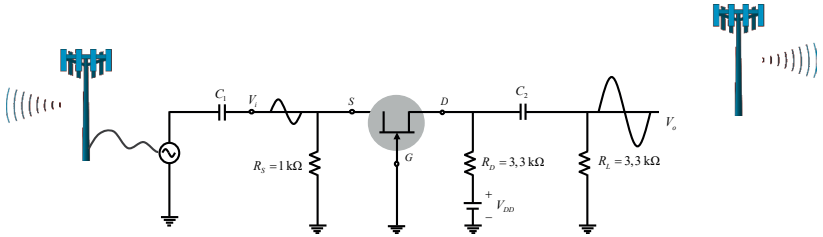
Descrição da situação-problema

Você é o responsável técnico em uma empresa que oferece soluções e manutenção eletroeletrônica que foi contratada por uma operadora de telefonia móvel para melhorar o sinal de celular em uma determinada região. Nesta localidade, a empresa contratante tem um alto índice de reclamação devido ao sinal baixo ou inexistente.

Logo, o projeto solicitado prevê uma melhora no ganho de 20% do sinal pré-amplificado, do sistema atual apresentado na Figura

3.45, para melhor atender os consumidores locais. Como aprimorar o ganho desse sistema de amplificação com JFET?

Figura 3.45 | Sistema pré-amplificador do sinal de celular



Fonte: elaborado pela autora.

Resolução da situação-problema

Para atender as especificações de projeto é importante que seja analisado o ganho atual do sistema para então prever uma melhoria com aumento esperado. Assim, a análise inicial se dá com a obtenção do ganho do sistema atual, ou seja, quando é entregue aos consumidores um sinal fraco ou inexistente. Para isso, é necessário calcular o fator de transcondutância do sistema como:

$$g_{m0} = \frac{2I_{DSS}}{|V_p|} = \frac{2 \cdot 10 \cdot 10^{-3}}{|-4|} = 5 \text{ mS}$$

$$g_m = g_{m0} \left[1 - \frac{V_{GS}}{V_p} \right] = 5 \cdot 10^{-3} \left[1 - \frac{-2,2}{-4} \right] = 2,25 \text{ mS}$$

Em seguida, é calculado a resistência r_d , como:

$$r_d = \frac{1}{g_{oS}} = \frac{1}{10 \mu\text{S}} = 100 \text{ k}\Omega$$

Como $r_d \geq 10R_D$, você sabe que pode desconsiderar o valor de r_d do cálculo do ganho e então:

$$A_v = g_m (R_D \parallel R_L)$$

Logo o ganho atual é:

$$A_{v_{atual}} = 2,25 \text{ m} \left[\frac{3,6 \text{ K} \cdot 4,7 \text{ K}}{3,6 \text{ K} + 4,7 \text{ K}} \right] \approx 4,59$$

Como o projeto prevê um aumento de 20% no ganho de tensão, uma possível solução é a alteração do valor da resistência do dreno (R_D).

Sabemos que o novo ganho será 20% maior que o ganho atual, logo o novo ganho deverá ser de:

$$A_{v_{novo}} = (1,2)(4,59) = 5,508$$

Assim, o novo valor para R_D deverá ser de:

$$A_{v_{novo}} = g_m \left[\frac{R_D R_L}{R_D + R_L} \right]$$

$$5,508 = 2,25m \left[\frac{R_D 4,7k}{R_D + 4,7k} \right]$$

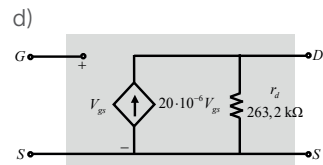
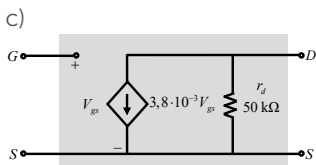
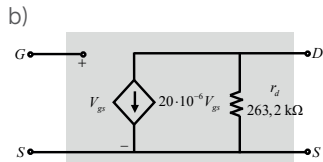
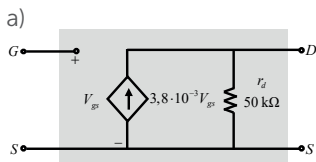
$$2448 = \frac{R_D 4,7k}{R_D + 4,7k}$$

Logo o valor obtido para R_D aprimorar o sinal pré-amplificado nesta localidade e melhor atender os consumidores locais deve ser de $R_D = 5,1k\Omega$.

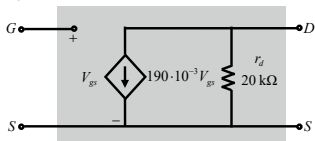
Faça valer a pena

1. Segundo Boylestad (2011) a análise CA de um circuito que utiliza dispositivos JFET requer o desenvolvimento de um modelo de pequenos sinais para este dispositivo. Este é construído a partir de alguns importantes parâmetros como o fator de transcondutância g_m .

Logo, sabendo que $g_m = 3,8 \text{ mS}$ e que $g_{os} = 20 \mu\text{S}$, escolha a alternativa que contém o modelo equivalente CA para um JFET.

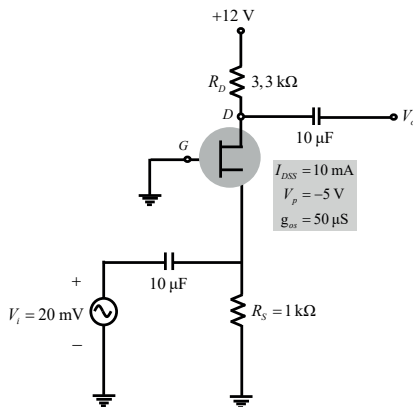


e)



2. O dispositivo JFET (*Field Effect Transistor* ou transistor de efeito de campo) é um dispositivo de três terminais muito utilizado como pré-amplificador de vídeo para as câmaras de TV, amplificadores para receptores de comunicação e instrumentos de medição. Este dispositivo pode ser diversos tipos de polarização como autopolarização, polarização fixa, polarização por divisor de tensão, porta-comum, dentre outras. Para o circuito JFET do tipo **polarização porta-comum** da Figura 3.46.

Figura 3.46 | Polarização do tipo porta-comum



Fonte: elaborado pela autora.

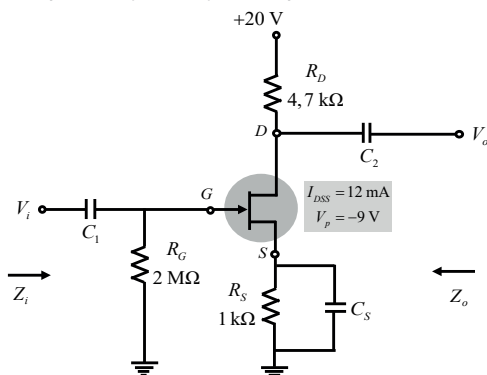
Se $V_{GS_0} = -1V$, escolha a alternativa que contém o valor de V_o para o circuito apresentado pela Figura 3.46.

- a) 21,25 mV
- b) 212,45 mV
- c) 18,41 mV
- d) 184,12 mV
- e) 222,34 mV

3. Dentre as configurações com circuito utilizando JFET, temos a configuração com autopolarização. Quando presente um capacitor

paralelo à resistência da fonte, esta configuração é denominada como configuração com autopolarização com R_S com desvio. O modelo representativo desta configuração em CA é apresentado pela Figura 3.47.

Figura 3.47 | Polarização do tipo autopolarização



Se $V_{GS_Q} = -1\text{ V}$ e $g_{os} = 10\text{ }\mu\text{S}$, escolha a alternativa que contém o valor de A_v para o circuito apresentado pela Figura 3.47.

- a) 4,67
- b) 837
- c) 0,837
- d) 83,7
- e) 8,37

Referências

BOYLESTAD, R. L. **Dispositivos eletrônicos e teoria de circuitos**. 11.. ed. São Paulo: Prentice Hall, 2013.

MALVINO, A. P. **Eletrônica**. 7. ed. Porto Alegre: AMGH, 2011.

MARQUES, Â. E. B.; JÚNIOR, S. C. CRUZ; ALVEZ E. C. **Dispositivo semicondutores: diodos e transistores**. 13. ed. São Paulo: Érica, 2012.

Amplificadores operacionais (amp-op)

Convite ao estudo

O amplificador operacional (amp-op) é um amplificador diferencial, com duas entradas e saída com terminação simples, de ganho muito alto e com rejeição de modo comum, isto é, possui a habilidade de reduzir ruídos de baixa e alta frequência. Eles apresentam uma impedância de entrada bastante alta, tornando-o incapaz de drenar uma corrente alta de uma fonte de sinal com alta impedância, e uma impedância de saída mais baixa, possibilitando alimentar uma carga de baixa impedância. Além disso, eles permitem que a saída varie por toda (ou quase toda) faixa de alimentação.

Seria difícil enumerar todas as aplicações desse dispositivo. Segundo Pertence Jr. (2012), podemos dizer que suas aplicações estão presentes nos sistemas eletrônicos de controle industrial, na instrumentação industrial, na instrumentação nuclear, na instrumentação médica, nos computadores analógicos, nos equipamentos de telecomunicações, nos equipamentos de áudio, nos sistemas de aquisição de dados, citando apenas algumas delas. Por isso, para aprofundar seus conhecimentos para além do conteúdo teórico, em cada seção dessa unidade apresentaremos situações práticas que podem ocorrer no dia a dia do profissional de eletrônica. Nesta seção, pensaremos em uma maneira de eliminar de um circuito eletrônico o ruído de baixa frequência, como o ruído proveniente da rede elétrica. Na segunda seção, usaremos como situação prática o uso de circuitos com amplificadores operacionais para amplificar sinais de baixa amplitude proveniente de sensores em sistemas de instrumentação. Por fim, na última seção, utilizaremos os conhecimentos adquiridos nessa unidade para projetar um

controlador eletrônico analógico largamente utilizado em controle de processos.

Para isso, nesta seção apresentaremos os fundamentos necessários para a compreensão dos amp-ops, para que seja possível nas seções seguintes nos aprofundarmos nos circuitos com amp-ops e em algumas de suas aplicações básicas, de modo que você possa adquirir o conhecimento necessário para analisar, implementar e até executar projetos com amp-ops.

Boa leitura.

Seção 4.1

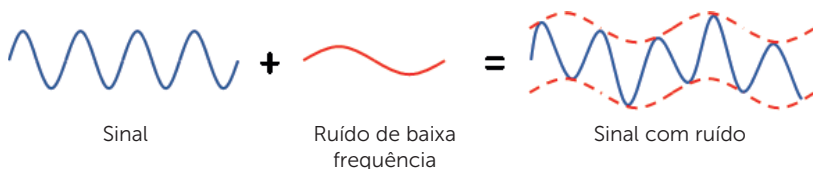
Fundamentos de amp-ops

Diálogo aberto

Segundo Pertence Jr. (2012), o amp-op é um amplificador CC multiestágio com entrada diferencial, cujas características se aproximam das de um amplificador ideal. Os primeiros amplificadores operacionais foram desenvolvidos na década de 1940, eram construídos com válvulas e por isso possuíam características de operação bastante precárias. No final desta mesma década, com a criação do transistor, foi possível a construção de um amp-op com características razoáveis. Em 1963, a Fairchild lançou o primeiro amp-op em um circuito integrado (CI), o **μA702**. Esse amp-op apresentava uma série de problemas, como baixo ganho, baixa resistência de entrada, alta sensibilidade a ruídos, entre outros. Isso levou a própria Fairchild a desenvolver e lançar em 1965 o **μA709**, considerado o primeiro amp-op confiável do mercado. Em 1968, a mesma empresa lançou o **μA741**, um amp-op de uso geral que ainda hoje ocupa uma posição de destaque no mercado.

Para fixar os conhecimentos a serem adquiridos nesta seção, vamos pensar em uma situação prática que é bastante comum em eletrônica. O ruído proveniente da rede de alimentação CA, em 50 ou 60 Hz, é um problema em circuitos amplificadores de alto ganho. Os circuitos de potência de 60 Hz irradiam sinais que podem ser captados por circuitos eletrônicos mais sensíveis. A Figura 4.1 mostra como esse ruído de baixa frequência pode afetar um certo sinal.

Figura 4.1 | Sinal com ruído de baixa frequência



Fonte: elaborado pelo autor.

O resultado é um sinal distorcido com baixa qualidade, pois o ruído de baixa frequência pode se tornar mais expressivo que o próprio

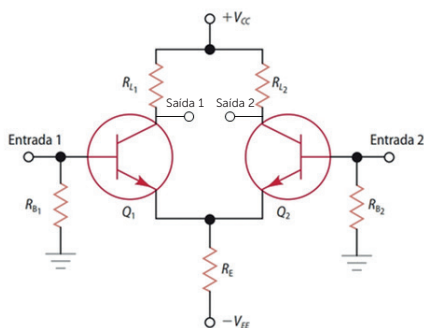
sinal. Se você tivesse que projetar um circuito que amplificasse o sinal de interesse sem que o ruído fosse amplificado, como você faria isso? É possível montar uma solução utilizando amplificadores operacionais? A seguir, apresentaremos os conhecimentos teóricos para te ajudar nessa etapa de projeto.

Bons estudos!

Não pode faltar

Antes de falarmos do amplificador operacional (amp-op) de fato, vamos rapidamente entender o que é um amplificador diferencial. O amplificador diferencial é uma configuração de uso extremamente comum em circuitos integrados (CIs). Ele é projetado para responder a uma diferença entre dois sinais de entrada, daí o seu nome. Na Figura 4.2 é possível ver um arranjo básico, nele a fonte de alimentação $-V_{EE}$ fornece a polarização direta para as junções base-emissor e $+V_{CC}$ polariza reversamente os coletores.

Figura 4.2 | Amplificador diferencial



Fonte: adaptado de Schuler (2013b, p. 2).

Esse circuito pode trabalhar recebendo o sinal de entrada de diversas maneiras, por exemplo, dizemos que o circuito está operando com **entrada simples** se o sinal for aplicado a uma das entradas e a outra for conectada ao terra. Chamamos de **entrada dupla** se dois sinais de polaridades opostas são aplicados às duas entradas simultaneamente. E se o mesmo sinal de entrada é aplicado a ambas as entradas, a operação é chamada de **modo-comum** (Boylestad, 2013). O amplificador diferencial tem como principal característica o alto ganho quando sinais opostos são aplicados às entradas.

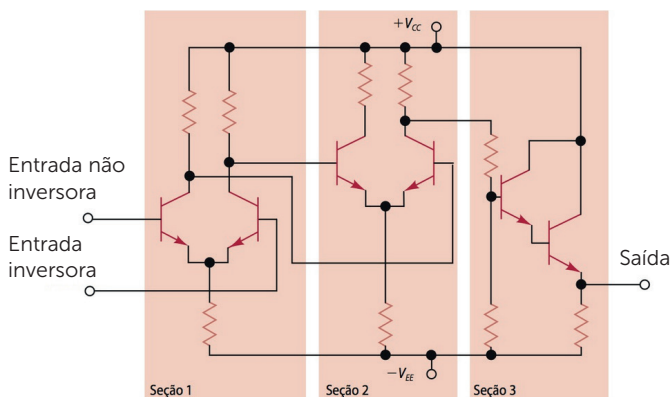
Aqui, neste início de seção, apenas apresentamos o que é um amplificador diferencial para darmos início ao estudo dos amplificadores operacionais. No entanto, sua aplicação vai muito além do seu uso nos estágios do amp-op. Caso deseje saber mais sobre as propriedades dos amplificadores diferenciais, leia a seção "Análise do amplificador diferencial" (p. 6) do livro Eletrônica II.

SCHULER, Charles. **Eletrônica II**. 7 ed. Porto Alegre: AMGH, 2013.

Os amp-ops são construídos combinando diversos estágios de amplificadores, sendo o estágio de entrada um amplificador diferencial, como pode ser visto na Figura 4.3. Isso confere ao amp-op algumas características bastantes úteis em circuitos eletrônicos. Dentre elas, vale destacar:

- **Rejeição de modo comum**, que possibilita a capacidade de reduzir ruídos de baixa e alta frequência.
- **Alta impedância de entrada**, que torna os amp-ops capazes de drenar correntes altas de fontes de sinal com alta impedância.
- **Baixa impedância de saída**, possibilitando alimentar adequadamente uma carga de baixa impedância com um sinal.
- **Alto ganho**, que em algumas aplicações pode ser reduzido com a realimentação negativa.

Figura 4.3 | Principais seções de um amplificador operacional

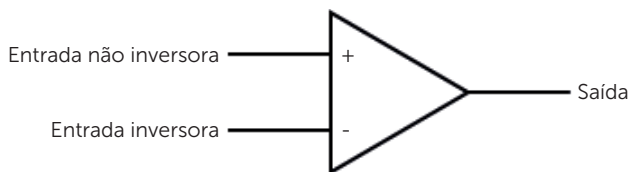


Fonte: Schuler (2013b, p. 12).

A primeira seção desse circuito é um amplificador diferencial e confere ao amp-op as características de rejeição de modo comum e alta impedância de entrada. A segunda seção corresponde a um estágio coletor comum. Esse tipo de circuito é conhecido por sua baixa impedância de saída e empresta essa característica ao amp-op. Por fim, a última seção é um amplificador de saída que proporciona o ganho elevado ao amp-op.

Observe que temos apenas um terminal de saída, não sendo possível obter uma saída diferencial. O amp-op é, portanto, um dispositivo com duas portas de entrada (resultado da utilização de um amplificador diferencial como estágio de entrada) e uma saída. Seu símbolo universal pode ser visto na Figura 4.4.

Figura 4.4 | Símbolo do amp-op



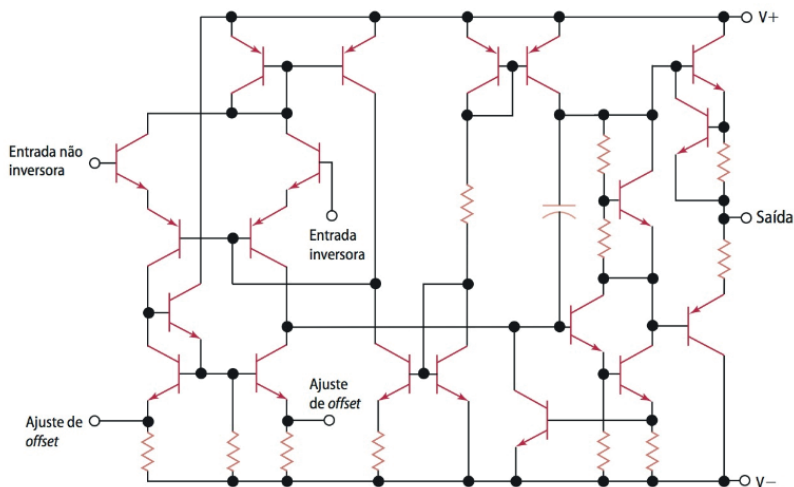
Fonte: elaborado pelo autor.

Quando o sinal é conectado a uma das entradas enquanto a outra está conectada ao terra, dizemos que o amp-op está funcionando com **entrada simples**. Quando o sinal é conectado na entrada positiva (não inversora), a saída estará em fase com a entrada. O contrário acontece se conectarmos o sinal na entrada negativa (inversora), ou seja, nesse caso a saída estará **180°**, defasada da entrada. Uma outra possibilidade de utilização é aplicar sinais em ambas as entradas, o que é chamado de operação com **entrada dupla**. Nesse caso, a saída estará em fase com diferença entre os sinais aplicados nas duas entradas. Quando o mesmo sinal é aplicado em ambas as entradas resulta na operação em **modo comum**. Em um amp-op ideal as duas entradas seriam amplificadas de maneira idêntica, de modo que, ao produzirem sinais de saída de polaridades opostas, esses sinais se cancelariam, resultando em uma saída nula.

A Figura 4.5 mostra um diagrama esquemático genérico de um amp-op na forma de circuito integrado (CI). Observe que além das entradas e saída do amp-op propriamente dito, temos as entradas de alimentação negativa (V^-) e positiva (V^+) e os terminais de

ajuste de offset. Esses terminais são responsáveis para a correção, externamente, de pequenas assimetrias que são inevitáveis na fabricação do amp-op.

Figura 4.5 | Diagrama esquemático de um amplificador operacional



Fonte: Schuler (2013b, p. 13).

Como os amp-ops são fabricados em CIs, raramente é necessário conhecer detalhes do seu circuito interno. É comum, portanto, usar a representação apresentada na Figura 4.4 em projetos e análises de circuitos com amp-ops.

Segundo Boylestad (2013), uma das características mais importantes de uma conexão de circuito diferencial, como a de um amp-op, é a alta capacidade do circuito de amplificar os sinais opostos nas suas entradas, enquanto amplifica pouco os sinais que são comuns em ambas entradas. Desse modo, o amp-op fornece uma **rejeição de modo comum**, indicada numericamente pela **razão de rejeição de modo-comum** (CMRR, do inglês, *common mode rejection ratio*), de modo que:

$$CMRR = \frac{A_d}{A_c} \quad (4.1)$$

em que A_d é o ganho diferencial e A_c é o ganho em modo comum do amplificador. O valor da CMRR também pode ser expresso em termos logarítmicos:

$$CMRR_{dB} = 20 \log \frac{A_d}{A_c} \quad (4.2)$$

Quando entradas separadas são aplicadas ao amp-op, como na Figura 4.6(a), o sinal resultante é a diferença entre as duas entradas:

$$v_d = v_{e1} - v_{e2} \quad (4.3)$$

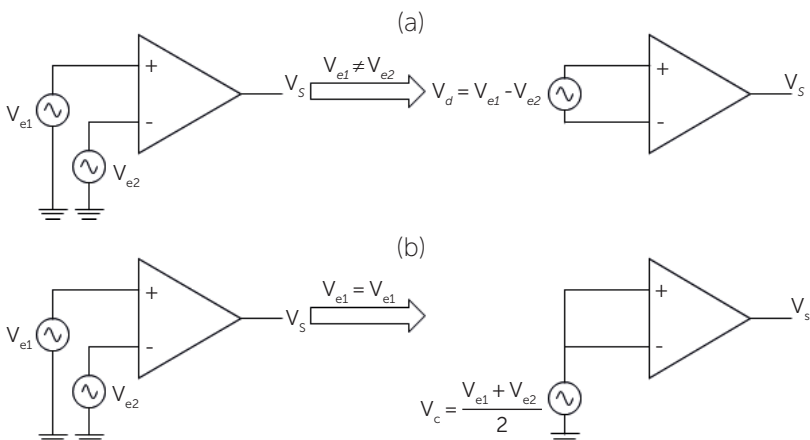
Quando os dois sinais da entrada são iguais, como na Figura 4.6(b), o sinal comum às duas entradas é definido como a média entre os dois sinais:

$$v_c = \frac{1}{2}(v_{e1} + v_{e2}) \quad (4.4)$$

Assim, de modo geral, a saída resultante quando qualquer sinal é aplicado a um amp-op é definida como:

$$v_s = A_d v_d + A_c v_c \quad (4.5)$$

Figura 4.6 | Operação (a) diferencial (b) modo-comum



Fonte: elaborado pelo autor.

O **ganho de tensão** de um amplificador operacional é dado pela razão entre o sinal de saída (v_s) e o sinal de entrada (v_e), de modo que:

$$A_v = \frac{v_s}{v_e} \quad (4.6)$$

Para que a amplificação seja viável, especialmente para sinais de baixa amplitude, como sinais recebidos de transdutores ou sensores, é necessário que o amplificador tenha um alto ganho de tensão. Idealmente, o ganho do amp-op seria infinito, porém, na prática, é da ordem de grandeza de 10^6 V/V.

Como os amp-op, em geral, têm grandes valores de ganho, justifica apresentar o seu ganho em decibéis, assim podemos reescrever (4.6) como:

$$A_{V\text{ dB}} = 20 \log \frac{V_s}{V_e} \quad (4.7)$$

A representação em decibéis é conveniente, pois permite somar os ganhos dos estágios sucessivos de um sistema ao invés de multiplicar os seus fatores de ganho. Por exemplo, um sistema com 3 amplificadores em série, com ganhos de 10 dB, 8 dB e 7 dB, respectivamente, tem um ganho total de 25 dB.

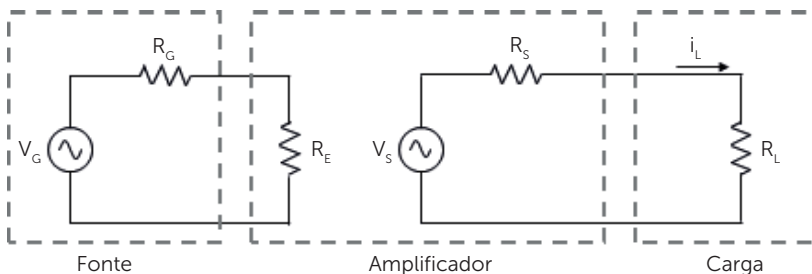


Reflita

Além de facilitar na análise de amplificadores encadeados, a representação em decibéis também facilita quando há necessidade de representar graficamente grandezas com uma ampla faixa de variação, possibilitando uma melhor visualização dos valores. Você consegue imaginar por que isso ocorre?

Para falarmos das impedâncias de entrada e saída no amp-op, vamos considerar o modelo representado na Figura 4.7, em que um amplificador é alimentado por uma fonte e, por sua vez, ele alimenta uma carga.

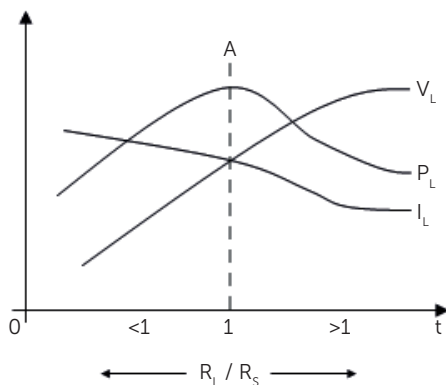
Figura 4.7 | Modelo para um amplificador de sinal



Fonte: adaptado de Pertence Jr. (2012, p. 11).

O gráfico da Figura 4.8 mostra as variações de corrente, tensão e potência na carga desse circuito. No ponto A ocorre a máxima transferência de potência entre o amplificador e a carga. Porém, em circuitos com amp-ops essa não é a situação mais interessante.

Figura 4.8 | Variações de corrente, tensão e potência na carga



Fonte: adaptado de Pertence Jr. (2012, p. 11).

Da Figura 4.7 podemos extrair a seguinte relação:

$$V_{RE} = \frac{R_E}{R_E + R_G} V_G \quad (4.8)$$

Analisando (4.8), podemos concluir que quanto maior for a resistência de entrada R_E em relação a R_G , maior será a proporção de V_G aplicada sobre R_E . Idealmente, $R_E \rightarrow \infty \Rightarrow V_{RE} = V_G$, ou seja, é desejável que a resistência de entrada seja muito alta, idealmente infinita, em relação à resistência de saída da fonte.

Na carga, temos que:

$$V_L = V_S - i_L R_S \quad (4.9)$$

De (4.9), podemos dizer que quanto menor for a resistência de saída R_S maior será a parcela da tensão V_S sobre a carga. Idealmente, $R_S \rightarrow 0 \Rightarrow V_L = V_S$.



Assimile

Observe que quando discutimos os valores ideais de impedância de entrada e saída em um amp-op, não estamos preocupados com a máxima transferência de potência, mas sim com a máxima transferência de sinal sobre a carga (Pertence Jr, 2012).

A taxa de inclinação, ou em inglês *slew rate*, fornece um parâmetro que especifica a taxa máxima de variação da tensão de saída quando é aplicado um sinal de entrada de grande amplitude na forma de degrau (BOYLESTAD, 2013), dado por:

$$SR = \frac{\Delta V_s}{\Delta t}, [V/\mu s] \quad (4.10)$$

Caso se tente variar a saída a uma taxa de tensão maior do que o *slew rate*, ela não será capaz de acompanhar a mudança, distorcendo o sinal.

Comercialmente, os amplificadores estão disponíveis nos mais diversos tipos. Existem inúmeros fabricantes de circuitos integrado (CI) e cada um deles possui uma codificação para os seus produtos. Um mesmo CI pode ser produzido por vários fabricantes diferentes, de modo que é importante que o projetista tenha conhecimento da existência de diferentes códigos e saiba discernir o fabricante e buscar a folha de dados do mesmo para pesquisar as características do dispositivo e estabelecer as equivalências necessárias. No Quadro 4.1, temos a codificação utilizada pelos fabricantes mais conhecidos no mundo para o famoso amp-op 741.

Quadro 4.1 | Códigos do amp-op 741

Fabricante	Código
Fairchild	μ741
National	LM741
Motorola	MC1741
RCA	CA741
Texas	SN741
Signetics	AS741
Siemens	TBA221(741)

Fonte: Pertence Jr. (2012, p. 7).



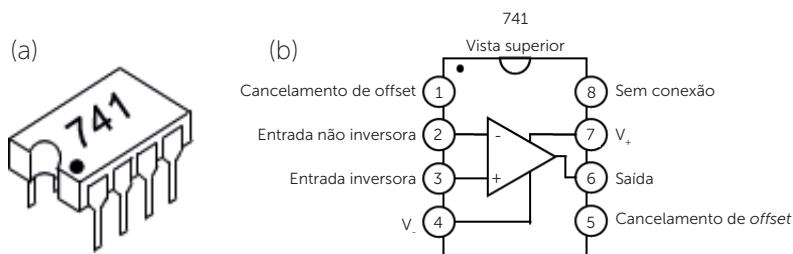
Assimile

Com o lançamento do **μA741**, em 1968, a Fairchild resolvia uma série de problemas que ocorriam com seus antecessores, principalmente devido à inclusão de um capacitor de compensação interna no CI (as versões anteriores necessitavam do uso de um capacitor externo). Com isso o **μA741** praticamente virou sinônimo de amplificador operacional, a ponto que muitos amplificadores modernos têm sua

pinagem baseado nos pinos do 741. Como vimos, ainda hoje diversas fabricantes de componentes eletrônicos produzem uma versão desse chip clássico e o 741 se tornou onipresente na eletrônica.

Lançado em 1968 pela Fairchild (PERTENCE Jr., 2012) o 741 é um exemplar pequeno, encapsulado no mini-DIP (do inglês, dual *in-line package*), com mostrado na Figura 4.9(a). As conexões dos pinos são mostradas na Figura 4.9(b). O ponto no canto superior esquerdo identifica a extremidade a partir da qual inicia a numeração dos pinos.

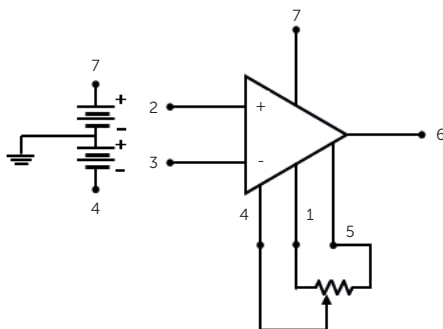
Figura 4.9 | Amp-op 741 (a) encapsulamento (b) conexões de pinos



Fonte: elaborado pelo autor.

Como já foi dito, o fato dos transistores do estágio diferencial (Seção 1 na Figura 4.3) não serem idênticos provoca um desbalanceamento interno, resultando em uma tensão na saída chamada **tensão de offset de saída**, mesmo que as entradas estejam aterradas. Na prática, um potenciômetro é conectado aos pinos 1, 5 e 4, como visto na Figura 4.10 para o 741, possibilitando o cancelamento do sinal de erro.

Figura 4.10 | Ligação para cancelamento do offset em um 741



Fonte: elaborado pelo autor

O potenciômetro é ajustado para que o terminal de saída esteja no potencial CC do terra, sem que haja tensão de entrada CC diferencial. O circuito de cancelamento do erro é projetado para eliminar um nível de *offset* interno da ordem de milivolts. Portanto, o potenciômetro apresenta uma faixa limitada de operação, de modo que esse arranjo passa a ser inadequado quando se deseja anular o nível de *offset* interno quando se tem uma grande tensão CC aplicada na entrada diferencial. A boa notícia é que nesses casos em geral, o valor reduzido do *offset* não representa problemas, e os terminais de ajuste permanecem desconectados, portanto.



Exemplificando

Alguns amp-ops possuem características especiais, pois são projetados para aplicações específicas. Por exemplo, baixo consumo de corrente para dispositivos alimentados por bateria ou uma ampla largura de banda para aplicações em alta velocidade. A Tabela 4.1 mostra diversos amp-ops com algumas das suas características

Tabela 4.1 | Amostra de especificações de amp-ops

Dispositivo	Descrição	A_v dB	Z_E Ω	CMRR dB	Slew Rate $V/\mu s$
TL070	BIFET, ruído reduzido	106	10^{12}	86	13
TL080	BIFET, baixa potência	106	10^{12}	86	13
TLC277	CMOS	92	10^{12}	88	4,5
LM308	Desempenho elevado	110	$40 \cdot 10^6$	100	0,3
LM318	Desempenho elevado	106	$3 \cdot 10^6$	100	70
LM741C	Uso geral	106	$2 \cdot 10^6$	90	0,5
TLC27L7	CMOS, polarização reduzida	114	10^{12}	88	0,04
MCP616	BICMOS	120	$600 \cdot 10^6$	100	0,08
OPA727	CMOS	120	10^{11}	86	30

Fonte: adaptado de Schuler (2013b, p. 16).

Sem medo de erro

Relembrando nossa situação prática, precisamos indicar um tipo de solução para amplificar um sinal sem que o ruído de baixa frequência, proveniente de interferência da rede elétrica, seja também amplificado.

Como vimos, o amplificador operacional é composto por múltiplos estágios, sendo o primeiro deles um amplificador diferencial. Isto confere ao amp-op a capacidade de rejeitar um sinal de modo comum. Como vimos, de um modo geral a tensão de saída de um amp-op é dada por:

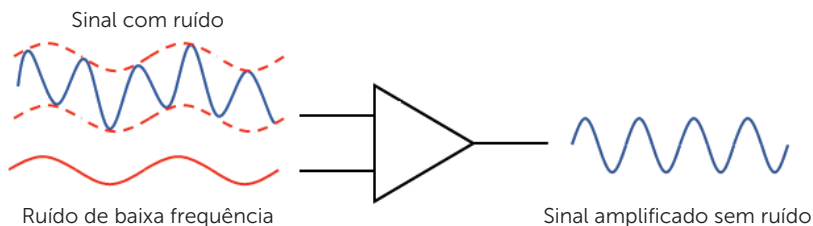
$$v_s = A_d v_d + A_c v_c,$$

em que v_s é a tensão de saída, $v_d = v_{e1} - v_{e2}$ é tensão diferencial de entrada, resultante da diferença entre os sinais aplicados nas entradas do amp-op e $v_c = \frac{1}{2}(v_{e1} + v_{e2})$ é a tensão de modo comum, obtido como a média do sinal aplicado em ambas as entradas. A razão de rejeição em modo comum é dada em dB por:

$$\text{CMRR}_{\text{dB}} = 20 \log \frac{A_d}{A_c}$$

No 741, por exemplo, seu valor típico é de 90 dB. Isto significa que o ganho diferencial A_d é aproximadamente 31622,78 vezes maior que o ganho em modo comum A_c . Portanto, como o ruído de baixa frequência é comum às duas entradas do amp-op, pois ambas estarão sujeitas à mesma interferência dos circuitos de potência, ocorrerá, portanto, a rejeição desse distúrbio. Na Figura 4.11 podemos ver um esquema simplificado de como isso acontece. Nesse ponto é importante que você saiba que esse é um esquema apenas para fins didáticos, na prática não usamos apenas um amplificador operacional para realizar esse tipo de operação.

Figura 4.11 | Rejeição de ruído em um amp-op



Fonte: elaborado pelo autor.

O sinal com ruído é aplicado nas duas entradas e por isso está sujeito a um ganho 31622,78 vezes menor que o ganho do sinal aplicado em apenas uma das entradas do amp-op.

Avançando na prática

Folha de dados do amplificador operacional.

Descrição da situação-problema

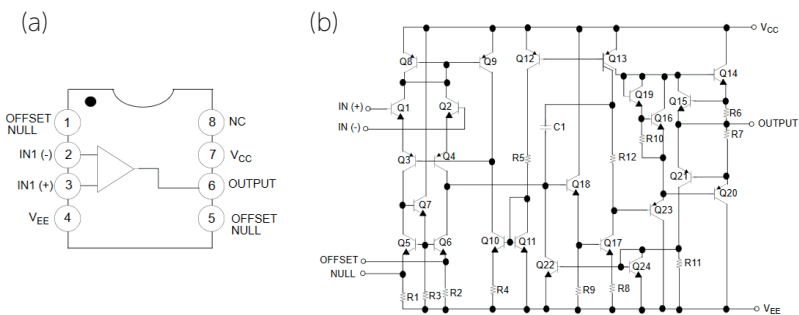
Como você já deve ter notado nesse ponto, é fundamental que o profissional de eletrônica saiba ler com facilidade uma folha de dados, ou *datasheet*, de um componente eletrônico. Como o 741 é o amplificador operacional mais comum, e será impossível que você trabalhe com eletrônica sem que tenha contato com ele pelo menos algumas vezes, pesquise pela sua folha de dados e verifique a sua pinagem, veja seu diagrama esquemático (compare com o apresentado na Figura 4.5) e busque entender quais são suas informações mais importantes. Pense também na situação anterior, em que precisamos amplificar um sinal diferencial sujeito a ruído. O uso do 741 é o mais adequado? Em que ocasião isso ocorre? Será que um amplificador de instrumentação poderia ser adequado em situações onde se tem um sinal de baixa amplitude?

Resolução da situação-problema

Primeiro, para o 741, vamos usar a folha de dados do LM741 da Fairchild como referência. Como já sabemos, cada fabricante irá apresentar as informações da maneira que lhe convém, e aproveitamos esse momento para reforçar que os termos nas figuras apresentadas a seguir estão em inglês, pois como já bem dizemos, em sua grande maioria, as folhas de dados são disponibilizadas em inglês, por isso é importante que você esteja familiarizado com esses termos.

O LM741 é um amplificador operacional de uso geral, ele destina-se a uma ampla gama de aplicações analógicas. A Figura 4.12(a) apresenta a pinagem deste amp-op e a Figura 4.12(b) seu diagrama esquemático.

Figura 4.12 | Diagrama (a) de blocos interno e (b) esquemático



Fonte: Fairchild (2007, p. 1 e 2).

Segundo Boylestad (2013), as especificações máximas absolutas fornecem informações sobre quais são as máximas tensões de alimentação que podem ser utilizadas, o intervalo permitido para o sinal de entrada e qual é a potência máxima que o dispositivo aguenta operar. Os valores para o 741 podem ser vistos na Tabela 4.2.

Tabela 4.2 | Valores máximos absolutos para a faixa de operação a 25°C

Symbol	Parameter	Value	Unit
V_{CC}	Supply voltage	± 18	V
$V_{I(DIFF)}$	Differential Input Voltage	30	V
V_i	Input Voltage	± 15	V
-	Output Short Circuit Duration	Indefinite	-
P_D	Power Dissipation	500	mW
T_{OPR}	Operating Temperature Range	$0 \sim +70$	°C
T_{STG}	Storage Temperature Range	$-65 \sim +150$	°C

Fonte: Fairchild (2007, p. 2).

As características elétricas incluem, além de parâmetros considerados úteis para o usuário, os parâmetros mencionados anteriormente nessa seção. O fabricante costuma oferecer algumas combinações de valores típicos, mínimos e máximos.

Listamos na Tabela 4.3 apenas alguns dos valores apresentados na folha de dados, é importante que você veja no original os demais parâmetros.

Tabela 4.3 | Características elétricas para $V_{CC} = 15\text{ V}$, $V_{EE} = -15\text{ V}$ e 25°C

Parameter	Symbol	Conditions	Min.	Typ.	Max.	Unit
Input Offset Voltage	V_{IO}	$R_s \leq 10\text{ k}\Omega$	-	2,0	6,0	mV
		$R_s \leq 50\text{ k}\Omega$	-	-		
Input Offset Voltage Adjustment Range	$V_{IO(R)}$	-	-	± 15	-	mV
Input Resistance	R_I	$V_{CC} = \pm 20\text{ V}$	0,3	2,0	-	$\text{M}\Omega$
Output Resistance	R_O	$V_{CC} = \pm 20\text{ V}$		75	-	Ω
Input Voltage Range	$V_{I(R)}$	-	± 12	± 13	-	V
Large Signal Voltage Gain	G_V	$R_L \geq 2\text{ k}\Omega$ $V_{CC} = \pm 20\text{ V}$ $V_{O(P-P)} = \pm 15\text{ V}$	-	-	-	V/mV
		$V_{CC} = \pm 15\text{ V}$ $V_{O(P-P)} = \pm 10\text{ V}$	20	200	-	
Common Mode Rejection Ratio	CMRR	$R_s \leq 10\text{ k}\Omega$, $V_{CM} = \pm 12\text{ V}$	70	90	-	dB
		$R_s \leq 50\text{ k}\Omega$, $V_{CM} = \pm 12\text{ V}$	-	-	-	
Slew Rate	SR	Unity Gain	-	0,5	-	V/ μs

Fonte: Fairchild (2007, p. 3).

Como vimos, o LM741 tem valor típico de CMRR de 90 dB e valor mínimo de 70 dB. Caso a diferença entre as amplitudes dos sinais diferencial e de modo comum seja grande o bastante, aplicar o LM741 pode ser suficiente. Mas se essa diferença for baixa, ou seja, o sinal que se deseja amplificar tiver a amplitude muito próxima ao ruído, o amplificador não conseguirá “diferenciar” entre os dois sinais e amplificar somente o sinal desejado.

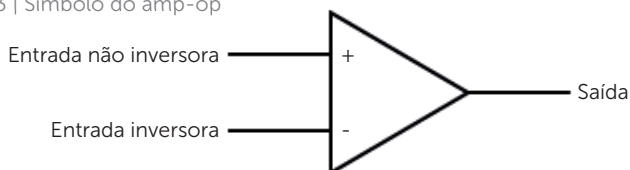
Como vimos o LM741 é um amplificador operacional de uso geral e ele destina-se a uma ampla gama de aplicações analógicas,

mas para amplificar um sinal de baixa amplitude sujeito a ruído, uma opção interessante seria usar um amplificador de instrumentação de baixa potência como a série INA12x (TEXAS, 2018), que possui CMRR típico de 130 dB e mínimo de 120 db.

Faça valer a pena

1. O amplificador operacional (amp-op) é um dispositivo com duas portas de entrada e uma saída, representado esquematicamente conforme mostra a Figura 4.13.

Figura 4.13 | Símbolo do amp-op



Fonte: elaborado pelo autor.

Nesse contexto, analise as afirmativas a seguir:

- I) Quando um sinal é aplicado na entrada não inversora, o sinal da saída estará em fase com a entrada.
- II) O sinal da saída estará defasado com a entrada quando um sinal é aplicado na entrada inversora.
- III) Se um mesmo sinal é aplicado em ambas as entradas, idealmente, a saída será nula.

É correto o que se afirma em:

- a) I e II, apenas.
- b) II e III, apenas.
- c) I e III, apenas.
- d) I, apenas.
- e) I, II e III.

2. Os amplificadores operacionais (amp-ops) são construídos combinando diversos estágios de amplificadores, incluindo em alguns dos seus estágios amplificadores diferenciais. Isso confere ao amp-op algumas características bastantes úteis em circuitos eletrônicos.

Assinale a alternativa que contém apenas características dos amp-ops.

- a) Rejeição de modo comum; alta impedância de entrada; baixa impedância de saída; e alto ganho.
- b) Rejeição de modo comum; baixa impedância de entrada; alta impedância de saída; e alto ganho.
- c) Não opera em modo comum; alta impedância de entrada; baixa impedância de saída; e alto ganho.
- d) Rejeição de modo comum; alta impedância de entrada e de saída; e baixo ganho.
- e) Rejeição de modo comum; alta impedância de entrada e de saída; e alto ganho.

3. É inevitável que alguma assimetria ocorra no processo de fabricação de um amplificador operacional em um circuito integrado, causando o aparecimento de um *offset* de tensão da ordem de milivolts na saída. Em geral, quando aplicamos na entrada um sinal com um grande valor de tensão CC, podemos desconsiderar essa característica.

Nesse contexto, avalie as seguintes asserções e a relação proposta entre elas.

- I. Os circuitos integrados de amplificadores operacionais possuem dois terminais para ajuste de *offset*.

PORQUE

- II) Quando é aplicado na entrada um sinal sem uma componente CC é desejável anular o *offset* inerente do amp-op.

A respeito dessas asserções, assinale a opção correta.

- a) As asserções I e II são proposições verdadeiras, mas a II não é uma justificativa da I.
- b) As asserções I e II são proposições verdadeiras, e a II é uma justificativa da I.
- c) A asserção I é uma proposição falsa e a II é uma proposição verdadeira.
- d) A asserção II é uma proposição verdadeira e a I é uma proposição falsa.
- e) Ambas as asserções são falsas.

Seção 4.2

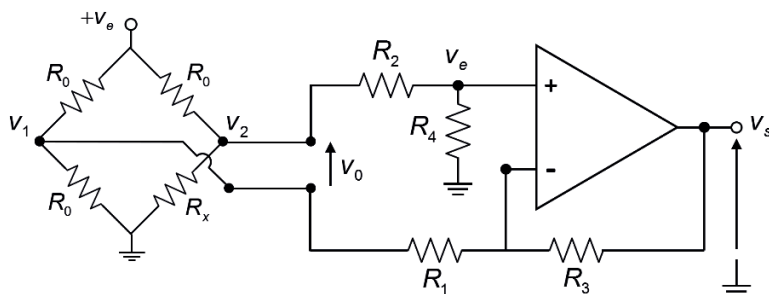
Circuitos básicos com amp-ops

Diálogo aberto

Os amplificadores operacionais são encontrados com facilidade em uma infinidade de tipos, possuindo características que se adaptam a uma quantidade ilimitada de aplicações. Como já foi dito aqui, os amp-ops estão presentes nos sistemas eletrônicos de controle industrial, na instrumentação industrial, nuclear e médica, nos computadores analógicos, nos equipamentos de telecomunicações e de áudio, nos sistemas de aquisição de dados, dentre outros.

Para fixar os conhecimentos a serem adquiridos nesta seção, vamos pensar em uma situação prática muito utilizada em instrumentação. A ponte de Wheatstone é usada em todo tipo de sistemas de medição, pois permite medir a resistência de um de seus resistores com extrema precisão, sendo que a variação dessa resistência pode estar associada a diversas grandezas físicas, dependendo do sensor usado. Por exemplo, é possível medir a posição utilizando potenciômetros como sensores, ou a deformação com extensômetros (ou strain gages), ou a temperatura com termorresistências. A Figura 4.14 mostra uma ponte de Wheatstone conectada a um amplificador diferencial. No esquemático do circuito R_x é uma resistência variável que representa o sensor resistivo a ser utilizado, dependendo da aplicação.

Figura 4.14 | Amplificador diferencial conectado a uma ponte de Wheatstone



Fonte: adaptada de Aguirre (2013, p 146).

O amplificador utilizado é um LM741 com razão de rejeição de modo-comum $\text{CMRR} = 80 \text{ dB}$, a ponte é alimentada com uma tensão de 10 V e a relação $R_3/R_1 = 500$. Um fato que é peculiar a essa montagem, é que como a fonte de alimentação da ponte está aterrada, isso provocará uma tensão de modo comum nas tensões V_1 e V_2 . Supondo que a ponte esteja balanceada, a tensão em modo comum será $v_{mc} = 5 \text{ V}$, assim $v_1 = 5 \pm \delta v$ e $v_2 = 5 \mp \delta v$, em que δv é a parcela de variação de tensão decorrente da variação de resistência nos braços da ponte e que, no caso em estudo,

$$v_o = v_1 - v_2,$$

$$v_o = 5 \pm \delta v - (5 \mp \delta v),$$

$$v_o = \pm 2\delta v.$$

Com essas informações, a configuração utilizando o LM741 como um amplificador diferencial é adequada? Caso não seja, seria possível adequar o circuito de amplificação de sinal? A seguir, apresentaremos os conhecimentos teóricos para te ajudar nessa etapa de projeto.

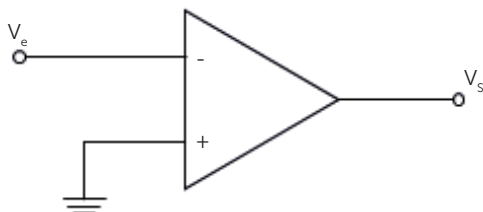
Bons estudos!

Não pode faltar

Antes de listar alguns dos circuitos básicos com amp-op mais comuns, vamos descrever brevemente três modos de operação do amp-op e introduzir o conceito de curto-circuito virtual e terra virtual.

O amp-op pode operar **sem realimentação**, como visto na Figura 4.15, modo denominado também de operação em malha aberta. É neste modo que é válido o ganho de tensão estipulado pelo fabricante e descrito na folha de dados, de modo que não conseguimos ter controle do mesmo. Esse tipo de operação é bastante útil para circuitos comparadores.

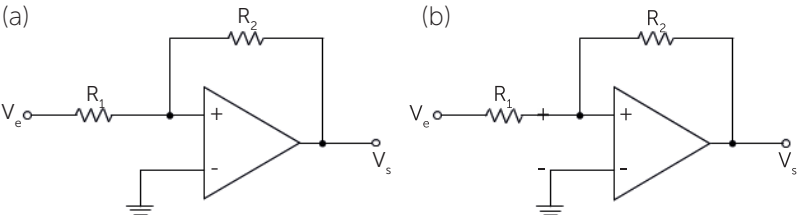
Figura 4.15 | Amp-op sem realimentação



Fonte: elaborada pelo autor.

Em malha fechada há duas possibilidades de operação: a primeira, com **realimentação positiva**, como visto na Figura 4.16(a), apresentando como inconveniente o fato de levar o circuito à instabilidade. Mas, ainda assim, este modo de operação pode ser usado em circuitos osciladores.

Figura 4.16 | Amp-op com realimentação (a) positiva e (b) negativa

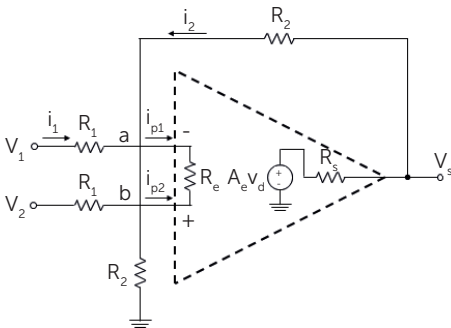


Fonte: elaborada pelo autor.

No entanto, o modo de operação mais importante em circuitos com amp-ops é o com **realimentação negativa** (Figura 4.16(b)). Sua resposta é linear e o ganho de tensão pode ser controlado pelo projetista, possibilitando criar diversas aplicações como: seguidor de tensão, amplificador não inversor, amplificador inversor, somador, amplificador diferencial, diferenciador, integrador, filtros ativos e muitos outros.

Para entendermos o funcionamento dos circuitos apresentados mais adiante é importante conhecer os conceitos de **curto-circuito virtual e terra virtual**. Para auxiliar na análise temos na Figura 4.17 um modelo de um amp-op real. A princípio não estaremos interessados no funcionamento do circuito em si, apenas na análise dos conceitos supracitados.

Figura 4.17 | Modelo de um amplificador operacional real



Fonte: adaptada de Pertence Jr. (2012, p. 19).

A entrada, como já sabemos, apresenta uma resistência R_e muito grande, idealmente infinita, colocada entre os terminais inversor e não inversor. A impedância infinita de entrada impede que haja uma corrente penetrando nos terminais de entrada, de modo que:

$$I_{P1} \simeq I_{P2} \simeq 0 \quad (4.11)$$

As correntes I_{P1} e I_{P2} são chamadas de correntes de polarização de entrada, por estarem relacionadas com os transistores presentes nos estágio diferencial de entrada do amp-op (Pertence Jr., 2012).



Assimile

Ao consultar a folha de dados de um amplificador operacional encontramos, dentre os diversos parâmetros apresentados, a denominação input bias current, que é a corrente de polarização de entrada, aqui representada por I_P . Seu valor é obtido calculando a média entre as corrente I_{P1} e I_{P2} , assim:

$$I_P = \frac{I_{P1} + I_{P2}}{2}$$

O modelo da Figura 4.17 inclui ainda uma fonte de tensão controlada por tensão com seu valor dado pelo produto entre o ganho de malha aberta A_v e o valor diferencial de entrada $v_d = v_b - v_a$.

Analisando o circuito da Figura 4.17 e a relação em (4.11) podemos dizer que:

$$i_1 + i_2 = 0$$

Substituindo I_1 e I_2 por seus valores, temos que:

$$\frac{v_1 - v_a}{R_1} + \frac{A_v v_d - v_a}{R_s + R_2} = 0$$

como $v_d = v_b - v_a$, podemos fazer:

$$v_b = \frac{v_a (A_v R_1 + R_s + R_1 + R_2) - v_1 (R_s + R_2)}{A_v R_1}$$

Se calcularmos o limite de v_b quando A_v tende ao infinito, teremos:

$$v_b = v_a \Big|_{A_v \rightarrow \infty}$$

De modo que podemos escrever:

$$v_d = v_b - v_a = v_a - v_a = 0 \quad (4.12)$$

Note que esse resultado só é possível devido à realimentação negativa que tende a igualar os potenciais entre os pontos a e b quando o ganho de malha aberta tende a infinito (Pertence Jr., 2012).

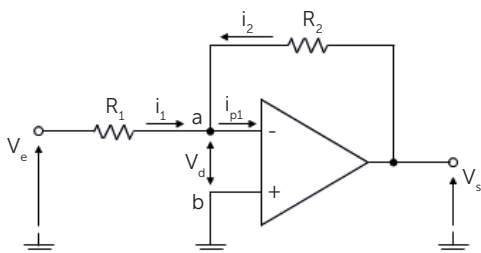
De (4.12) podemos concluir que a diferença de potencial entre a e b é nula, independente dos sinais aplicados à entrada. Por isso, podemos afirmar que entre os terminais inversor e não inversor, quando o amp-op é realimentado negativamente, há um curto-circuito virtual.

Se aterrarmos a entrada não inversor, ou seja, fazendo $v_2 = 0$, o potencial no terminal inversor será nulo, fato que chamamos de terra virtual.

Segundo Pertence Jr. (2012) um circuito com amp-op é dito linear quando o mesmo opera como amplificador. Se além disso, ao considerarmos o amp-op como ideal a análise de circuitos lineares com amp-op passa a ser bastante simples, de modo que podemos aplicar teoremas já estabelecidos na teoria de circuitos elétricos, como as leis de Kirchhoff, o teorema da superposição, o teorema de Thèvenin, para citar algumas técnicas.

A partir dos conceitos apresentados, para que um amp-op seja útil no tratamento de sinais é necessário limitar o seu ganho sem abrir mão de suas características fundamentais. Nesse sentido, inicialmente é proposta uma **configuração inversora**, mostrada na Figura 4.18.

Figura 4.18 | Amplificador inversor



Fonte: elaborada pelo autor.

Aplicando a lei das correntes de Kirchhof (LCK) no ponto a , temos:

$$i_{p1} = i_1 + i_2,$$

Considerando o amp-op ideal, devido ao curto-circuito virtual, temos que $i_{p1} = 0$. Portanto,

$$\frac{v_e - v_a}{R_1} + \frac{v_s - v_a}{R_2} = 0,$$

Como a porta não inversora está aterrada, podemos considerar que a entrada inversora está conectada ao terra virtual, ou seja, $v_a = 0$, assim:

$$\frac{v_e}{R_1} + \frac{v_s}{R_2} = 0$$

de modo que:

$$A_{vmf} = \frac{v_s}{v_e} = -\frac{R_2}{R_1} \quad (4.13)$$

Em que A_{vmf} é ganho de malha fechada. O sinal negativo indica a defasagem de 180° do sinal de saída em relação à entrada.



Reflita

No amplificador inversor, a impedância de entrada é dada unicamente por R_1 . Que tipo de desvantagem isso pode acarretar?

Podemos da mesma forma, sob condições ideais, realizar a análise do circuito não inversor, mostrado na Figura 4.19(a). Aplicando a LCK no ponto a, temos:

$$\frac{0 - v_a}{R_1} + \frac{v_s - v_a}{R_2} = 0$$

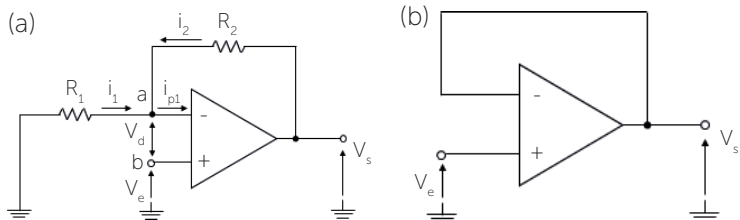
Agora, devido ao curto-circuito virtual $v_a = v_e$, portanto:

$$-\frac{v_e}{R_1} + \frac{v_s - v_e}{R_2} = 0$$

De modo que a equação para o ganho em malha fechada para o amplificador não inversor é dada por:

$$A_{vmf} = \frac{v_s}{v_e} = 1 + \frac{R_2}{R_1} \quad (4.14)$$

Figura 4.19 | Amplificador (a) não inversor e (b) seguidor de tensão



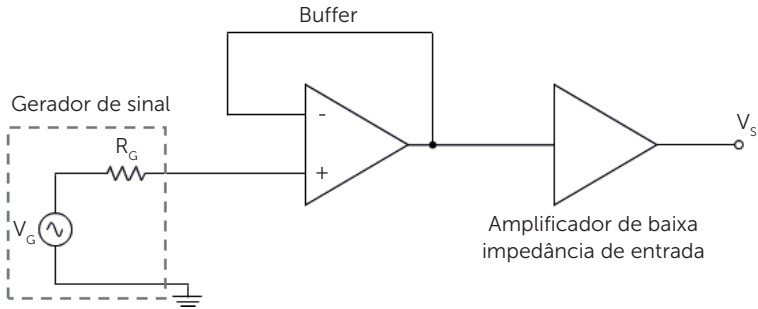
Fonte: elaborada pelo autor.

Um caso particular do amplificador inversor ocorre quando $R_1 \rightarrow \infty$ e $R_2 \rightarrow 0$, como mostrado na Figura 4.19(b). Nesse caso, a relação entre as tensões de entrada e saída é simplesmente $V_s = V_e$, justificando o nome seguidor de tensão (em inglês, buffer), que pode ser utilizado para desacoplar estágios, reforçar correntes e casar impedâncias.

Exemplificando

Uma aplicação prática para o seguidor de tensão, como dissemos, é a sua utilização no casamento da impedância de um gerador de sinal com um amplificador de baixa impedância de entrada, como mostrado na Figura 4.20.

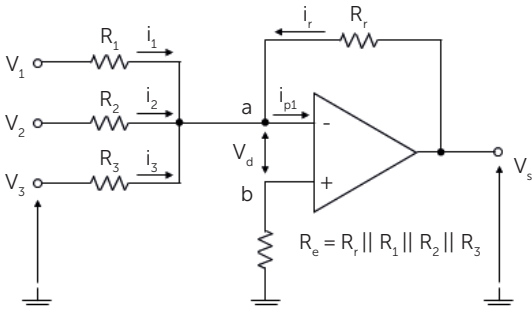
Figura 4.20 | Seguidor de tensão para casamento de impedâncias



Fonte: adaptada de Pertence Jr. (2012, p. 44).

As configurações inversoras e não inversoras são muito utilizadas para realizar funções simples, por exemplo, somar sinais. Na Figura 4.21 temos um somador inversor de três entradas.

Figura 4.21 | Somador inversor



Fonte: elaborada pelo autor.

Como pode ser visto, as entradas estão conectadas na porta inversora e, na porta não inversora, há a presença de um resistor de equalização, $R_e = R_r \parallel R_1 \parallel R_2 \parallel R_3$, para minimizar a tensão de offset (Pertence Jr. 2012).

Aplicando a LCK no ponto a, temos que:

$$\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} + \frac{v_s}{R_r} = 0$$

De modo que,

$$v_s = -R_e \left(\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3} \right) \quad (4.15)$$

Em que podemos destacar dois casos particulares importantes. Se $R_1 = R_2 = R_3 = R_r$, teremos:

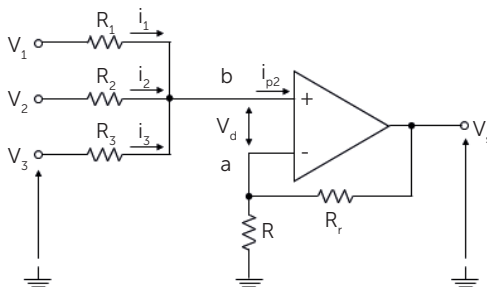
$$v_s = 2(v_1 + v_2 + v_3) \quad (4.16)$$

Já, se $R_1 = R_2 = R_3 = 3R_r$, então,

$$v_s = -\frac{v_1 + v_2 + v_3}{3} \quad (4.17)$$

que é a média aritmética, em valor absoluto, dos sinais aplicados. Podemos, também, mudar a configuração do circuito somador, como visto na Figura 4.22, para que o sinal de saída não sofra inversão.

Figura 4.22 | Somador não inversor



Fonte: elaborada pelo autor.

Aplicando LCK no ponto **b**, temos:

$$\frac{v_1 - v_b}{R_1} + \frac{v_2 - v_b}{R_2} + \frac{v_3 - v_b}{R_3} = 0,$$

isolando v_b ,

$$v_b = \frac{\frac{v_1}{R_1} + \frac{v_2}{R_2} + \frac{v_3}{R_3}}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3}} = \frac{G_1 v_1 + G_2 v_2 + G_3 v_3}{G_1 + G_2 + G_3}$$

em que $G = 1/R$ é a condutância expressa em Siemens. Aplicando LCK no ponto **a** e sabendo que $v_a = v_b$ temos:

$$v_s = \left(1 + \frac{R_r}{R}\right) v_b$$

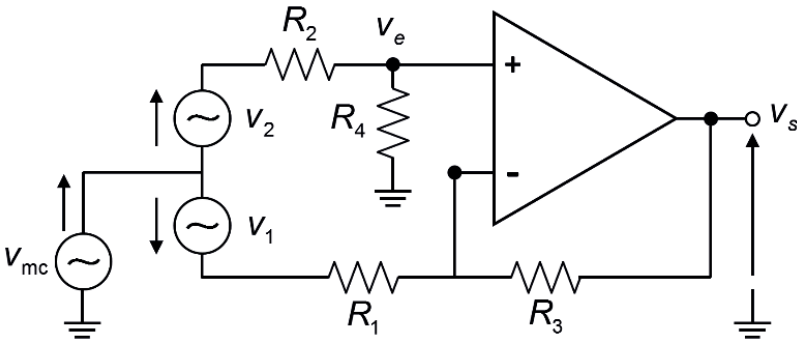
De modo que,

$$v_s = \left(1 + \frac{R_r}{R}\right) \frac{G_1 v_1 + G_2 v_2 + G_3 v_3}{G_1 + G_2 + G_3} \quad (4.18)$$

No caso especial que $R_1 = R_2 = R_3$ e $R_r = 0$, teremos a média aritmética dos sinais aplicados: $v_s = \frac{v_1 + v_2 + v_3}{3}$ (4.19)

Uma característica dos amplificadores inversor e não inversor é que o sinal de entrada é uma tensão em relação ao terra. Nesse caso, o **amplificador diferencial** (Figura 4.23), torna-se uma configuração mais adequada. Nessa configuração nem v_1 , nem v_2 estão conectados ao terra.

Figura 4.23 | Amplificador diferencial



Fonte: adaptada de Aguirre (2013, p. 144).

A tensão v_{mc} indica a tensão em modo comum, que é uma parcela que se superpõe às parcelas v_1 e v_2 . O que se deseja medir, em geral, é a diferença entre as tensões, $v_2 - v_1$.

Utilizando as relações escritas para os amplificadores inversor (4.13) e não inversor (4.14), e assumindo linearidade, tem-se:

$$v_s = -\frac{R_3}{R_1}(v_{mc} + v_1) + \left(\frac{R_3}{R_1} + 1\right)v_e \quad (4.20),$$

em que

$$v_e = \frac{R_4}{R_2 + R_4}(v_{mc} + v_2) \quad (4.21)$$

Substituindo (4.21) em (4.20) chegamos a:

$$v_s = -\frac{R_3}{R_1}v_1 + \frac{R_4}{R_2} \cdot \left(\frac{R_3}{R_1} + 1 \right) v_2 + \left[\frac{R_4}{R_2} \cdot \left(\frac{R_3}{R_1} + 1 \right) - \frac{R_3}{R_1} \right] v_{mc} \quad (4.22)$$

Podemos notar em (4.22) que se $R_4/R_2 = R_3/R_1$, a terceira parcela do lado direito, devido ao modo comum, é eliminada na saída do amplificador, o que é desejável (AGUIRRE, 2013). Além disso, nessa condição a saída do amplificador passa a ser:

$$v_s = \frac{R_3}{R_1}(v_2 - v_1) \quad (4.23)$$



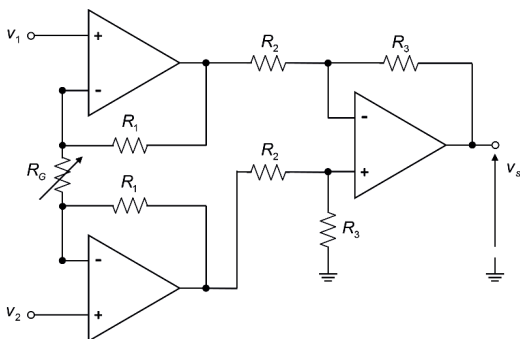
Assimile

Em outras palavras, a saída do amplificador diferencial é uma tensão proporcional à diferença das tensões de entrada. O fator de proporcionalidade é o ganho do amplificador, que no caso estudado é simplesmente R_3/R_1 . Portanto, para utilizar (4.19), geralmente se escolhe $R_1 = R_2$ e $R_3 = R_4$, de modo que R_1 e R_2 devem incluir a resistência de saída da fonte de sinal, responsável por produzir $v_2 - v_1$ (AGUIRRE, 2013).

A relação (4.19) supõe que os canais de entrada do amp-op tenham exatamente o mesmo ganho. Na prática, no entanto, não é possível obter ganhos idênticos. Por isso, uma característica indesejável do amplificador diferencial é que sua impedância de entrada é definida pela configuração dos resistores conectados ao amp-op, em vez da impedância das portas inversora e não inversora, que é geralmente muito maior. Uma maneira de sanar essa dificuldade é conectar outros dois amp-ops na entrada do amplificador operacional, de maneira a prover uma elevada impedância de entrada.

Essa configuração, chamada **amplificador de instrumentação**, é mostrada na Figura 4.24 e constitui uma das mais poderosas no que diz respeito à amplificação de pequenos sinais. Outra vantagem desse amplificador é que, com um projeto adequado, o resistor R_6 se torna o resistor de controle de ganho do circuito. Além disso, os sinais de modo comum serão cancelados, uma vez que um sinal igual nas duas entradas significa uma corrente nula no resistor de ganho.

Figura 4.24 | Amplificador de instrumentação



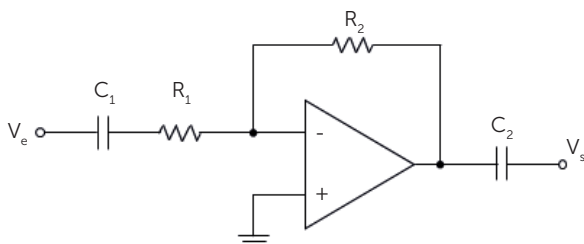
Fonte: elaborada pelo autor.

A relação entre a entrada e saída do amplificador de instrumentação é dada por:

$$v_s = \frac{R_3}{R_2} \left(1 + \frac{2R_1}{R_G} \right) (v_2 - v_1) \quad (4.24)$$

Por fim, em algumas ocasiões será necessário bloquear a componente de corrente contínua (CC) de um sinal e amplificar apenas a sua componente de corrente alternada (CA). Podemos facilmente obter um amplificador de CA a partir das configurações estudadas nesta seção, apenas acrescentando capacitores na entrada e saída de um amplificador inversor, conforme indicado na Figura 4.25.

Figura 4.25 | Amplificador de corrente alternada



Fonte: elaborada pelo autor.

É conveniente projetar o circuito anterior de tal modo que os capacitores C_1 e C_2 não apresentem reatâncias apreciáveis à passagem do sinal CA. Por isso, adotamos como regra prática que R_i seja aproximadamente 10 vezes maior que X_{ci} , com $i = 1$ ou 2 . De modo que:

$$R_i \geq \frac{10}{2\pi f C_i} \quad (4.25)$$



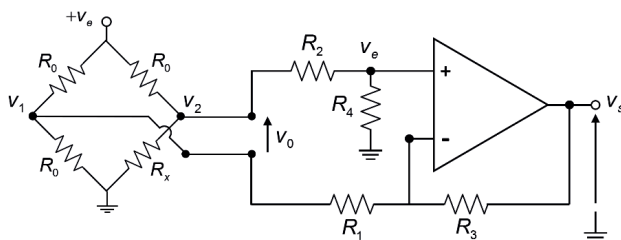
Apresentamos aqui nesta seção apenas uma pequena parcela de circuitos com amplificadores operacionais. Para reforçar o seu conhecimento sobre os circuitos apresentados aqui e conhecer alguns outros, leia o capítulo 18 do livro Eletrônica.

MALVINO, Albert; BATES, David J. **Eletrônica**. v. 2. 8 ed. Porto Alegre: AMGH, 2016.

Sem medo de errar

Relembrando nossa situação prática, precisamos verificar se usar o LM741 como amplificador de sinal associado a uma ponte de Wheatstone, como o esquemático da Figura 4.26, é adequado.

Figura 4.26 | Amplificador diferencial conectado a uma ponte de Wheatstone



Fonte: adaptada de Aguirre (2013, p. 146).

Como foi indicado, $v_o = \pm 2\delta v$. Isso significa que, na prática, se a tensão de δv para o terra fosse medida com um voltímetro e indicasse $v_1 = 4,99 \text{ V}$, nós teríamos $v_2 = 5,01 \text{ V}$, e portanto, $v_o = 20 \text{ mV}$.

Sendo $R_3/R_1 = 500$ e $\text{CRMM} = 80 \text{ dB}$ ($20 \log 10000 = 80$), a parcela espúria de tensão na saída devida ao modo comum pode ser determinada a partir de:

$$\text{CMRR} = \frac{A_d \cdot v_{cm}}{v_s}$$

$$10000 = \frac{500 \cdot 5}{v_s}$$

$$v_s = \frac{500 \cdot 5}{10000}$$

$$v_s = 250 \text{ mV} \cdot$$

Assim, podemos notar que a tensão espúria devida ao modo comum é significativa, pois a tensão de saída da ponte $v_o = 20 \text{ mV}$, que é a parcela de interesse, aparecerá na saída do estágio amplificador multiplicada por 500, ou seja, será 1 V. É possível concluir, portanto, que para reduzir a parcela devida ao modo comum seria necessário utilizar um amplificador com CMRR bem maior, por exemplo, os amplificadores de instrumentação INA 128 e INA 129 (BURR BROWN, 1996), que tem o CMRR mínimo de 120 dB. De modo que:

$$\text{CMRR} = \frac{A_d \cdot v_c}{v_s},$$

$$10^6 = \frac{500 \cdot 5}{v_s},$$

$$v_s = \frac{500 \cdot 5}{10^6},$$

$$v_s = 2,5 \text{ mV}.$$

Avançando na prática

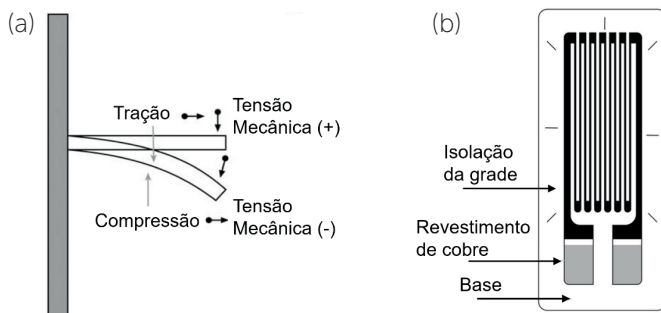
Uso prático de amplificadores de instrumentação

Descrição da situação-problema

O projeto de uma célula de carga pode ser dividido em duas partes: mecânico e elétrico. Um sistema mecânico converte força em alongamento mecânico. A Figura 4.26(a) mostra o esquema de uma célula de carga típica do tipo viga engastada. O elemento elástico reage à grandeza mecânica aplicada produzindo um campo de deformações isolado e uniforme, o qual é transmitido ao extensômetro. O extensômetro é um transdutor capaz de medir deformações de corpos. Quando um material é deformado sua resistência elétrica é alterada. A

Figura 4.27(b) mostra um extensômetro de uso geral.

Figura 4.27 | Célula de carga em (a) viga engastada e (b) extensômetro de uso geral



Fonte: adaptada de Balbinot; Brusamarello ((a) p. 123 (b) p. 112).

Para aumentar a sensibilidade da medição, os extensômetros são associados a uma ponte de Wheatstone. A sensibilidade da célula de carga é diretamente influenciada pelo número de extensômetros, pela suas posições e pela configuração da ponte de Wheatstone. Por isso, uma montagem com quatro extensômetros ativos é a melhor escolha para esse tipo de célula de carga.

Os amplificadores de instrumentação são utilizados extensivamente no condicionamento de pequenos sinais, por isso é muito comum utilizar encapsulamentos integrados com essa configuração. De modo que é natural que ele seja associado a esse tipo de circuito de medição.

Existem muitas opções disponíveis e com diferentes características, que devem ser consideradas para cada aplicação específica.

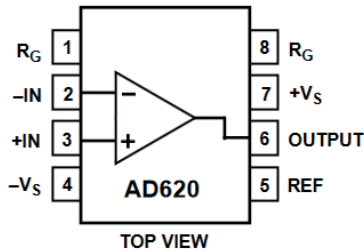
Imagine que você precise projetar um circuito de medição com quatro extensômetros e um amplificador de sinais. Quais as opções de baixo custo encontradas no mercado? Existem CIs próprios para esse tipo de aplicação? Uma vez encontrado uma solução projete esse circuito.

Resolução da situação-problema

Para realizar a medição de força adequadamente em uma célula de carga você precisa propor um circuito para amplificar a saída de uma ponte de Wheatstone com o menor custo possível.

O amp-op AD620, que é um amplificador de instrumentação com oito pinos externos de baixo custo, Figura 4.28, com um ganho de pelo menos 100 vezes.

Figura 4.28 | Pinagem do AD620



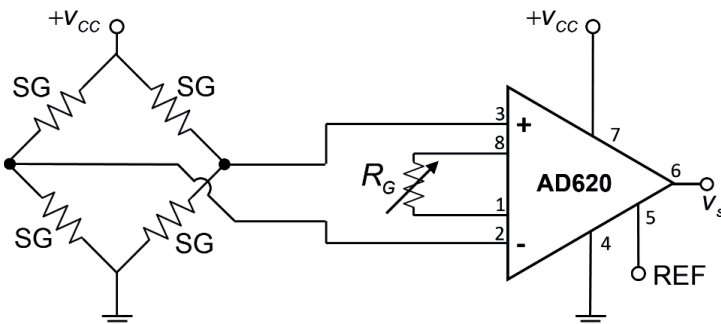
Fonte: Analog Devices (2017, p. 1)

Entre outras características, esse componente possui baixo ruído, baixo *offset* (nível de tensão CC somado ao sinal) e baixo *drift* (flutuações com a temperatura). Segundo orientações que você obteve na folha de dados do AD620 (ANALOG DEVICES, 2017), nesse circuito integrado existe a necessidade de configurar somente um resistor de ganho R_G . O ganho do AD620, segundo o datasheet, é calculado como:

$$G = \frac{49,4 \text{ k}\Omega}{R_G} + 1,$$

de modo que, para o ganho $G=100$, é necessário que $R_G \approx 499 \text{ }\Omega$. Assim foi possível propor, para amplificar o sinal da ponte de Wheatstone composta por quatro extensômetros (SG) o circuito visto na Figura 4.29.

Figura 4.29 | Exemplo de aplicação de um amplificador de instrumentação (AD620) a uma ponte de Wheatstone



Fonte: elaborada pelo autor.

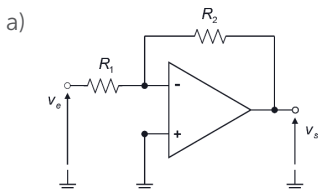
Para que seja possível a excursão da tensão e compressão, por exemplo, do sinal de força, ao fazer $+V_{cc} = 5 \text{ V}$, em uma montagem com fonte unipolar, é preciso adotar sua referência fixada em 2 V por

meio do pino 5. Em outras palavras, o ponto de repouso da ponte gera um sinal de 2 V na saída em relação ao potencial negativo da bateria, mas gera 0 V entre a saída do amplificador e seu pino de referência. Isso pode ser muito útil em casos em que há espaço somente para uma bateria e é necessária uma referência deslocada para um conversor AD.

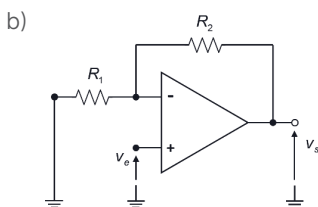
Faça valer a pena

1. O amplificador inversor é um dos circuitos mais básicos. Uma vantagem desse amplificador é que seu ganho de tensão é igual à razão entre a resistência de realimentação e a resistência de entrada. Ainda, em um circuito amplificador inversor, o sinal algébrico da tensão de saída é oposto ao da tensão de entrada. Dessa forma, projetando um circuito amplificador inversor com ganho 100, obtemos:

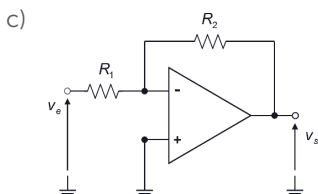
Assinale a alternativa com o circuito do amplificador inversor e sua respectiva configuração.



Com $R_1 = 1 \text{ k}\Omega$ e $R_2 = 10 \Omega$.

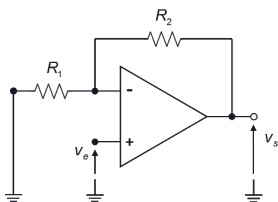


Com $R_1 = 1 \text{ k}\Omega$ e $R_2 = 10 \Omega$.



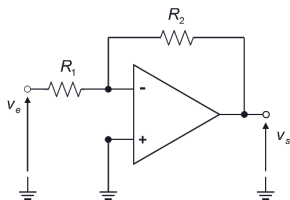
Com $R_1 = 10 \Omega$ e $R_2 = 1 \text{ k}\Omega$.

d)



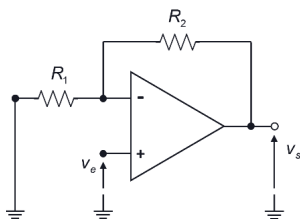
Com $R_1 = 10 \, \Omega$ e $R_2 = 1 \, \text{k}\Omega$.

e)



Com $R_1 = R_2 = 100 \, \Omega$.

2. O amplificador não inversor é outro circuito básico com amp-op. Suas vantagens incluem ganho de tensão estável, impedância de entrada alta e impedância de saída baixa. Em um circuito amplificador não inversor a tensão de saída e a tensão de entrada têm a mesma polaridade. Seja o circuito amplificador não inversor da figura a seguir:



Em que $R_1 = 2,2 \, \text{k}\Omega$ e $R_2 = 220 \, \Omega$.

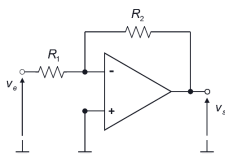
Para uma tensão de entrada de 5 V, assinale a alternativa que apresenta a tensão de saída do circuito.

- a) $v_s = 5,5 \, \text{V}$.
- b) $v_s = 55 \, \text{V}$.
- c) $v_s = 5,5 \, \text{V}$.
- d) $v_s = 0,5 \, \text{V}$.
- e) $v_s = 50 \, \text{V}$.

3. Em algumas situações pode ser necessário atenuar um sinal elétrico, para tanto é possível usar também o amp-op. O atenuador é um dispositivo ou circuito eletrônico que reduz a amplitude ou potência de um sinal, sem distorcer sensivelmente a sua forma de onda.

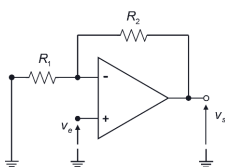
Assinale a alternativa que apresenta uma configuração de circuito que funciona como atenuador.

a)



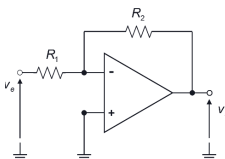
Com $R_1 = 1 \text{ k}\Omega$ e $R_2 = 10 \Omega$.

b)



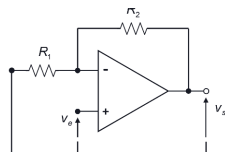
Com $R_1 = 1 \text{ k}\Omega$ e $R_2 = 10 \Omega$.

c)



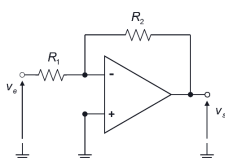
Com $R_1 = 10 \Omega$ e $R_2 = 1 \text{ k}\Omega$.

d)



Com $R_1 = 10 \Omega$ e $R_2 = 1 \text{ k}\Omega$.

e)



Com $R_1 = R_2 = 100 \Omega$.

Seção 4.3

Aplicações com amp-op

Diálogo aberto

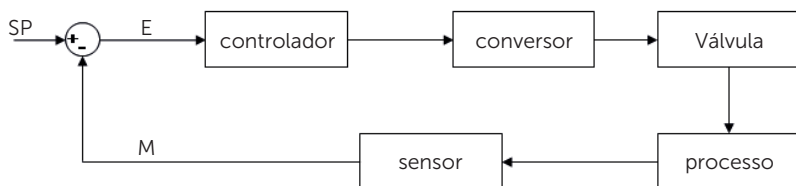
Como você já deve ter percebido nesse ponto, os amplificadores operacionais possuem uma infinidade de aplicações. Na seção anterior, tratamos de alguns circuitos lineares básicos, como os amplificadores inversores, não inversores, somadores, amplificador diferencial e amplificador de instrumentação. Nessa seção, apresentaremos alguns aspectos dos chamados controladores eletrônicos analógicos, que possuem enorme importância devido à sua aplicabilidade em instrumentação e controle de processos industriais.

Para fixar os conhecimentos a serem adquiridos nesta seção, vamos pensar em uma situação prática muito utilizada em controle de processos industriais, que é o uso dos amplificadores operacionais como controlador eletrônico analógico. A função básica do controlador é avaliar os erros ou desvios das variáveis controladas em um processo e enviar um sinal elétrico aos dispositivos diretamente relacionadas a elas.

Um bom exemplo, e muito empregado na indústria, é o controle de vazão de um fluido por uma válvula de controle, seja em um processo químico, farmacêutico, petroquímico, siderúrgico, para dizer alguns, pois sempre existem situações na qual o controle da vazão de fluido é necessário para a obtenção do produto final.

Para entendermos, em linhas gerais, como funciona um sistema de controle de vazão, vamos utilizar o diagrama de blocos da Figura 4.30. Nele um sensor transforma a informação da vazão de líquido na válvula em sinal elétrico (M) e envia esse sinal para o controlador que “compara” esse sinal com um *set-point* (SP) previamente estabelecido, gerando um sinal erro (E) e, havendo algum desvio no valor da vazão do líquido, ele emite um sinal elétrico correspondente para a válvula de controle, de tal forma que ela abra ou feche, conforme necessário, ajustando sua vazão para atingir o *set-point*.

Figura 4.30 | Diagrama de blocos de um sistema de controle de vazão



Fonte: elaborada pelo autor.

Para determinar o sinal de saída, o controlador precisa ser ajustado ao tipo de ação de controle a ser aplicada no processo. Essas ações de controle são divididas em três e são chamadas de ação proporcional (P), ação integral (I) e ação derivativa (D). Combinadas elas formam o controlador mais utilizado em teoria de controle clássico, o PID.

Seria possível implementar um controlador PID usando amplificadores operacionais? Você seria capaz de elencar seus conhecimentos em eletrônica para projetar esse controlador?

A seguir, apresentaremos os conhecimentos teóricos para te ajudar nessa etapa de projeto, se empenhe para cumprir essa última etapa de aprendizado.

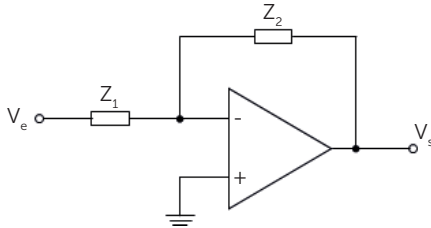
Bons estudos!

Não pode faltar

Nesta seção, apresentaremos mais alguns circuitos com amplificadores operacionais (amp-ops). Primeiramente, trataremos de alguns aspectos dos chamados controladores eletrônicos analógicos, os quais são bastante utilizados em instrumentação e controle de processos industriais. Você notará que esses circuitos são levemente mais complexos do que os apresentados anteriormente, principalmente devido à presença de capacitores.

Para começar, vamos apresentar uma versão generalizada do **amplificador inversor** visto na Figura 4.18 da seção anterior. Nesta nova versão, vista na Figura 4.31, os resistores de entrada e alimentação foram substituídos por impedâncias generalizadas, ou seja, Z_1 e Z_2 podem representar associações de resistores, capacitores e indutores, embora raramente são incluídos indutores.

Figura 4.31 | Amplificador inversor



Fonte: elaborada pelo autor.

Portanto, de forma semelhante ao obtido para o amplificador inversor estudado na seção anterior, podemos escrever uma relação para o ganho de tensão em malha fechada, de forma que:

$$A_{vmf} = \frac{v_s}{v_e} = -\frac{Z_2}{Z_1} \quad (4.26)$$

A relação (4.26) será bastante útil para explicar os itens seguintes, pois eles serão construídos associando resistores e capacitores.

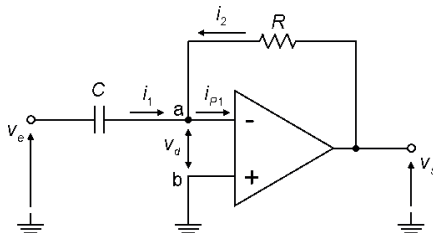


Refleta

Por que nesse contexto, em circuitos eletrônicos com amplificadores operacionais, os indutores raramente são utilizados como componente nos circuitos eletrônicos?

O **circuito amplificador diferenciador**, como o visto na Figura 4.32, apresenta uma saída proporcional à taxa de variação do sinal de entrada.

Figura 4.32 | Amplificador diferenciador



Fonte: elaborada pelo autor.

Na análise deste circuito, como de costume, se aplicarmos a LCK no ponto a temos:

$$i_{p1} = i_1 + i_2 = C \frac{dv_e}{dt} + \frac{v_s}{R} = 0,$$

de modo que:

$$v_s = -RC \frac{dv_e}{dt} \quad (4.27)$$

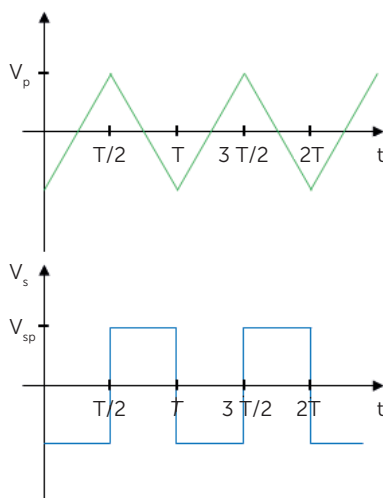
Assim, para um sinal v_e na entrada do circuito, a saída v_s será dada pela derivada da tensão de entrada multiplicada por RC . Note ainda que, devido ao sinal negativo em (4.27), o sinal de saída apresenta uma inversão e fase em relação ao sinal de entrada.



Exemplificando

Ao aplicar um sinal triangular simétrico na entrada de um diferenciador, a sua saída será um sinal retangular, uma vez que a derivada de uma reta crescente é uma constante positiva e a derivada de uma reta decrescente é uma constante negativa. De fato, podemos considerar o sinal triangular como um conjunto de rampas ascendentes e descendentes, cujas derivadas são constantes, como podemos ver na Figura 4.33.

Figura 4.33 | Resposta do circuito diferenciador



Fonte: adaptada de Pertence Jr. (2012, p. 63).

Segundo Pertence Jr. (2012), a tensão de pico do sinal de saída é dada por:

$$V_{sp} = RC \left(\frac{4V_p}{T} \right)$$

Pensando no exemplo demonstrado na Figura 4.33, se aplicarmos um sinal retangular na entrada do diferenciador, qual será a forma de onda do sinal de saída?

Se considerarmos um sinal senoidal, com frequência angular dada por $\omega = 2\pi f$, aplicado ao circuito amplificador diferenciador, de (4.26), teremos:

$$\bar{A}_{mf} = -\frac{R}{\frac{1}{j2\pi fC}} = -j2\pi fRC,$$

que em modulo nos dá:

$$A_{mf} = 2\pi fRC \quad (4.28)$$



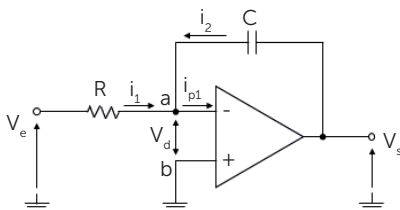
Pesquise mais

Observando (4.28) é possível constatar que o ganho é diretamente proporcional à frequência do sinal aplicador, o que torna o diferenciador muito sensível às variações de frequência, de modo que o diferenciador elementar apresente algumas desvantagens como: instabilidade de ganho, sensibilidade a ruídos e processo de saturação muito rápido. Para mitigar esses efeitos, um diferenciador prático é apresentado no livro "Amplificadores e filtros ativos", nas páginas de 64 a 66. Confira!

PERTENCE Jr., Antonio. **Amplificadores operacionais e filtros ativos**. 7 ed. Porto Alegre: Tekne, 2012.

O circuito amplificador integrador, visto na Figura 4.34, é um dos circuitos com amp-ops mais importantes. Na prática, ele é muito mais utilizado que o diferenciador e não apresenta os problemas citados anteriormente.

Figura 4.34 | Amplificador integrador



Fonte: elaborada pelo autor.

Aplicando LCK no ponto a, temos:

$$i_{P1} = i_1 + i_2 = \frac{V_e}{R} + C \frac{dv_s}{dt} = 0,$$

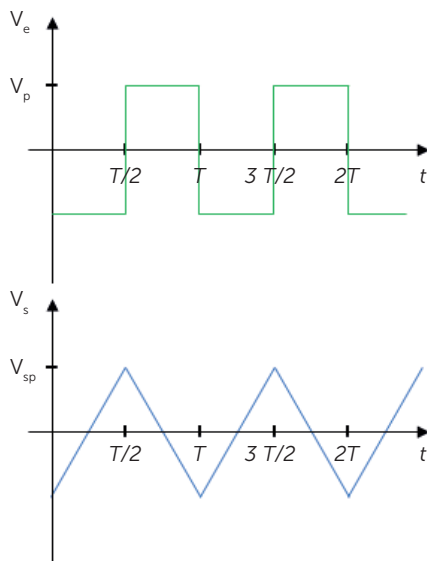
de modo que:

$$v_s = -\frac{1}{RC} \int_0^t v_e dt \quad (4.29)$$



No integrador, como você já deve esperar, ao aplicarmos um sinal retangular simétrico na entrada, a sua saída será um sinal triangular, como podemos ver na Figura 4.35.

Figura 4.35 | Resposta do circuito integrador



Fonte: adaptada de Pertence Jr. (2012, p. 68).

Segundo Pertence Jr. (2012), a tensão de pico do sinal de saída é dada por:

$$V_{sp} = \frac{V_p T}{4RC}$$

Agora, se considerarmos um sinal senoidal aplicado ao circuito amplificador integrador, de (4.26), teremos:

$$\bar{A}_{vmf} = -\frac{1}{\frac{j2\pi fC}{R}} = -\frac{1}{j2\pi fRC}$$

que em modulo nos dá:

$$A_{vmf} = \frac{1}{2\pi fRC} \quad (4.30)$$

Note que, neste caso, o ganho é inversamente proporcional à frequência, por isso que o integrador não é tão sensível a ruídos de alta frequência quando o diferenciador.



No entanto, observando (4.30), é possível constatar que em baixas frequências o ganho em malha fechada aumenta consideravelmente, tendendo ao infinito quando a frequência tende a zero. Para estabilizar o ganho em baixas frequências, um integrador prático é apresentado no livro "Amplificadores e filtros ativos", nas páginas de 68 e 69. Confira!

PERTENCE Jr., Antonio. **Amplificadores operacionais e filtros ativos**. 7 ed. Porto Alegre: Tekne, 2012.

Agora que conhecemos os circuitos amplificadores inversores, diferenciadores e integradores, vamos falar dos **controladores analógicos com amp-ops**.

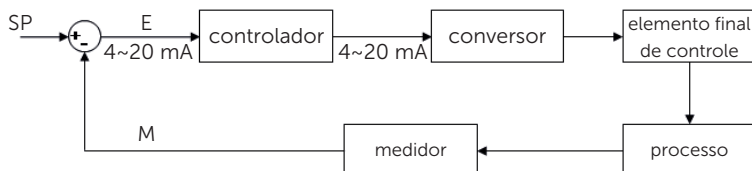
Os controladores analógicos são necessários em controle de processos industriais e têm como função básica avaliar os erros ou desvios das variáveis controladas no processo, além de enviar um sinal elétrico aos dispositivos diretamente relacionados às mesmas, de forma a atuar no sistema corrigindo os erros encontrados.



A Figura 4.36 traz um diagrama simplificado de um sistema de controle de processos. O erro (E) é obtido quando se mede o valor (M) da variável controlada em relação ao seu valor de *set-point* (SP), como:

$$E = SP - M \quad (4.31)$$

Figura 4.36 | Sistema de controle de processos



Fonte: adaptada de Pertence Jr. (2012, p. 72).

O valor de E está relacionado com a variável dinâmica do processo, como vazão, temperatura, nível ou pressão. O valor de M é fornecido pelo medidor, na qual se tem um transdutor (dispositivo que converte uma determinada grandeza física, em geral não elétrica, em outra,

normalmente elétrica) adequado ao processo.

O processo é realimentado negativamente de modo que sua tendência seja minimizar o erro até que o sistema tenha uma estabilidade compatível com seu *set-point*.

O controlador é o principal elemento do sistema, pois ele que analisa o sinal de erro e determina o sinal de saída necessário para corrigir a instabilidade do sistema (Pertence Jr., 2012).

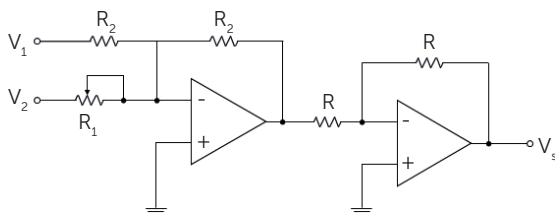
O controlador determina o sinal de saída por meio de uma combinação de ações corretivas denominadas **ações de controle**, sendo elas: **ação proporcional**, **ação integral** e **ação derivativa**. Elas podem ser combinadas de forma a se obter ações de controle mais efetivas para um determinado processo.

No controle proporcional há uma relação linear entre o sinal de erro de entrada (E) e a saída do controlador (C). Quando esse erro é nulo, o controlador apresenta uma saída fixa em um valor (S), de forma que:

$$C = K_p E + S \quad (4.32)$$

em que K_p é uma constante de proporcionalidade. A implementação eletrônica dessa relação pode ser feita com amps, conforme visto na Figura 4.37.

Figura 4.37 | Controlador proporcional



Fonte: adaptada de Pertence Jr. (2012, p. 74).

O potenciômetro R_1 irá permitir o ajuste da constante de proporcionalidade K_p . A equação de saída do circuito da Figura 4.37 é dada por:

$$v_s = \left(\frac{R_2}{R_1} \right) v_e + v_1 \quad (4.33)$$

em que, v_s corresponde ao sinal de saída do controlador C , v_e corresponde ao sinal de erro E , v_1 corresponde ao sinal de saída para

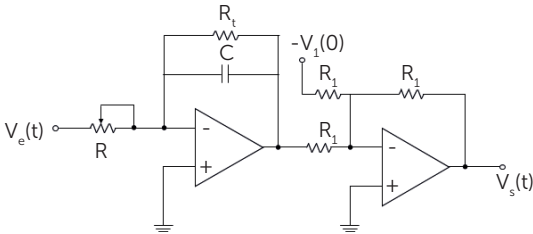
erro nulo S e R_2/R_1 corresponde à constante de proporcionalidade K_p .

Na ação integral, por sua vez, a saída do controlador aumenta a uma taxa proporcional à integral do erro da variável controlada. A equação de saída do controlador de ação integral é dada por:

$$C(t) = K_i \int_0^t E(t)dt + S(0) \tag{4.34}$$

em que K_i é o ganho de integração e $S(0)$ é a saída do controlador no instante $t = 0$. A implementação eletrônica dessa relação também pode ser feita com amp-ops, conforme visto na Figura 4.38.

Figura 4.38 | Controlador integral



Fonte: adaptada de Pertence Jr. (2012, p. 76).

A equação de saída do circuito da Figura 4.38 é dada por:

$$v_s(t) = \frac{1}{RC} \int_0^t v_e(t)dt + v_1(0) \tag{4.35}$$

em que $v_s(t)$ corresponde ao sinal de saída do controlador $C(t)$, $v_e(t)$ corresponde ao sinal de erro $E(t)$, $v_1(0)$ corresponde ao sinal de saída $S(0)$ em $t = 0$ e $1/RC$ corresponde ao ganho de integração K_i . A resistência R_e tem como objetivo estabilizar o ganho do integrador em baixas frequências.

Por fim, na ação derivativa, a saída do controlador é diretamente proporcional à taxa de variação do erro. A equação de saída do controlador de ação derivativa é dada por:

$$C(t) = K_d \frac{dE(t)}{dt} \tag{4.36}$$

em que K_d é o ganho derivativo.



Refleta

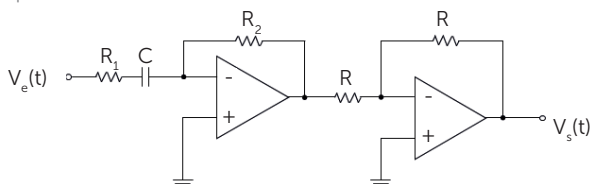
Como foi dito, a saída do controlador de ação derivativa é diretamente proporcional à taxa de variação do erro, e por isso ela sempre é usada associada com as ações proporcional e integral, nunca é utilizada sozinha. Por que isso acontece?

A relação (4.36) pode ser implementada com amp-ops, como mostra a Figura 4.39, de forma que a equação de saída desse circuito é dada por:

$$v_s(t) = R_2 C \frac{dv_e(t)}{dt} \quad (4.37)$$

em que $v_s(t)$ corresponde ao sinal de saída do controlador $C(t)$, $v_e(t)$ corresponde ao sinal de erro $E(t)$ e $R_2 C$ corresponde ao ganho derivativo K_D .

Figura 4.39 | Controlador derivativo



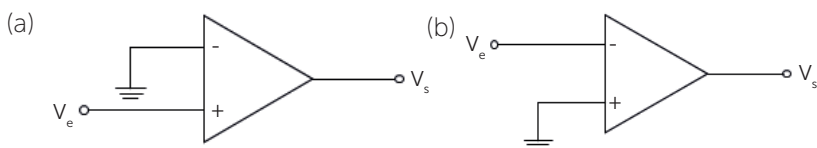
Fonte: adaptada de Pertence Jr. (2012, p. 77).

Para encerrar nosso conteúdo de amplificadores operacionais apresentaremos uma aplicação não linear. Em algumas situações práticas é necessário comparar dois sinais entre si, de forma que um desses sinais seja uma referência preestabelecida pelo projetista. Chamamos esses circuitos de **comparadores**.

Os comparadores produzem saídas sob a forma de pulsos em função do nível do sinal aplicado. A saída de um comparador está sempre em um valor alto, denominado **saturação positiva** ($+V_{SAT}$), ou em um valor baixo, denominado **saturação negativa** ($-V_{SAT}$).

Basicamente, podemos classificar os comparadores em **não inversor** e **inversor**. No primeiro caso, como pode ser visto na Figura 4.40(a), o sinal de referência é aplicado na entrada inversora do amp-op e o sinal a ser comparado é aplicado na entrada não inversora. No segundo caso, visto na Figura 4.40(b), a ligação das entradas é feita exatamente de maneira contrária.

Figura 4.40 | Comparador (a) não inversor (b) inversor



Fonte: elaborada pelo autor.

A saída desses circuitos apresenta comutação de estado quando o sinal passa por zero, o alto ganho do amp-op em malha aberta amplifica a diferença de tensão existente entre as duas entradas e leva a saída para $+V_{SAT}$ ou $-V_{SAT}$, de acordo com a seguinte expressão matemática:

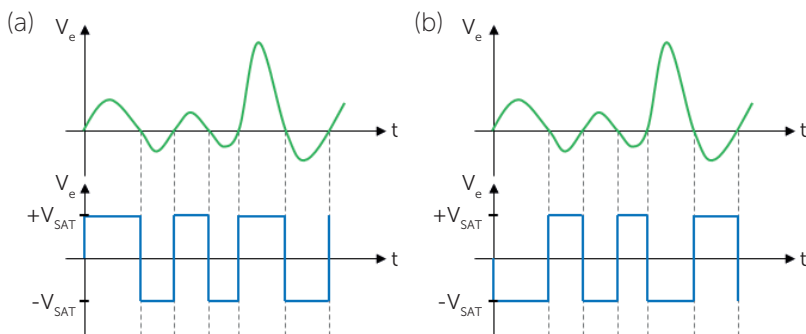
$$v_s = \begin{cases} +V_{SAT} & \text{se } v_e > 0 \\ -V_{SAT} & \text{se } v_e < 0 \end{cases} \quad (4.38),$$

para o comparador não inversor. No caso do comparador inversor, a relação com o sinal de entrada se inverte, como podemos ver a seguir:

$$v_s = \begin{cases} +V_{SAT} & \text{se } v_e < 0 \\ -V_{SAT} & \text{se } v_e > 0 \end{cases} \quad (4.39)$$

O resultado disso, pode ser visto em um exemplo genérico na Figura 4.41, que mostra as formas de onda de entrada e saída de ambos os comparadores.

Figura 4.41 | Funcionamento dos comparadores (a) não inversor e (b) inversor



Fonte: elaborada pelo autor.

Na prática, amplificadores operacionais reais, devido aos seus canais de entrada, possuem ganhos levemente diferentes. Quando dois sinais da mesma amplitude, frequência e fase são aplicados às entradas inversora e não inversora, o amplificador ainda apresentará um pequeno sinal na saída.



Pesquise mais

Além do circuito comparador, existe uma infinidade de aplicações não lineares com amp-ops. Para o próprio comparador em si, existem ainda outras configurações para aplicações mais sofisticadas. Como já

dissemos aqui em outro momento, este livro é apenas um (pequeno) guia para os seus estudos, busque sempre por mais conhecimento.

Para saber mais sobre aplicações não lineares com amp-ops, leia o capítulo 5 do livro "Amplificadores operacionais e filtros ativos".

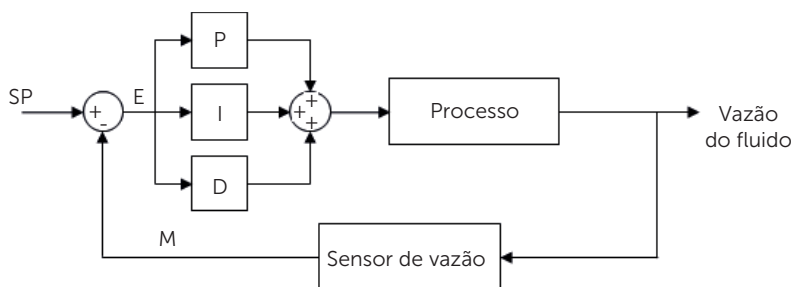
PERTENCE Jr., Antonio. **Amplificadores operacionais e filtros ativos**. 7. ed. Porto Alegre: Tekne, 2012.

Encerramos aqui nossos estudos no que foi pensado como uma introdução à eletrônica analógica. Esperamos que você tenha aproveitado bem o conteúdo apresentado e que ele sirva de porta de entrada para esse grande universo de possibilidades que é a eletrônica analógica.

Sem medo de erro

Relembrando nossa situação prática, precisamos projetar um controlador PID utilizando os amplificadores operacionais. O diagrama de blocos da Figura 4.42 exemplifica como o PID atua em um sistema de controle de vazão.

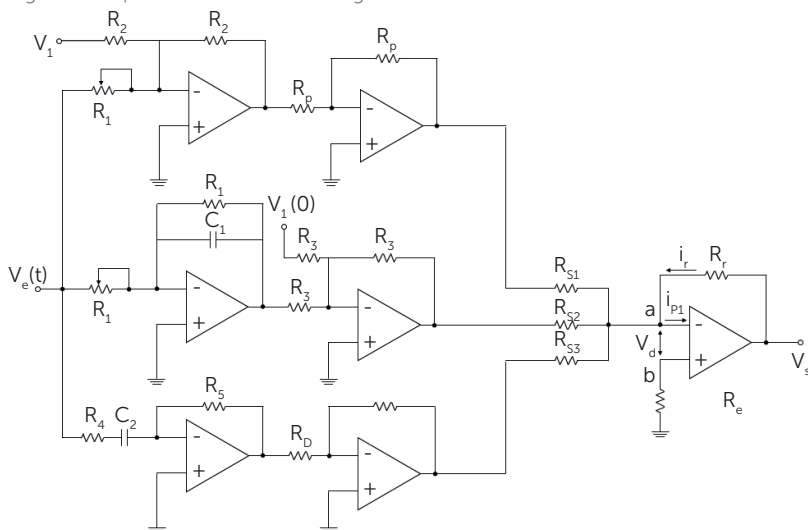
Figura 4.42 | Diagrama de blocos de um controle de vazão



Fonte: elaborada pelo autor.

Como podemos ver, o *set-point* é subtraído do sinal que vem do sensor, gerando o sinal de erro que serve de entrada para o controlador PID. Note que ele alimenta três blocos, referentes a cada uma das ações de controle, e que a saída de cada um deles é somada formando o sinal de controle. Na Figura 4.36 temos o projeto do controlador PID analógico implementado com amplificadores operacionais.

Figura 4.43 | Controlador PID analógico



Fonte: elaborada pelo autor.

Neste ponto você já é capaz de utilizar o amplificador operacional em diversos circuitos diferentes e já tem conhecimento e autonomia para projetar e combinar esses circuitos, ou alterá-los, conforme as necessidades de projeto.

Avançando na prática

Comparador de tensões

Descrição da situação-problema

Um comparador de tensão pode ser usado em uma infinidade de soluções práticas em eletrônica em sistemas de controle, circuitos com alarmes, sensores e muitos outros tipos. Mesmo na indústria, saber usar um comparador de tensão pode ser de grande utilidade para se alcançar soluções simples para problemas que eventualmente podem até ser complexos.

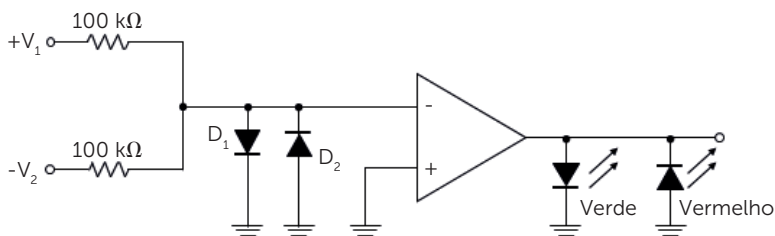
Imagine que temos um sistema de controle de nível que deve indicar visualmente quando o nível de líquido de um tanque extrapola uma certa altura crítica. Você precisa projetar um circuito que deve ter como saída dois LEDs, um verde, que se mantém aceso durante

tudo o tempo que o nível de líquido estiver abaixo da altura crítica, e um vermelho que se acende quando o líquido extrapola esse nível. Esse circuito tem como entrada dois sinais de tensão com polaridades opostas, uma servirá como referência e a outra acusará que o nível crítico foi extrapolado caso sua amplitude seja maior que a tensão de referência. É possível projetar esse circuito utilizando um amplificador operacional como comparador?

Resolução da situação-problema

Podemos projetar um circuito que compara duas tensões de polaridades diferentes e indica qual é maior. O circuito terá então duas entradas e como saída dois LEDs, um vermelho, que indica que o sinal positivo é maior; e um verde, que indica que o sinal negativo é maior, como visto na Figura 4.44.

Figura 4.44 | Circuito comparador de tensões



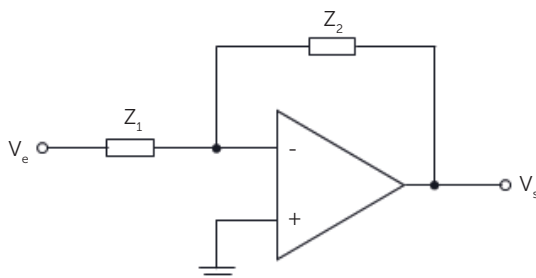
Fonte: elaborada pelo autor.

Se a amplitude de v_1 for maior que a amplitude de v_2 , a entrada não inversora será positiva, a saída do comparador será positiva e o LED verde acenderá. Por outro lado, se a amplitude de v_1 for menor que a de v_2 a entrada não inversora será negativa, a saída do comparador será negativa, e o LED vermelho acenderá. Se um amp-op 741c for usado, os LEDs na saída não precisarão de resistores limitadores de corrente porque a corrente de saída máxima será de aproximadamente 25 mA. D1 e D2 são diodos limitadores de entrada.

Faça valer a pena

1. Seja o amplificador inversor generalizado da Figura 4.45, considere $Z_1 = 50 \text{ k}\Omega$ e $Z_2 = 10 \text{ }\mu\text{F}$.

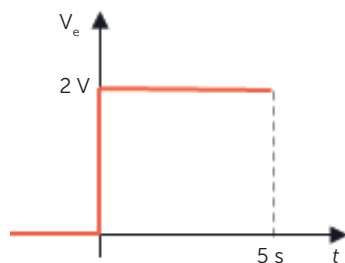
Figura 4.45 | Amplificador inversor generalizado



Fonte: elaborada pelo autor.

Na entrada, foi aplicado um degrau de tensão como o visto na Figura 4.46.

Figura 4.46 | Tensão de entrada



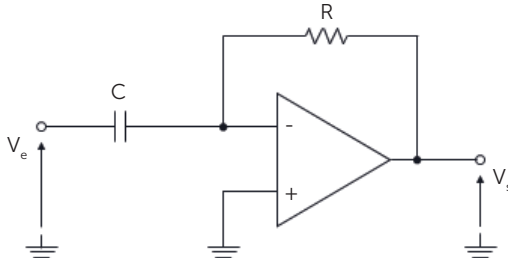
Fonte: elaborada pelo autor.

Supondo que o capacitor inicialmente descarregado obtenha a expressão para a saída, calcule a tensão de saída para $t = 2 \text{ s}$ e assinale a alternativa correta.

- a) $v_s(t) = -4t$, $v_s(2) = -8 \text{ V}$.
- b) $v_s(t) = 4t$, $v_s(2) = 8 \text{ V}$.
- c) $v_s(t) = -0,25t$, $v_s(2) = -0,5 \text{ V}$.
- d) $v_s(t) = -4$, $v_s(2) = -4 \text{ V}$.
- e) $v_s(t) = 0,25t$, $v_s(2) = 0,5 \text{ V}$.

2. Considere o circuito amplificador diferenciador da Figura 4.47 com $R = 1\text{ k}\Omega$ e $C = 10\text{ }\mu\text{F}$. Sabemos que ele apresenta uma saída proporcional à taxa de variação do sinal de entrada.

Figura 4.47 | Amplificador diferenciador



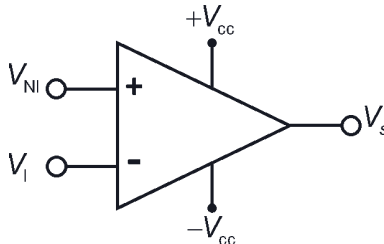
Fonte: elaborada pelo autor.

Se considerarmos um sinal senoidal como entrada, obtenha a expressão para o ganho em função da frequência angular ω , calcule o ganho para com frequência angular dada por $\omega = 10000\text{ rad/s}$ e assinale a alternativa correta.

- a) $A_{vmf} = 100\omega$, $A_{vmf} = 10^6$.
- b) $A_{vmf} = 0,1\omega$, $A_{vmf} = 1000$.
- c) $A_{vmf} = 0,01\omega$, $A_{vmf} = 100$.
- d) $A_{vmf} = 10\omega$, $A_{vmf} = 10^5$.
- e) $A_{vmf} = \omega$, $A_{vmf} = 10^4$.

3. Em um amplificador operacional ideal, representado na figura a seguir, quando dois sinais da mesma amplitude, frequência e fase são aplicados às entradas inversora e não inversora, eles devem se cancelar e nenhuma saída deve ocorrer, uma vez que $V_s = A(V_{NI} - V_I)$.

Figura 4.48 | Amplificador operacional ideal



PP_Q11

Fonte: elaborada pelo autor.

Considerando esse contexto, avalie as seguintes asserções e a relação proposta entre elas.

- I) Na prática, isso não ocorre, e a tensão de saída dificilmente será nula.
PORQUE
II) Em amplificadores operacionais reais os seus canais de entrada possuem ganhos levemente diferentes.

A respeito das asserções anteriores, assinale a opção correta.

- a) As asserções I e II são proposições verdadeiras, e a II é justificativa da I.
- b) As asserções I e II são proposições verdadeiras, mas a II não é uma justificativa da I.
- c) A asserção I é uma proposição verdadeira, e a II é uma proposição falsa.
- d) A asserção I é uma proposição falsa, e a II é uma proposição verdadeira.
- e) As asserções I e II são proposições falsas.

Referências

AGUIRRE, Luis Antônio. **Fundamentos de instrumentação**. São Paulo: Pearson Education do Brasil, 2013. 331 p.

ANALOG DEVICES. **AD620 Datasheet**. Norwood – MA, USA. Analog Devices. 2017. Disponível em: <<http://www.analog.com/media/en/technical-documentation/datasheets/AD620.pdf>>. Acesso em: 17 set. 2018.

BALBINOT, Alexandre; BRUSAMARELLO, Valner João. **Instrumentação e Fundamentos de Medidas**. v.2. 2.ed. Rio de Janeiro: LTC, 2011.

BOYLESTAD, Robert L.; NASHELSKY, Louis. **Dispositivos eletrônicos e teoria de circuitos**. 11.ed. São Paulo: Pearson Education do Brasil, 2013.

BURR BROWN. **INA128 INA129 Datasheet**. Tucson – AZ, USA. Burr-Brown Corporation, 1996. Disponível em: <<http://instrumentation.obs.carnegiescience.edu/ccd/parts/INA128.pdf>>. Acesso em: 17 set. 2018.

FAIRCHILD Semiconductor Corporation. **LM741 Single operational amplifier datasheet**. California: FAIRCHILD Semiconductor international, 2007. Disponível em: <<https://www.jameco.com/Jameco/Products/ProdDS/24540.pdf>>. Acesso em: 17 set. 2018.

MALVINO, Albert; BATES, David J. **Eletrônica**. v.2. 8.ed. Porto Alegre: AMGH, 2016.

PERTENCE Jr., Antonio. **Amplificadores operacionais e filtros ativos**. 7.ed. Porto Alegre: Tekne, 2012.

SCHULER, Charles. **Eletrônica II**. 7.ed. Porto Alegre: AMGH, 2013b.

TEXAS Instruments. **INA12x Precision, Low-Power Instrumentation Amplifiers datasheet**. Texas: Texas Instruments Incorporated, 2018. Disponível em: <<http://www.ti.com/lit/ds/symlink/ina128.pdf>>. Acesso em: 17 set. 2018.

ISBN 978-85-522-1118-1



9 788552 211181 >